

特集

# システム レベル デザイン

## System Level Design

### 編集にあたって

NECエレクトロニクス(株)

黒坂 均

hitoshi.kurosaka@necel.com

(株)インターデザイン・テクノロジー

荒木 大

araki.dai@interdesigntech.co.jp

現在、携帯電話、デジタルAVなどのデジタル家電製品や車載機器などを始めとするさまざまな製品の中核部品としてLSIが使用されている。これらの製品の中にはすでに数10から100程度のLSIが使用されている例もある。

デバイス技術の進歩により、1つのLSIに1,000万を超えるトランジスタの集積が可能になっている。さらに、性能の向上と、サイズ、製造コスト、消費電力などの削減の観点から、これまで別々のLSIとして実装されていた複数の機能が1チップ化されようとしている。これらは、システムLSIやシステム・オン・チップ(SoC:

System on a Chip)などと呼ばれている。SoCとは文字通り、システムと呼べるほどのさまざまな機能を1つのLSIチップに組み込んだLSIを呼び、CPU、メモリやメモリ制御回路、特定用途の専用ハードウェアなどさまざまな機能が1つのLSIの中に盛り込まれる。また、複数のCPUを組み込んだSoC(Multi Processor SoC: MPSoCと呼ぶ)も登場してきている。

しかしながら、さまざまな機能をワンチップに搭載するために設計規模と設計の複雑さが爆発的に拡大し、設計生産性がデバイス進歩に追いつかない問題が指摘されている。さらに、市場での競争力を高めるために製品の

ライフサイクルが短くなり、設計開発の期間短縮とコスト削減への要求も日々厳しくなっている。

このような状況の中、従来のLSI設計手法でシステムLSIやSoCの設計を行うことはきわめて困難になっている。また、ここで見過ごすことができないのは、ハードウェア設計とソフトウェア設計との関係である。従来はハードウェアができ上がるまでソフトウェアをテストすることができないために、ソフトウェア設計をハードウェア設計と並行して進めることが難しかった。しかし、SoCの場合は搭載するソフトウェアの規模も大きくなり、システムとしてみたSoCの設計の初期段階からハードウェア設計とソフトウェア設計が密接に協調・連携し合えるようにすることが重要になる。これらの課題への解決策として、「システムレベルデザイン (System Level Design)」と呼ばれる設計手法が提唱されてきている。

本特集では、システムレベルデザインのための設計技術の現状と今後の動向についての解説を行う。各解説記事の内容は、以下に紹介するSLD研究会の調査研究の成果に基づいている。SLD研究会は、(社)電子情報技術産業協会 (JEITA: Japan Electronic and Information Technology Industries Association) のEDA (Electronic Design Automation) 技術専門委員会の下部組織である。JEITAは、電機・電子・情報関係の業界団体である(社)日本電子機械工業会 (EIAJ) と(社)日本電子工業振興協会 (JEIDA) とが2000年11月に統合されて発足した業界団体である。SLD研究会は1998年11月に、当時のEIAJのEDA技術委員会のもとで、システムレベルデザインのための設計技術および手法の調査研究を行うことを目的として発足し、2003年までその活動を行った。SLD研究会には、システムメーカ、LSIメーカ、EDAベンダからの委員と、大学など研究機関からの客員が参加した。約5年の活動期間の中で、21団体から延べ107名の委員が次のような活動を行った。

### (1) システム設計手法に関する技術動向調査

SystemCやSpecCに代表されるシステムレベル設計言語の技術動向を調査した。次に、産学で提案されているシステムレベル設計ツールの調査を行った。さらに、システムレベルデザインのための設計技術に関する研究・開発を行っている国内外の機関 (IMEC, GSRC, STARC)、およびEDA技術の標準化活動を行っている団体 (Accellera, VSIA, Sydic Telecom) の活動内容を調査し、技術マップを作成した。

### (2) ニーズ分析とシステムレベル設計フローの提案

1998年度から1999年度にかけて実施した設計者とのインタビューおよび設計者に対するアンケートの結果を

分析して、システムレベルデザインに対する要求をとりまとめた。また、その結果に基づいてシステムレベル設計フローを提案した。

### (3) システムレベル設計フローの改善

上記(2)で提案したシステムレベル設計フローの有効性を評価し、ニーズおよびシーズの両面から改善し、主要な設計言語および設計ツールがこの設計フローに適用可能かどうかを検討した。

本特集は、以下の7編の記事によって構成される。

- (1) システムレベルデザインに向けて
- (2) システムレベル設計フローと設計言語
- (3) システムのモデル化と計算モデル
- (4) 動作合成技術の動向
- (5) アサーションベース検証
- (6) ハードウェア/ソフトウェア協調シミュレーション技術
- (7) 低消費電力化設計と消費電力見積り

本特集の企画にあたっては、SLD研究会の委員および客員を中心に各記事の執筆をお願いしたが、委員の多くはシステムレベルデザインのためのシーズ技術を研究開発する立場ではなく、企業の設計部門でシステムレベルデザインを実践すべくこれらの技術導入を志すEDA技術担当者が占めている。この意味において、本特集の各記事は、実設計の現場の視点に立って技術を利用する立場から、システムレベルデザインの現状と課題を明らかにしようとする点が特徴になっている。

なお、本特集で触れることができなかった活動成果については、JEITA/EDA技術専門委員会のWebページ<sup>1)</sup>、JEITA/EDA技術専門委員会が毎年発行している「EDAアニュアルレポート」、あるいは、本会主催のDAシンポジウムでの発表<sup>2)</sup>を参照いただきたい。

最後に、SLD研究会の活動に参加した委員と客員の皆様、その活動を支えていただいたJEITA/EDA技術専門委員会、本特集記事の執筆と校正にご協力いただいた方々、また本特集の編集にあたり、閲読や助言をいただいた(株)東芝の片岡欣夫様をはじめとする情報処理学会誌編集委員、事務局の皆様へ感謝いたします。

#### 参考文献

- 1) JEITA/EDA技術専門委員会 web ページ  
<http://eda.ics.es.osaka-u.ac.jp/jeita/eda/>
- 2) 黒坂 均, 温 兆祺, 荒木 大, 吉永和弘, 齊藤博文, 野々垣直浩, 大塚正人, 竹村和祥, 塚本泰隆: 研究・標準化動向にもとづくシステムレベル設計手法の提案 - JEITA SLD研究会の活動から -, 情報処理学会DAシンポジウム2003論文集, pp.183-196 (July 2003).  
(平成16年4月7日)