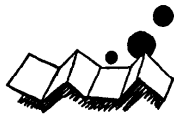


解説

3. 並列処理の諸問題

3.1 結合方式†



黒川 恭一†† 相磯 秀夫††

1. まえがき

近年の集積回路技術の目覚ましい発達により、安価なマイクロプロセッサを数十から数千個も用いて構成されたマルチプロセッサ・システムが登場するようになっている。このようなシステムにおいては、ハードウェア・アルゴリズムや構成法を工夫することによって、著しい性能向上を図ることができる。反面、図-1に示すようなプロセッサ・メモリ間、プロセッサ同士、メモリ同士等、システム中のサブユニット同士の結合が問題となる。

そもそも、各種の結合方式に関する研究は、従来から通信関係の分野を中心にして十分検討されてきているものである。しかし、上述のような背景によって計算機分野へも適用されるようになり、現在種々の研究が行われている。

本解説においては、1)~5)等の参考文献を基にして、数多くある結合方式のうち代表的なものの構成・性質・特徴等を解説し、それらの比較・検討を行う。

2. 結合方式の分類方法

まず、本章で種々の結合方式に対する一般的な分類

† Interconnection Networks by Takakazu KUROKAWA and Hideo AISO (Faculty of Science and Technology, Keio University).

†† 慶應義塾大学理工学部電気工学科

方法を解説する。この分類が、とりも直さず結合網実現における選択肢となり、アプリケーション等に従ってどの方式によるかが異なるのが常である。

2.1 動作モードによる分類^{4),6)}

- 同期式
- 非同期式
- 折衷方式

結合方式は、結合網がクロック等に同期されてリンクされる同期式と、電話回線のように要求に応じて非同期にリンクされる非同期式、及び両者の折衷である折衷方式とに分類される。

2.2 制御方式による分類^{4),6)}

- 集中制御方式
- 分散制御方式

結合網中の各スイッチング素子が、一つの制御装置によって集中的に制御されるものを集中制御方式という。一方、個々のスイッチング素子が、各々自分自身を制御するものを分散制御方式と呼ぶ。

2.3 表現方法による分類⁵⁾

- クロスバーを基本とする方式
- セルを基本とする方式
- その他…グラフ理論に基づく方式等

2.3.1 クロスバーを基本とする方式

この方式は、元来電話のスイッチング技術から発展してきた方式である。図-2において、入力と出力を

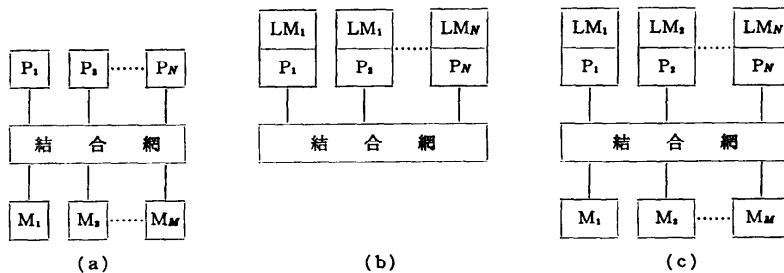


図-1 相互結合網のモデル

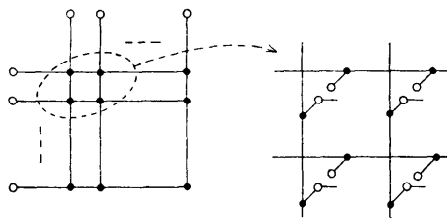


図-2 クロスバー・ネットワーク

結合するスイッチをコンタクトポイントとかクロスバー、クロスポイント等と呼び、このようなクロスバーに基づいて構成されたネットワークを“Crossbar-based network”という。この種のネットワークには、“Rectangular Switch Array”⁶⁾や“Clos Network”⁷⁾、“Benes Network”⁸⁾等重要なネットワークが多い。

2.3.2 セルを基本とする方式

およそすべてのネットワークは、見方によって、特定の機能を有するセルを基本とすると考えることができる。このようなセルを基本とする方式の依拠するセルのうち特に重要なものに、Joel が文献 9) で提案した β -element がある。これは、二入力二出力クロスバーの有効な簡単化であり、図-3 の(a)、(b)に示す二つの状態を持つセルである。ただし、出典や応用分野によって“Kautz cell”とか、“interchange box”、“permutation cell”等とも呼ばれることもある。この種のネットワークには、“baseline network”¹⁰⁾や“Shuffle-Exchange Network”^{11), 12)}等がある。

さらに、図-3(c)、(d)に示す二つの状態を加えて合計4つの状態を持つセルを基に構成された“Omega Network”¹³⁾等もある。

2.3.3 その他

クロスバーやセルに基づくネットワーク以外で有名なものとしては、“Banyan Network”¹⁴⁾等に代表されるグラフ理論に基づく方式があげられる。この方式の表現方法は、他の二方式と比べ根本的に異なっているため注意を要する。しかし、結局前述の二方式のどちらかに対応づけられるため、本質的に異なるものではない。両者の差異を 図-4 を例にとって説明する。

(a)回路表現において、ノードはスイッチングセル

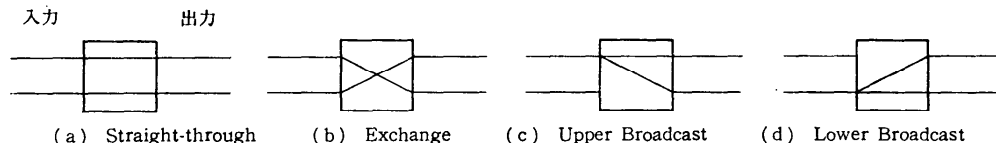


図-3 基本的セル

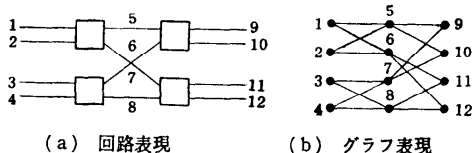


図-4 ネットワークの表現方法

を、エッジは導体を表す。一方、同一の回路をグラフ理論に基づく方式流に表現した (b)において、ノードは導体を、エッジは導体間の可能な結合を示す。

2.4 交換方式による分類⁴⁾

- └─回線交換方式
- └─パケット交換方式

入力から出力へ至る一連のパスが同時に生成されるものを回線交換方式、データがパケット化されて送り出され順次パスが生成されてゆくものをパケット交換方式という。一般に、前者は膨大なデータ転送に、後者は比較的少量のデータ転送に向くとされている。

2.5 結合能力による分類^{2), 3), 5)}

- └─connector
- └─concentrator
- └─expander

2.5.1 Connector (Connection Network)

これは、通常の電話回線に相当するものであり、そのためよく研究されている。一般に入力数を N 、出力数を M とし、そのネットワークで同時に接続可能な本数を C で表すことにすると、Connector は、 $\{(N, M, C) | N, M \text{ は任意かつ } C \leq \min(N, M)\}$ という条件を満足するネットワークであると定義できる。ただし、現実的用途の関係から、 $N=M$ の場合が中心的に研究されており、この場合“partition network”と呼ぶこともある。

2.5.2 Concentrator (Concentration Network)

これは、電話回線におけるオペレータの呼び出しに相当するものである。したがって、 $\{(N, M, C) | N > M \geq C\}$ なる条件を満足するネットワークであると定義される。

2.5.3 Expander (Expansion Network)

一対他というマッピングが許された、Connector の

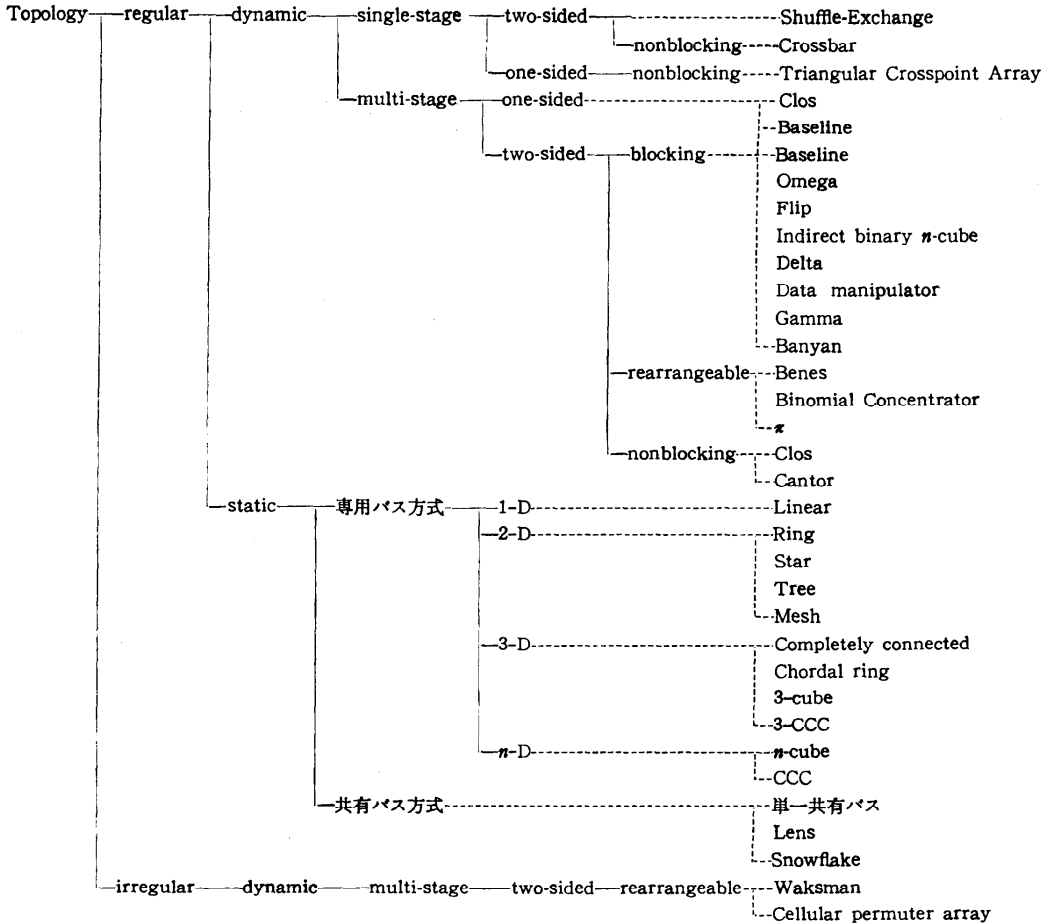


図-5 トポロジによる結合方式の分類

一般形である。

2.6 新しい結合の付加能力による分類^{3), 5), 6)}

- nonblocking
- rearrangeable
- blocking

新しい結合を既存の結合状態の上へ常に付加できるネットワークを“nonblocking”と呼ぶ。一方、既存の結合状態を手直すことによって新しい結合を付加できるネットワークを“rearrangeable”と呼ぶ。最後に、入出力間の新しい任意接続が必ずしもできないネットワークを“blocking”と呼ぶ。電話回線等アプリケーションによっては、“blocking network”を採用しても構わないものもある。

2.7 トポロジによる分類

トポロジとは、ネットワークの構成法により決定さ

れる幾何学的なパターンであり、これによりスイッチング・システムの性能限界が決まると言える⁵⁾。トポロジによる分類は、図-5のように階層的となる。以下に順次解説を加えてゆく。

2.7.1 結合様式による分類⁴⁾

- dynamic
- static

入出力間の結合が、場合に応じて動的に決まるネットワークを“dynamic”，始めから固定されているものを“static”と分類する。

2.7.2 規則性による分類^{4), 5)}

- regular (uniform)
- irregular

規則的に結合されたネットワークを“regular”，そうでないものを“irregular”と分類する。後者は前者

に比べクロスポイントあるいはセルを少なくできるが、一般性に欠けるため通常あまり考えられていない。

また、この分類は原理的には“dynamic network”に対しても、“static network”に対しても適用可能であるが、通常はもっぱら前者に対してのみ適用されている。

2.7.3 ステージ数による分類²⁾

- single-stage
- multi-stage

入力から出力へ至る間のステージ数による分類法であり、これが一段のみのネットワークを“single-stage”、二段以上のものを“multi-stage”と分類している。一般に、ステージングすることによって、クロスポイントやセルの数を減らすことができる。しかし、ステージング数の増加に伴い遅延が増し、制御も複雑になってゆく。

2.7.4 入出力の区別による分類^{2),5)}

- single-sided (one-sided)
- double-sided (two-sided)

入出力が同一のものを“single-sided”、入力側と出力側を区別するものを“double-sided”と言う。ただし、両者の区別はあまり明確なものではない。即ち、“single-sided”における呼び出しを入力、呼ばれた方を出力と考えることで、“single-sided”を“double-sided”と見なすことが可能である。

2.7.5 バス方式による分類

- 専用バス方式
- 共有バス方式

“Static network”を分類する方法も、いくつも存在するが、ここでは採用する接続方式によって専用バス方式と共有バス方式とに分けておく。さらに、全体構成の次元や、ノードの次数によって分類する方法も一般的に行われている。

3. 代表的結合方式

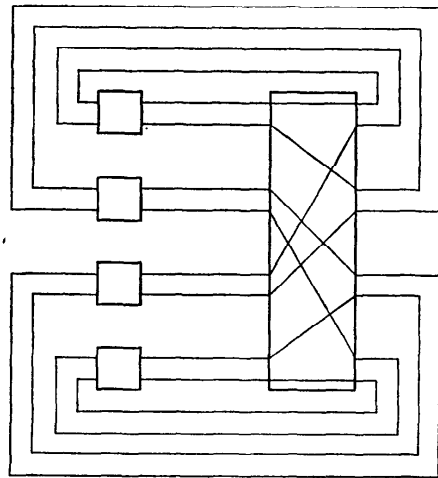
本章では、数多く提案されている結合方式のうち、代表的な方式の分類・構造・特徴について簡単に解説する。なお、具体的設計例や適用例等々の詳細は、紙面の関係で省略したので、各参考文献を参照されたい。

3.1 Shuffle-Exchange Network^{11),12),15)-18)}

(分類) dynamic, regular, single-stage, two-sided, cell-based

(構造) 図-6

Exchange: β -element



Exchange Shuffle

図-6 Shuffle-Exchange Network

Shuffle: 結線

- (特徴) ●本来 FFT 用ネットワークとして提案された。
- 任意の permutation が $3 \log_2 N - 1$ 回のパスで可能¹⁸⁾。
 - 制御は集中、分散どちらでも可能。
 - そのまま直接利用するよりもむしろ、他のセルを基本とするネットワークの底流としての影響が重要である。

3.2 Crossbar (Rectangular Switch Array)^{5),7)}

(分類) dynamic, regular, single-stage, two-sided, nonblocking, crossbar-based

(構造) 図-7

- (特徴) ●構造が簡明で制御も容易。
- クロスポイント数 $= NM = o(N^2)$ となり N が大きい場合ハイコストとなるため通常忌避される。

3.3 Triangular Crosspoint Array^{2),5)}

(分類) dynamic, regular, single-stage, one-sided, nonblocking, crossbar-based

(構造) 図-8

- (特徴) ●通常の Crossbar network を One-sided にしたもの。
- クロスポイント数 $= N(N-1)/2 = o(N^2)$ 。

3.4 Clos Network^{2),3),5),7)}

(分類) dynamic, regular, multi-stage, crossbar-based

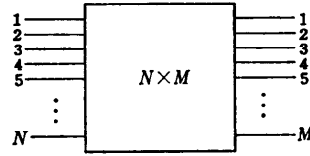
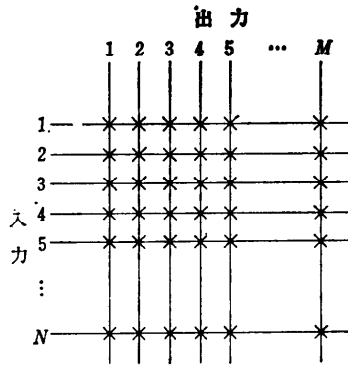


図-7 Crossbar Network

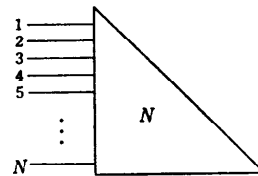
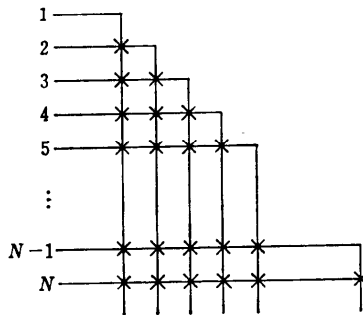


図-8 Triangular Crosspoint Array

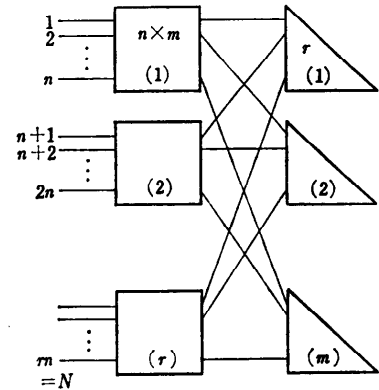
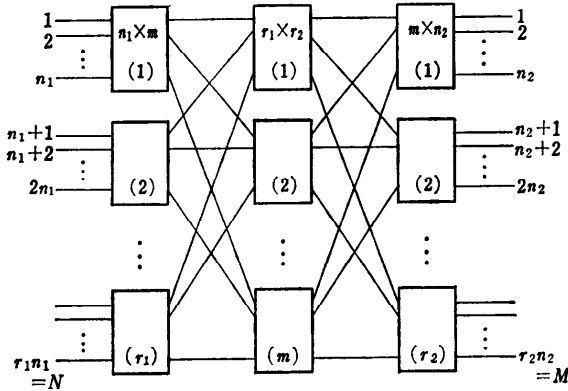


図-9 Clos Network

(構造) 図-9

(特徴) ● Crossbar network を小分割, multi-stage 化することにより, クロスポイント数の減少を図ったもの。

● 3-stage, two-sided, connector の場合

$m > n_1 + n_2 - 1$ なら nonblocking

$m > n_2$ なら rearrangeable

$m < n_2$ なら blocking

さらに $n_1 = n_2 = n$ のときクロスポイント数は $(2n-1)(2N + N^2/n^2)$ となる。

3.5 Baseline Network^{10), 19)}

(分類) dynamic, regular, multi-stage, blocking, cellbased

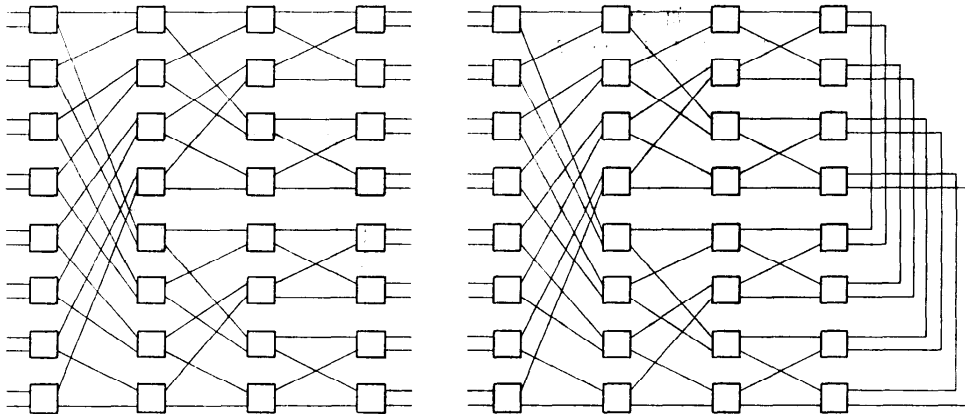


図-10 Baseline Network

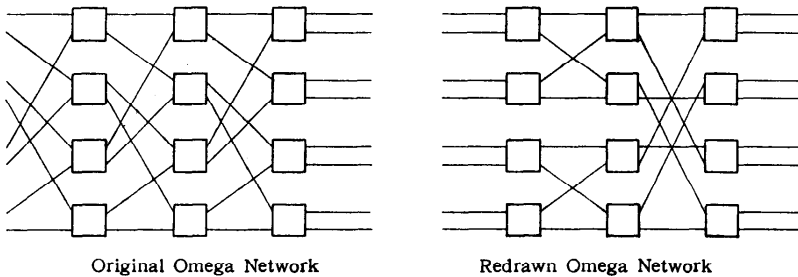


図-11 Omega Network

(構造) 図-10

- $\log_2 N$ ステージからなる。
- 各ステージは、入力から順に $N, N/2, N/4, \dots, 4$ 入力の inverse shuffle とする。

(特徴)

- Shuffle-Exchange 系に属する。
- 基本的には、recursive routing と destination routing という二つの routing が可能。

3.6 Omega Network^{11)~13), 20), 21)}

(分類) dynamic, regular, multi-stage, two-sided, blocking, cell-based

(構造) 図-11

- $\log_2 N$ ステージからなる。
- 各ステージは、Shuffle-Exchange を行う。

(特徴)

- 元来 Lawrie¹³⁾によりアレブプロセッシング用に提案されたが、FFT 用としても有名^{11), 12)}
- Shuffle-Exchange 系に属する。
- トポロジ的には binary n -cube と全く同じ。

- Lawrie¹³⁾により、 $o(\log_2 N)$ ステップでセットできる制御アルゴリズムも提案されている。

3.7 Flip Network^{5), 20)}

(分類) dynamic, regular, multi-stage, two-sided, blocking, cell-based

(構造) 図-12

- $\log_2 N$ ステージからなる。
- 各ステージは、inverse shuffle である。

(特徴)

- Shuffle-Exchange 系に属する。
- トポロジ的には Omega network の in-

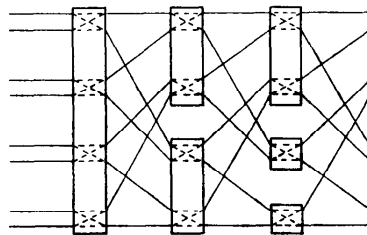


図-12 Flip Network

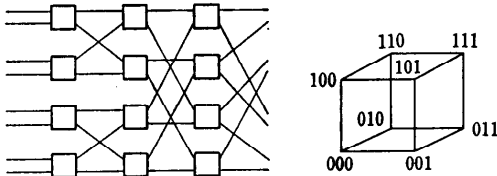


図-13 Binary n -cube Network

verse である。

- 1ブロックを1ビットで制御できるようにしたため、Omega Network に比べ利用可能な状態数が減ったが、制御効率は良くなった。

3.8 Binary n -cube Network²¹⁾⁻²⁵⁾

(分類) dynamic, regular, multi-stage, two-sided, blocking, cell-based

(構造) 図-13

- 左側の図のトポロジは Omega Network と同じ。
- 右側の図のように、 $N=2^n$ のとき n 次元立方体の edge を移動するようなネットワークとしても表現される。
- 隣接する node は code distance が1であるもの n 個である。

(特徴) ● Shuffle-Exchange 系に属する。

- static な扱いを受けることもある。

→ $n=3$ のとき 3-cube

$n>3$ のとき hypercube

3.9 Delta Network²⁶⁾⁻²⁹⁾

(分類) dynamic, regular, multi-stage, two-sided, blocking, crossbar-based

(構造) 図-14

- $a \times b$ のクロスバーモジュールが基本。

(特徴) ● 制御及び設計が容易。

- クロスポイント数= $\alpha(N \log_2 N)$ 。

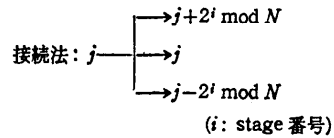
→Crossbar Network と比べてはるかに安上がり。

- $a=b=2$ であるとき、Omega Network と同じ。したがって、Delta Network を Omega Network の上位概念と考えることもできる。

3.10 Data manipulator³⁰⁾⁻³⁴⁾

(分類) dynamic, regular, multi-stage, two-sided, blocking, cell-based

(構造) 図-15



(特徴) ● 3×3 cell-based network.

- 個々のセルを独立に制御できるように改良した ADM(Augmented Data Manipulator)や、その inverse である IADM等のバージョンがある。

- 制御は、集中・分散どちらでも可能。

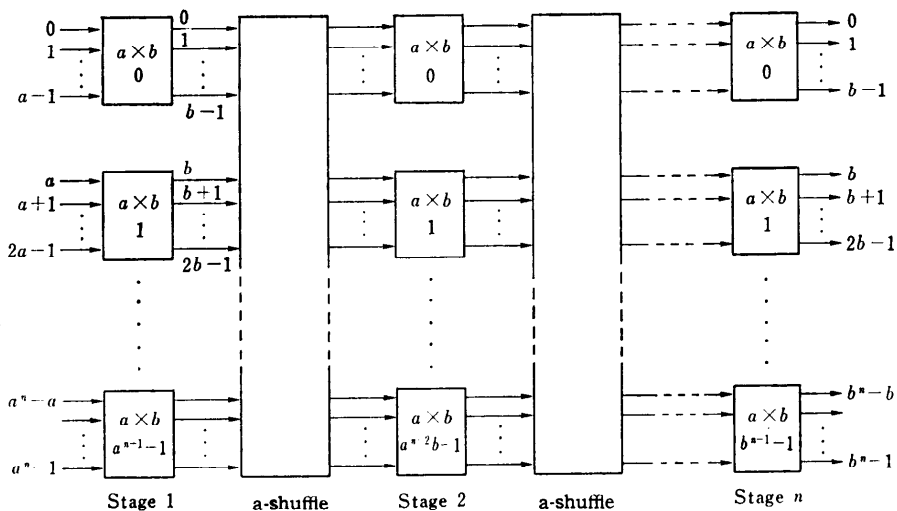


図-14 Delta Network

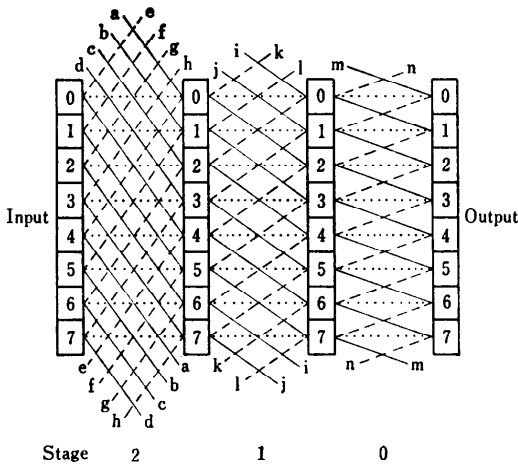


図-15 Data manipulator

3.11 Gamma Network³⁵⁾

(分類) dynamic, regular, multi-stage, two-sided, blocking, cell-based

(構造) 図-16

- $\log_2 N + 1$ ステージからなる。

(特徴) • トポロジは IADM と同じであるが、セルの機能が高くなっている。

- 冗長経路が存在する。

3.12 Banyan Network^{(4), (36)~(39)}

(分類) dynamic, regular, multi-stage, two-sided, blocking, graph-theory based

(構造) 図-17, 18

- バンヤン樹 (ベンガル菩提樹; 図-18) と同様に、各入力 (根) から各出力 (葉) へ至

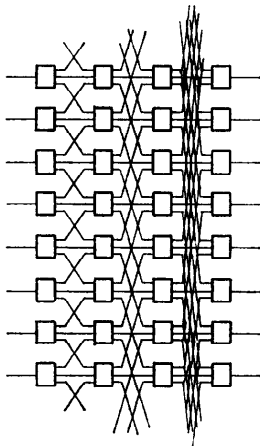


図-16 Gamma Network

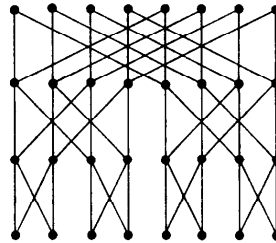


図-17 SW-banyan Network



図-18 バンヤン樹

るパスがただ一つしかないネットワークをすべて、Banyan Network と定義する。

(特徴) • グラフ理論に基づく。

- Banyan Network に関する議論の多くは SW-banyan network の 2×3 か 2×2 cell に限られる。

3.13 Benes Network^{(4), (8), (40)~(44)}

(分類) dynamic, regular, multi-stage, two-sided, rearrangeable, crossbar-based

(構造) 図-19

(特徴) • Cell-basedに似ているが、本来はCrossbar-based である。

- Baseline Network の出力段と、Inverse Baseline Network の入力段を重ねて一つにしたネットワークに相当する。
- Waksman Network を補完したもので、別名 "Full Waksman Network" と呼ばれている。

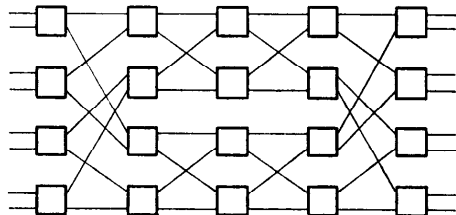


図-19 Benes Network

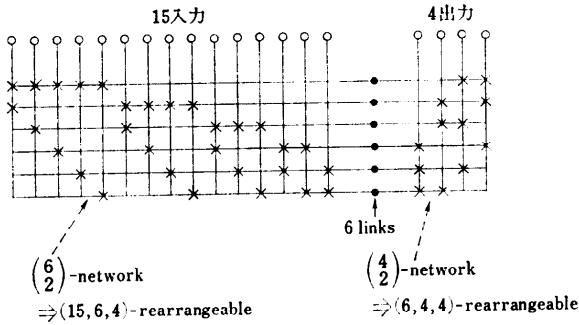


図-20 Binomial Concentrator

● sequential な routing algorithm が提案されている^{49), 50)}.

3.14 Binomial Concentrator^{45), 46)}

(分類) dynamic, regular, multi-stage, two-sided, rearrangeable, crossbar-based

(構造) 図-20

(特徴) ● $\binom{X}{Y}$ -network は $\binom{X}{Y}$ 入力, X 出力, $Y+2$ 本同時接続可能.

● 入れ子にされた $\binom{Y+2}{Y}$ network は, $\binom{Y+2}{Y}$ 入力 $(Y+2)^2$ 出力, $(Y+1)(Y+2)-1$ 本同時接続可能.

3.15 π Network⁴⁷⁾

(分類) dynamic, regular, multi-stage, two-sided, nonblocking, cell-based

(構造) 図-21

(特徴) ● Omega Network が二つ接続されたものであり, 一方が conflict を起こさない準備を, 他方が通常の動作を行う.
● Shuffle-Exchange 系に属する.

3.16 Cantor Network⁴⁸⁾⁻⁵¹⁾

(分類) dynamic, regular, multi-stage, two-sided, nonblocking, crossbar-based

(構造) 図-22

● 入力段: $1 \times \log_2 N$, 出力段: $\log_2 N \times 1$

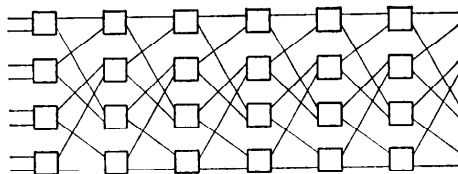
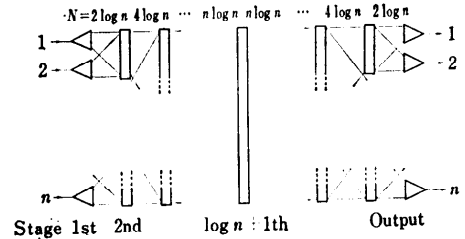
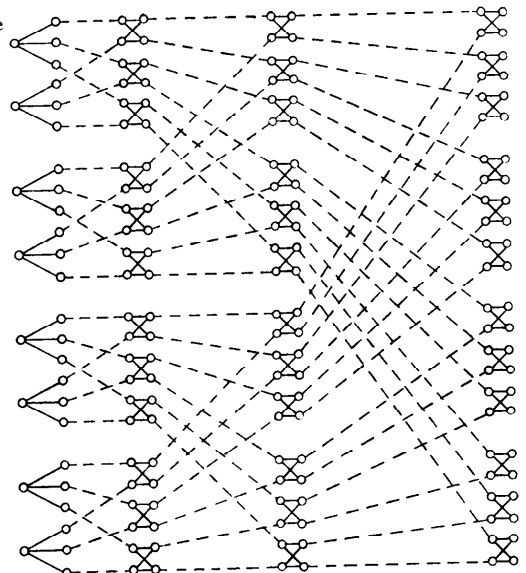


図-21 π Network



Generalized Model of a Cantor Network



Input side of an (8, 8, 8)-Cantor Network

図-22 Cantor Network

● 中間段: $\frac{N}{2} \log_2 N$ 個の (2×2) -network.

● ステージ間は Shuffle.

(特徴) ● 現在知られている nonblocking network 中最少のクロスポイントで構成される.

$$\rightarrow \alpha(N(\log_2 N)^2) \dots^{51)}$$

● $\alpha(\log_2 N)$ のオペレーションを要する制御アルゴリズムも提案されている⁵⁰⁾.

3.17 Waksman Network⁵²⁾

(分類) dynamic, irregular, multi-stage, two-sided,

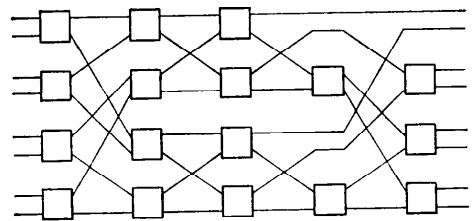


図-23 Waksman Network

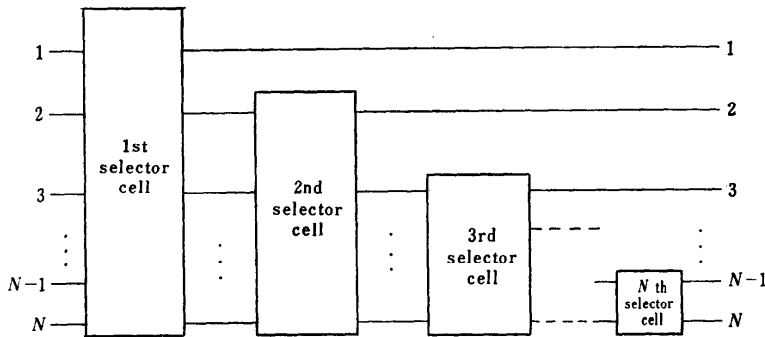


図-24 Cellular Permuter Array

rearrangeable, cell-based

(構造) 図-23

- Benes Network 中 permutation に不要なセルを省いたものである。
- $O(N)$ ステップでパスをセットできる制御法が提案されている。

3.18 Cellular Permuter Array⁵³⁾

(分類) dynamic, irregular, multi-stage, two-sided

(構造) 図-24

- N 個の Selector Cell により構成。
- 各 Selector Cell は入力段から順に 1 ずつ小さくなる。

(特徴) ● 実装や制御は十分検討されている⁵³⁾。

- 利点として、制御線が少なくすむことがある。
- 欠点としては、各 Selector Cell のサイズが異なることと、パスによって遅延が異なることがあげられる。

3.19 Linear Array^{4), 54)}

(分類) static, regular, 専用バス方式, 1-D

(構造) 図-25

- 単純で簡単であり、パイプライン・アーキテクチャに用いられた例がある。

3.20 Ring Network^{55), 56)}

(分類) static, regular, 専用バス方式, 2-D

(構造) 図-26

- マルチプロセッサ・システムよりも、ローカルエリア・ネットワークの結合形態としての応用が多い。



図-25 Linear Array

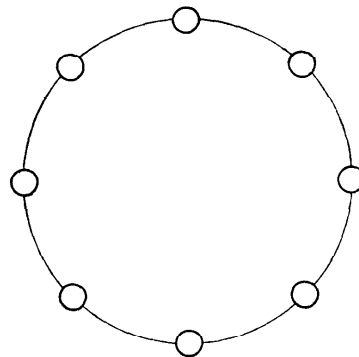


図-26 Ring Network

- ノードの増加に伴い交通量がネックとなる。

3.21 Star Network⁵⁷⁾

(分類) static, regular, 専用バス方式, 2-D

(構造) 図-27

- ノードの増加に伴い、中心で交信ネックとなる。

- 中心の故障が致命的となる。

3.22 Tree Network⁵⁸⁾⁻⁶⁰⁾

(分類) static, regular, 専用バス方式, 2-D

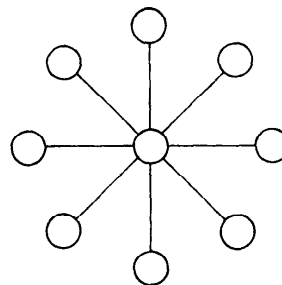


図-27 Star Network

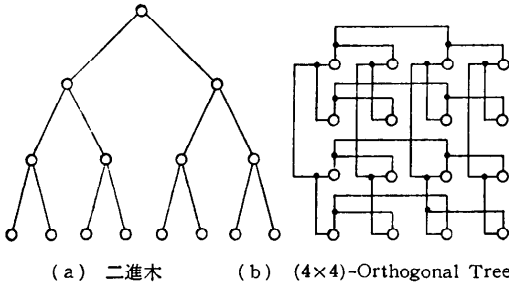


図-28 Tree Networks

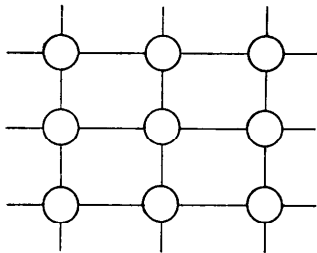


図-29 Mesh Network

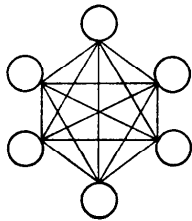


図-30 Completely Connected Network

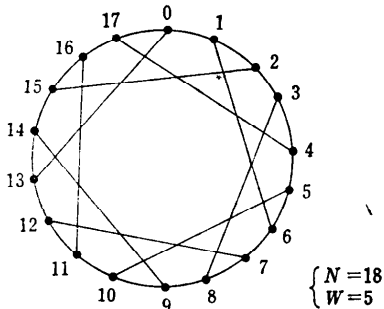


図-31 Chordal Ring Network

(構造) 図-28

(特徴) ●いろいろな木構造ネットワークが研究されているが、そのうち代表的なものを列挙すると以下のようなものがあげられる。

Binary Tree: (図-28(a))⁵⁸⁾

D-Tree: Binary Tree を2組重ね合わせた

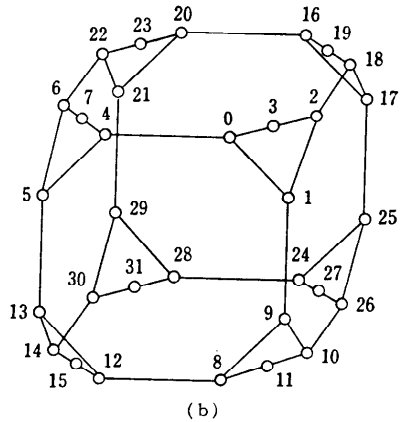
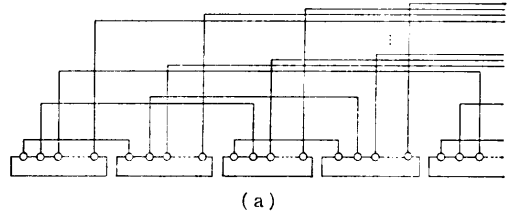


図-32 CCC

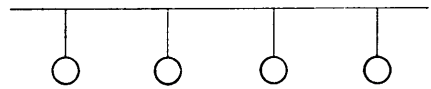


図-33 単一共有バス

もの⁵⁹⁾。

Orthogonal Tree Network: Binary Tree を縦横直行させて組合せたもの (図-28(b))⁶⁰⁾

Orthogonal Tree Cycles: OTN の各ノードを $\log_2 N$ 個からなる環に代えたもの⁶⁰⁾。

- いずれの構成法でも、データ交通量は不均一な分布をとる。

3.23 Mesh Network^{61), 62)}

(分類) static, regular, 専用バス方式, 2-D

(構造) 図-29

(特徴) ●ILLIACIV システムに実装されたため、ILLIAC Network とも呼ばれている。

- ルーチングが比較的簡単。

3.24 Completely Connected Network⁶³⁾

(分類) static, regular, 専用バス方式, 3-D

(構造) 図-30

(特徴) ●ネットワークとしての直径は最小。

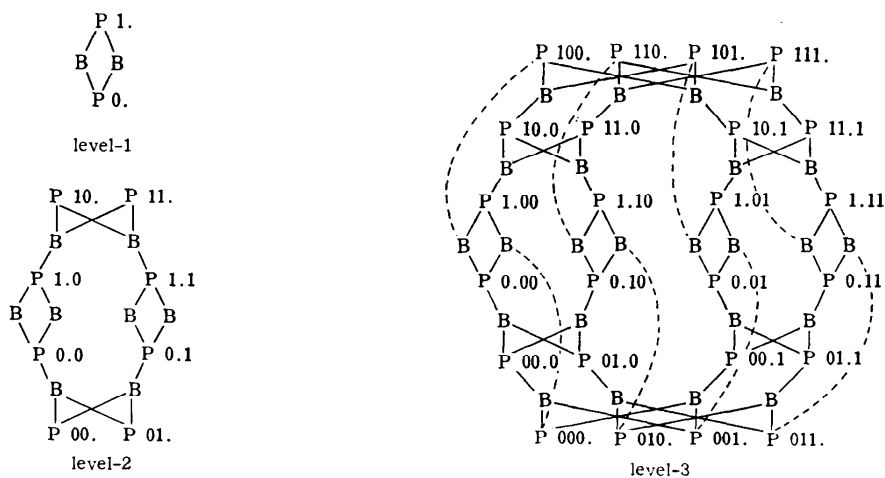


図-34 Lens Network ($p=q=3$ の場合)

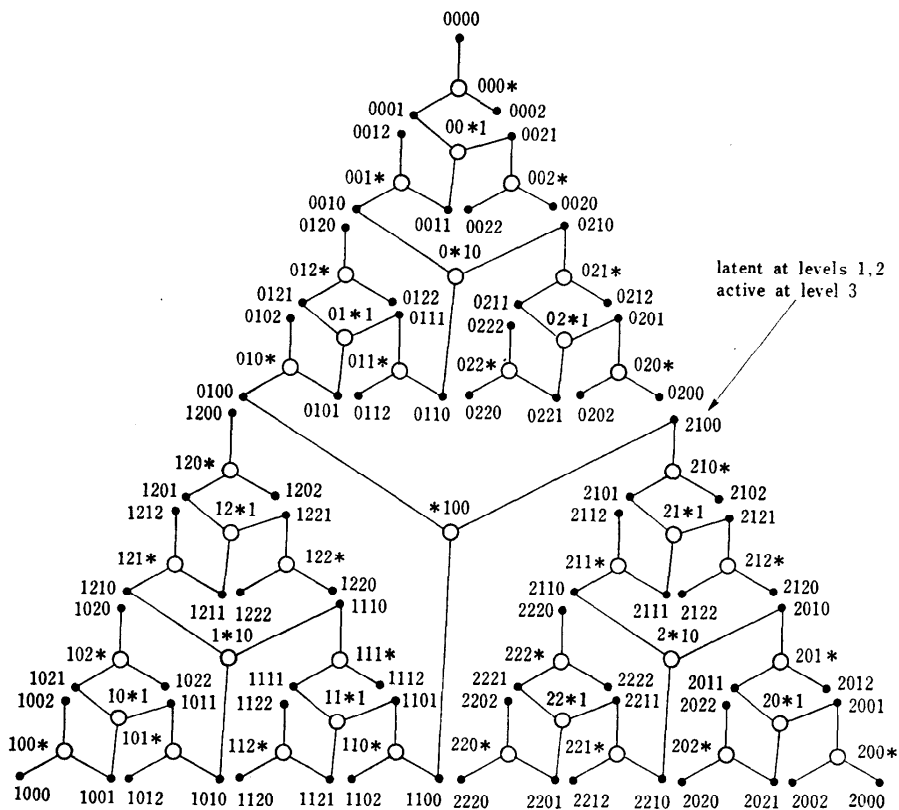


図-35 Snowflake Network

- 拡張性に乏しい.
- ノード数の増加に伴い、結線が極めて困難なものとなる.

3.25 Chordal Ring Network⁶⁴⁾

(分類) static, regular, 専用バス方式, 3-D
(構造) 図-31

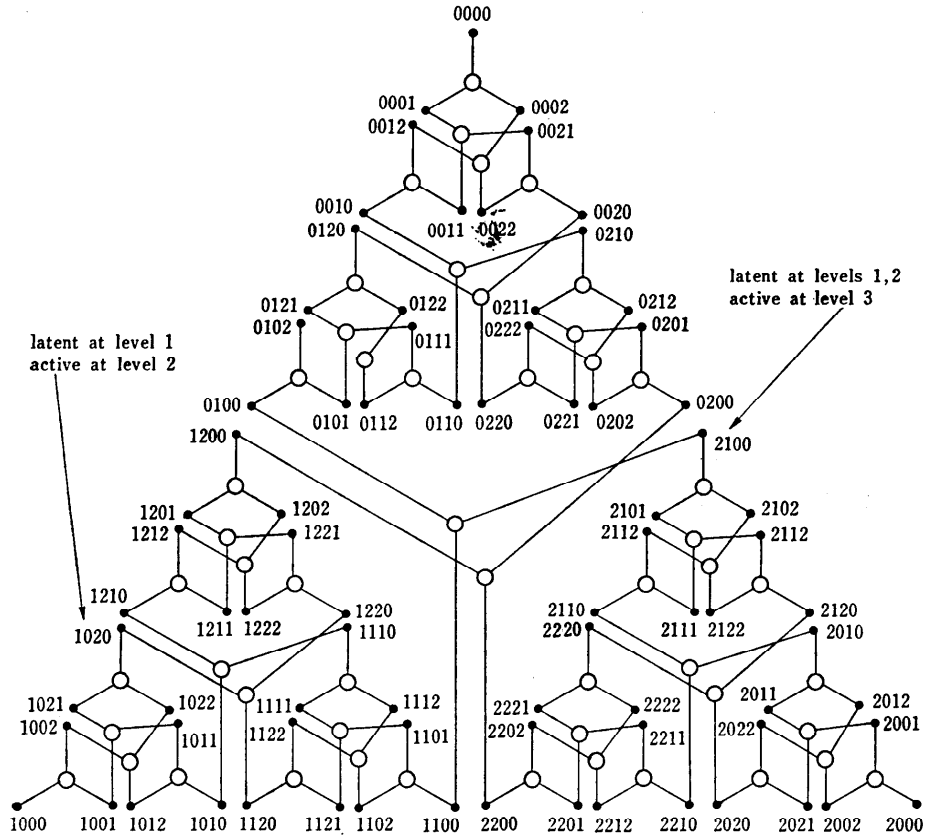


図-36 Dens Snowflake Network (Snowflake Network の二重系)

- ノード数 N , コード長 W のとき
奇数番のノード $i \rightarrow (i+W) \bmod N$ へ接続
偶数番のノード $i \rightarrow (i-W) \bmod N$ へ接続
- (特徴) ● リングネットワークに比べてパスの選択範囲が広がったため、信頼性が向上した。
- 直径 $= o(\sqrt{N})$

3.26 Cube-Connected-Cycle⁶⁵⁾

(分類) static, regular, 専用バス方式, n -D
(構造) 図-32

- n -Cube の各頂点を Cycle で置き換えたもの。
- (特徴) ● DFT やソーティング等のデータ交換に対応して、 n -Cube から派生した。
- 各ノードには最大3個のエッジが付随する
→ n -Cube では n 個のエッジが付随する点が異なり、したがって CCC の方が配線を少なくできる。

3.27 単一共有バス

(分類) static, regular, 共有バス方式

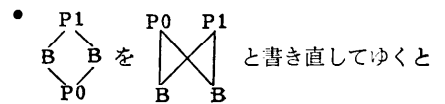
(構造) 図-33

- (特徴) ● 最も単純な方式の一つで経済的でもある。
- ノード数の増加に伴いバスがネックとなる。

3.28 Lens Network⁶⁶⁾

(分類) static, regular, 共有バス方式
(構造) 図-34

- (特徴) ● バス結合されたPUによるクラスが多階に積み重なったもの。



トポロジ的に Omega Network と等価となる。

3.29 Snowflake Network⁶⁷⁾

(分類) static, regular, 共有バス方式
(構造) 図-35, 36

- 図-37 の構造をもとに再帰的に構成されたもの。

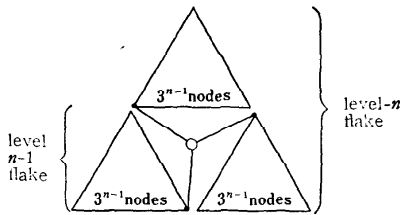


図-37

(特徴) ●データ交信密度が、上位クラスタほど高くなるので、適用には注意を要す。

4. 評価

3.で広く見てきたように、いろいろなネットワークが、それぞれの背景を基にして提案されてきている。したがって、これら各種のネットワークに対して、統一した評価を下すことはできない。そこで、本章においては、ダイナミック・ネットワークとスタティック・

ネットワークに分けて、各々に属する代表的ネットワークの諸特性を比較する。ただし、比較法としてはここで取り上げたもの以外にも実効的スループットであるとか、閉塞率、ハードウェア化の容易性等いろいろなものがあるが、ここでは紙面の関係で省略した。

4.1 ダイナミック・ネットワークの評価

表-1に、3.で示した代表的ダイナミック・ネットワークの諸特性を列挙する。ここで示した諸特性の特徴をまとめると、次のようになる。

- i) $n/r/b$ の各範疇に属する各々のネットワークにおいては、遅延やクロスポイント数等のオーダーに大差はない。
- ii) クロスポイント数(セル数)と結合の付加能力($n/r/b$)や遅延、制御等との間に、トレード・オフの関係が存在する。

したがって、この種のネットワークの採用に当たっては、アプリケーションを踏まえた総合的な判断が必要

表-1 代表的ダイナミック・ネットワークの諸特性

	規則性*	遅延	Side 数	$n/r/b$ **	bases***	クロスポイント数 あるいはセル数	図番	参考文献
Shuffle-Exchange	r	1	2	—	cell	$\frac{N}{2}$	6	11), 12), 15)~18)
Crossbar	r	1	2	n	cb	N^2	7	5), 7)
Triangular Crosspoint	r	1	1	n	cb	$\frac{N(N-1)}{2}$	8	2), 5)
Clos	r	3	2(1)	n	cb	$6\sqrt{N^3}-3\sqrt{N}$	9	2), 3), 5), 7)
Baseline	r	$\log_2 N$	2(1)	b	cell	$\frac{N}{2} \log_2 N$	10	10), 19)
Omega	r	$\log_2 N$	2	b	cell	$\frac{N}{2} \log_2 N$	11	11)~13), 20), 21)
Flip	r	$\log_2 N$	2	b	cell	$\frac{1}{2} \log_2 N(\log_2 N+1)$	12	5), 20)
Binary n -Cube	r	$\log_2 N$	2	b	cell	$\frac{N}{2} \log_2 N$	13	21)~25)
Delta	r	$\log_2 N$	2	b	cb	$\frac{N}{2} \log_2 N$	14	26)~29)
Data manipulator	r	$\log_2 N+1$	2	b	cell	$N(\log_2 N+1)$	15	30)~34)
Gamma	r	$\log_2 N+1$	2	b	cell	$N(\log_2 N+1)$	16	35)
SW-Banyan	r	$\log_2 N$	2	b	graph	$\frac{N}{2} \log_2 N$	17	14), 36)~39)
Benes	r	$2\log_2 N-1$	2	r	cb	$\frac{N}{2}(2\log_2 N-1)$	19	4), 8), 40)~44)
Binomial Concentrator	r	2	2	r	cb	N^2-N	20	45), 46)
*	r	$2\log_2 N$	2	r	cell	$M \log_2 N$	21	47)
Cantor	r	$2\log_2 N+1$	2	n	cb	$4N(\log_2 N)^2$	22	48)~51)
Waksman	i	$2\log_2 N-1$	2	r	cell	$\frac{N}{2}(2\log_2 N-1)-\log N$	23	52)
Cellular Permuter	i	N	2	n	cell	N	24	53)

* r: regular, i: irregular
 ** n: nonblocking, r: rearrangeable, b: blocking
 *** cb: crossbar-based, cell: cell-based, graph: graph theoretical based

表-2 代表的スタティック・ネットワークの諸特性

	バス形式	次元	システムの規模	交通量の分布	耐故障性	図番	参考文献
Linear	専用	1	小	均一	無	25	4), 54)
Ring	"	2	小	"	少	26	55), 56)
Star	"	2	小	不均一	無	27	57)
Tree	"	2	中	"	無	28	58)~60)
Mesh	"	2	大	均一	有	29	61), 62)
Completely Connected	"	3	小	"	有	30	63)
Chordal Ring	"	3	中	"	有	31	64)
n-Cube	"	n	小	"	有	13	21)~25)
CCC	"	n	中	不均一	有	32	65)
単一共有バス	共有	2	小	均一	無	33	
Lens	"	3	大	"	有	34	66)
Snowflake	"	2	大	不均一	無	35, 36	67)

となるが、現在のところその選択法に関する統一された方法論は確立されていない。

4.2 スタティック・ネットワークの評価

表-2 に、3. で示した代表的なスタティック・ネットワークの諸特性を列挙する。この場合には、適用されるシステムの規模が限定される。したがって、このことを加味した総合的な判断によって、採用の決定を行う必要がある。

4.3 耐故障性の観点からの評価

システムの規模が大きくなるにつれて、どうしても耐故障性の問題を考えねばならなくなってくる。一般に、ダイナミック・ネットワークの場合、冗長が少ないため耐故障性に欠けるといふ欠点を有しているものが多いが、近年これを考慮に入れたダイナミック・ネットワークの提案もされるようになってきている⁶⁸⁾。一方、スタティック・ネットワークの場合、始めから耐故障性を考慮に入れて設計されたネットワークも存在する。表-2 の第5項に、スタティック・ネットワークの耐故障性の観点からの評価を示す。

5. むすび

本解説では、代表的な結合方式の分類法、各結合方式の構成法や特徴等の解説を行い、それらの比較・実現性の検討等も行った。

紙面の関係から、無数に存在する結合方式のうちの極めて限られたもののごく浅い解説にとどまった。各結合方式のより詳細は、各参考文献を参照されたい。

参考文献

- 1) Thurber, K. J.: Interconnection Networks—A Survey and Assessment, Proc. of N. C. C., pp. 909-919 (1974).
- 2) Marcus, M. J.: The Theory of Connecting Networks and Their Complexity: A Review, Proc. of IEEE, Vol. 65, No. 9, pp. 1263-1271 (Sep. 1977).
- 3) Masson, G. M. et al.: A Sampler of Circuit Switching Networks, IEEE Comput., Vol. 12, No. 6, pp. 32-48 (June 1979).
- 4) Feng, T.: A Survey of Interconnection Networks, IEEE Comput., Vol. 14, No. 12, pp. 12-27 (Dec. 1981).
- 5) Broomel, G. and Heath, R.: Classification Categories and Historical Development of Circuit Switching Topologies, Comput. Surv., Vol. 15, No. 2, pp. 95-133 (June 1983).
- 6) Wu, C. and Feng, T.: A VLSI Interconnection Network for Multiprocessor Systems, Digest Comcon Spring, pp. 294-298 (1981).
- 7) Clos, C.: A Study of Non-Blocking Switching Networks, Bell Syst. Tech. J., Vol. 32, No. 2, pp. 406-424 (Mar. 1953).
- 8) Benes, V. E.: Mathematical Theory of Connecting Networks and Telephone Traffic, Academic Press, New York (1965).
- 9) Joel, A. E. Jr.: On Permutation Switching Networks, Bell Syst. Tech. J., Vol. 47, No. 5, pp. 813-822 (May-June 1968).
- 10) Wu, C. and Feng, T.: On a Class of Multistage Interconnection Networks, IEEE Trans. Comput., Vol. C-29, No. 8, pp. 694-702 (Aug. 1980).
- 11) Pease, M. C. III: An Adaptation of the Fast Fourier Transform for Parallel Processing, J. ACM, Vol. 15, No. 2, pp. 252-264 (Apr. 1968).
- 12) Stone, H. S.: Parallel Processing with the Perfect Shuffle, IEEE Trans. Comput., Vol. C-20, No. 2, pp. 153-161 (Feb. 1971).
- 13) Lawrie, D. H.: Access and Alignment of Data

- in an Array Processor, *IEEE Trans. Comput.*, Vol. C-24, No. 12, pp. 1145-1155 (Dec. 1975).
- 14) Lipovski, G. J.: The Architecture of a Large Associative Processor, *Proc. AFIPS Spring Joint Computer Conference*, pp. 385-396 (1970).
 - 15) Lang, T.: Interconnections between Processors and Memory Modules using the Shuffle-Exchange Network, *IEEE Trans. Comput.*, Vol. C-25, No. 5, pp. 496-503 (May 1976).
 - 16) Lang, T. and Stone, H. S.: A Shuffle-Exchange Network with Simplified Control, *IEEE Trans. Comput.*, Vol. C-25, No. 1, pp. 55-65 (Jan. 1976).
 - 17) Parker, D. S. Jr.: Notes on Shuffle/Exchange-Type Switching Networks, *IEEE Trans. Comput.*, Vol. C-29, No. 3, pp. 213-222 (Mar. 1980).
 - 18) Wu, C. and Feng, T.: Universality of the Shuffle-Exchange Network, *IEEE Trans. Comput.*, Vol. C-30, No. 5, pp. 324-332 (May 1981).
 - 19) Wu, C. and Feng, T.: On a Distributed-Processor Communication Architecture, *Proc. Comcon Fall*, pp. 599-605 (1980).
 - 20) Batcher, K. E.: The Flip Network in STARAN, *Proc. ICPP*, pp. 65-71 (1976).
 - 21) Pease, M. C. III: The Indirect Binary n -Cube Microprocessor Array, *IEEE Trans. Comput.*, Vol. C-26, No. 5, pp. 458-473 (May 1977).
 - 22) Siegel, H. J.: Analysis Techniques for SIMD Machine Interconnection Networks and the Effects of Processor Address Masks, *IEEE Trans. Comput.*, Vol. C-26, No. 2, pp. 153-161 (Feb. 1977).
 - 23) Siegel, H. J.: The Universality of Various Types of SIMD Machine Interconnection Networks, *Proc. 4th Annu. Symp. Computer Architecture*, pp. 70-79 (1977).
 - 24) Smith, S. D. and Siegel, H. J.: Recirculating, Pipelined, and Multistage SIMD Interconnection Networks, *Proc. ICPP*, pp. 206-214 (1978).
 - 25) Siegel, H. J. and McMillen, R. J.: The Multistage Cube: A Versatile Interconnection Network, *IEEE Comput.*, Vol. 14, No. 12, pp. 65-76 (Dec. 1981).
 - 26) Patel, J. H.: Processor-Memory Interconnections for Multiprocessors, *Proc. 6th Annu. Symp. Computer Architecture*, pp. 168-177 (1979).
 - 27) Dias, D. M. and Jump, J. R.: Analysis and Simulation of Buffered Delta Networks, *IEEE Trans. Comput.*, Vol. C-30, No. 4, pp. 273-282 (Apr. 1980).
 - 28) Patel, J. H.: Performance of Processor-Memory Interconnections for Multiprocessors, *IEEE Trans. Comput.*, Vol. C-30, No. 10, pp. 771-780 (Oct. 1981).
 - 29) Kumar, M. and Jump, J. R.: Generalized Delta Networks, *Proc. ICPP*, pp. 10-18 (1983).
 - 30) Feng, T.: Data Manipulating Functions in Parallel Processors and their Implementations, *IEEE Trans. Comput.*, Vol. C-23, No. 3, pp. 309-318 (Mar. 1974).
 - 31) Siegel, H. J.: Interconnection Networks for SIMD Machines, *IEEE Comput.*, Vol. 12, No. 6, pp. 57-65 (June 1979).
 - 32) Siegel, H. J.: Partitioning Permutation Networks: The Underlying Theory, *Proc. ICPP*, pp. 175-184 (1979).
 - 33) Siegel, H. J.: The Theory Underlying the Partitioning of Permutation Networks, *IEEE Trans. Comput.*, Vol. C-29, No. 9, pp. 791-801 (Sep. 1980).
 - 34) Siegel, H. J. and McMillen, R. J.: Using the Augmented Data Manipulator Network in PASM, *IEEE Comput.*, Vol. 14, No. 2, pp. 25-33 (Feb. 1981).
 - 35) Parker, D. S. and Ragharendra, C. S.: The Gamma Network: A Multiprocessor Interconnection Network with Redundant Paths, *Proc. 9th Annu. Symp. Computer Architecture*, pp. 73-80 (1982).
 - 36) Goke, L. R. and Lipovski, G. J.: Banyan Networks for Partitioning Multiprocessor Systems, *Proc. 1st Annu. Symp. Computer Architecture*, pp. 21-28 (1973).
 - 37) Lipovski, G. J. and Tripathi, A. R.: A Reconfigurable Varistructure Array Processor, *Proc. ICPP*, pp. 165-174 (1977).
 - 38) Tripathi, A. R. and Lipovski, G. J.: Packet Switching in Banyan Networks, *Proc. 6th Annu. Symp. Computer Architecture*, pp. 160-167 (1979).
 - 39) Lipovski, G. J.: The Architecture of the Banyan Switch for TRAC, *Prelim. Tech. Rep. TRAC-7*, Dept. Computer Science and Electrical Engineering, Univ. of Texas, (Jan. 1979).
 - 40) Benes, V. E.: Heuristic Remarks and Mathematical Problems Regarding the Theory of Connecting Systems, *Bell Syst. Tech. J.*, Vol. 41, No. 4, pp. 1201-1247 (July 1962).
 - 41) Benes, V. E.: Algebraic and Topological Properties of Connecting Networks, *Bell Syst. Tech. J.*, Vol. 41, No. 4, pp. 1249-1273 (July 1962).
 - 42) Benes, V. E.: On Rearrangeable Three-Stage Connecting Networks, *Bell Syst. Tech. J.*, Vol. 41, No. 5, pp. 1481-1492 (Sep. 1962).
 - 43) Opferman, D. C. and Tsao-Wu, N. T.: On a Class of Rearrangeable Switching Networks-Part I: Control Algorithm; Part II: Enumer-

- ation Studies of Fault Diagnosis, *Bell Syst. Tech. J.*, Vol. 50, No. 5, pp. 1579-1618 (May-June 1971).
- 44) Anderson, S.: The Looping Algorithm Extended to Base 2 Rearrangeable Switching Networks, *IEEE Trans. Comm.*, Vol. COM-25, No. 10, pp. 1057-1063 (Oct. 1977).
- 45) Masson, G. M.: On Rearrangeable and Non-blocking Switching Network, *Proc. Int. Conf. Communication Conference Record*, pp. 7-1-7-7 (1976).
- 46) Masson, G. M.: Binomial Switching Networks for Concentration and Distribution, *IEEE Trans. Comm.*, Vol. COM-25, No. 9, pp. 873-883 (Sep. 1977).
- 47) Yew, P. C. and Lawrie, D. H.: An Easily Controlled Network for Frequently Used Permutations, *IEEE Trans. Comput.*, Vol. C-30, No. 4, pp. 296-298 (Apr. 1981).
- 48) Cantor, D.: On Nonblocking Switching Networks, *Networks*, Vol. 1, No. 4, pp. 367-377 (1971).
- 49) Cantor, D.: On Construction of Nonblocking Switching Networks, *Proc. Symp. Computer-communications Networks and Teletraffic*, pp. 253-255 (1972).
- 50) Pippenger, N.: The Complexity Theory of Switching Networks, *MIT Res. Lab. of Electronics, Rep.*, TR-487 (1973).
- 51) Pippenger, N.: On Rearrangeable and Non-blocking Switching Networks, *J. Comput. Syst. Sci.*, Vol. 17, No. 4, pp. 145-162 (Sep. 1978).
- 52) Waksman, A.: A Permutation Network, *J. ACM*, Vol. 15, No. 1, pp. 159-163 (Jan. 1968).
- 53) Bandyopadhyay, S. et al.: A Cellular Permuter Array, *IEEE Trans. Comput.*, Vol. C-21, No. 10, pp. 1116-1119 (Oct. 1972).
- 54) Kung, H. T.: The Structure of Parallel Algorithms, in *Advances in Computers*, Vol. 19, M. C. Yovits, ed., Academic Press, N. Y. (1980).
- 55) Farber, D. J. and Larson, K. C.: The System Architecture of the Distributed Computer System—The Communications System, *Proc. Symp. Computer Comm. Networks and Teletraffic*, pp. 21-27 (1972).
- 56) Reames, C. C. and Liu, M. T.: A Loop Network for Simultaneous Transmission of Variable Length Messages, *Proc. Second Symp. Computer Architecture*, pp. 7-12 (1975).
- 57) Saffer, S. I. et al.: NODAS—The Net Oriented Data Acquisition System for the Medical Environment, *AFIPS Conf. Proc.*, Vol. 46, NCC, pp. 295-300 (1977).
- 58) Horowitz, E. and Zorat, A.: The Binary Tree as an Interconnection Network: Application to Multiprocessor Systems and VLSI, *IEEE Trans. Comput.*, Vol. C-30, No. 4, pp. 247-253 (Apr. 1981).
- 59) Bentley, J. L. and Kung, H. T.: A Tree Machine for Searching, *Proc. ICPP*, pp. 257-266 (1979).
- 60) Nath, D. et al.: Efficient VLSI Networks for Parallel Processing Based on Orthogonal Trees, *IEEE Trans. Comput.*, Vol. C-32, No. 6, pp. 569-581 (June 1983).
- 61) Barnes, G. H. et al.: The ILLIAC IV Computer, *IEEE Trans. Comput.*, Vol. C-17, No. 8, pp. 746-757 (Aug. 1968).
- 62) Bouknight, W. J. et al.: The ILLIAC IV System, *Proc. IEEE*, Vol. 60, No. 4, pp. 369-388 (Apr. 1972).
- 63) Aupperle, E. M.: MERIT Computer Network: Hardware Considerations, *Computer Networks*, R. Rustin, ed., Prentice-Hall, pp. 49-63 (1972).
- 64) Arden, B. W. and Lee, H.: Analysis of Chordal Ring Network, *IEEE Trans. Comput.*, Vol. C-30, No. 4, pp. 291-295 (Apr. 1981).
- 65) Preparata, F. P. and Vuillemin, J.: The Cube-Connected Cycles: A Versatile Network for Parallel Computation, *Comm. ACM*, Vol. 24, No. 5, pp. 300-309 (May 1981).
- 66) Finkel, R. A. and Solomon, M. H.: The Lens Interconnection Strategy, *IEEE Trans. Comput.*, Vol. C-30, No. 12, pp. 960-965 (Dec. 1981).
- 67) Finkel, R. A. and Solomon, M. H.: Processor Interconnection Strategies, *IEEE Trans. Comput.*, Vol. C-29, No. 5, pp. 360-371 (May 1980).
- 68) Adams, G. B. III and Siegel, H. J.: The Extra Stage Cube: A Fault-Tolerant Interconnection Network for Super Systems, *IEEE Trans. Comput.*, Vol. C-31, No. 5, pp. 443-454 (May 1982).

(昭和 61 年 3 月 12 日受付)