

CSGモデルの濃淡画像生成専用マシンの開発

DEVELOPMENT OF SPECIALIZED HARDWARE FOR FAST
SHADED PICTURE GENERATION FROM CSG MODEL

三上貞芳* 内堀勝章* 嘉数侑昇* 沖野教郎**
Sadayoshi MIKAMI Katsuaki UCHIBORI Yukinori KAKAZU Norio OKINO

* 北海道大学工学部

** 京都大学工学部

Hokkaido University

Kyoto University

あらまし CSGソリッドモデルから高品位な濃淡面画を高速に作成するための専用ハードウェア・プロセッサを開発した。光線探索法による面画作成は、プリミティブと視線との交点計算、視線上での1次元集合演算、輝度計算の3つの独立した処理に分解できる。本機はそれぞれの処理を担当する専用プロセッサIP、SP、DMをパイプライン結合した並列プロセッサを構成し高速処理を実現する。特に、CSGの特徴である集合演算には1次元の領域を与える端点の比較・変更操作を並行処理により高速に実行する専用ハードウェアの開発を含む。そしてIP、SPを具体的に試作し実験的なシステムを構築して出力結果を得た。並列化による拡張で実時間処理の実現が期待される。

Abstract A specialized hardware system for fast generation of realistic shaded pictures from CSG solid model, has been developed. The system is constructed as a pipelined connection of the three special processors: IP (calculation of intersections), SP (set operation on the ray), and DM (evaluation of intensity), which are the component of the Ray-Casting algorithm. And also a special hardware is developed to perform CSG set operation, facilitated by simultaneous manipulation of one dimensional regions. By configuring prototype IP and SP, some outputs are made. A real-time processing can be obtained with parallel implementation.

はじめに

発展を遂げる近年の機械系CADシステムにおいて、マン・マシン・インターフェースの高度化の必要性から、ソリッド形状モデラーにより定義された形状を写実的な濃淡画像出力によって、対話的な早さで高速に作成する技術が必要とされている。

しかし、濃淡面画の作成には多大な計算量を必要とし、従来のソフトウェアによる高速化では、対話的な早さの実現は、画質を犠牲にするなどの近似的な手法を用いなければ不可能であった。

そこで、VLSI技術に代表されるハードウェア実装技術が大きく進歩しつつある現在、従来の汎用計算機のボトルネックにとらわれない高速化を実現する方法として、アルゴリズムの専用ハードウェア化が有効な手法となる可能性がある。

このような見識の下に本研究は、ソリッドモデラーの代表的な1つであるCSG表現法から濃淡面画を作成するための、専用ハードウェアの開発を行なったものである。

開発したシステムではCSGに対する光線探索法¹⁾を基本としている。アルゴリズム本来の持つ画素単位での処理の独立性、1本の視線に

対する処理の並行性を利用し、3つの基本プロセッサのパイプライン結合による並列プロセッサを構成する。

その場合個々のプロセッサの処理内容を、2次方程式の計算（数値計算）、1次元上の集合演算（ソーティング）、内積計算と描画（数値計算）という同種類の単純な処理にすることで、アルゴリズムからハードウェアのレベルまでの徹底した専用化を行なうことができた。

これらのプロセッサは、CSGを扱う濃淡面画作成システムの基本的な部品として使えるアーキテクチャを与えることを目指したものである。

さらに具体的な実現方法、および回路規模、性能などを確かめることを目的として、汎用の論理ICを用いて回路設計を行ない、実験的なシステムを試作して、出力結果を得た。

本論ではまず、CGにおける専用プロセッサの必要性と本研究で開発したシステムの意義を述べ、システムの全体構成、3つの基本プロセッサである集合演算プロセッサ（SP）、交点計算プロセッサ（IP）、輝度計算・描画プロセッサ（DM）の方法論について述べてゆく。最後に出力結果と性能評価を示し、将来的な拡張性について述べる。

なお、CSGソリッドモデラーにはTIPS-1³⁾を用いている。

1. CGにおける専用プロセッサ

ソリッドモデラーからの濃淡面画作成は3次元空間の探索を扱う処理であり、数多くの繰り

返して構成されるこの処理の計算量は、現在の計算機の処理能力に対してきわめて大きいものといえる。

そのため陰面消去アルゴリズムの高速化手法が従来から数多く行なわれてきたが、現状では実時間処理は望めず、さらにはアルゴリズム上の効率化だけでは、画像出力装置の高解像度化による絶対的な処理量の増大には対応できない困難さがある。

多面体近似などの形状の近似による高速化が解決として考えられるが、画質の低下はCADのマン・マシン・インターフェースという点で好ましくない。

図1の階層構造は、面画作成システムをアルゴリズムからそれを実行する素子のレベルまで示したものである。

汎用計算機上のCADシステムのソフトウェアに組み込まれた面画作成プログラムは、アルゴリズムの最も簡単な実現形式であり、その下の階層でのボトルネックが問題として残る。事実、従来の実時間処理の困難な原因は、現在の汎用機が基本的にSISD (Single-Instruction Single-Data) 型な点にあると考えられる。

そのボトルネックの解決を目的として、近年では汎用計算機を構成部品とした並列処理システムの開発が行なわれている³⁾。しかしそれらはアルゴリズムの全体的な並列性を実現したもので、さらに高速化のためにはアルゴリズムとそれを実現するハードウェアの関連性を高めて、局所的なレベルの並列、並行処理の実現が必要になる。

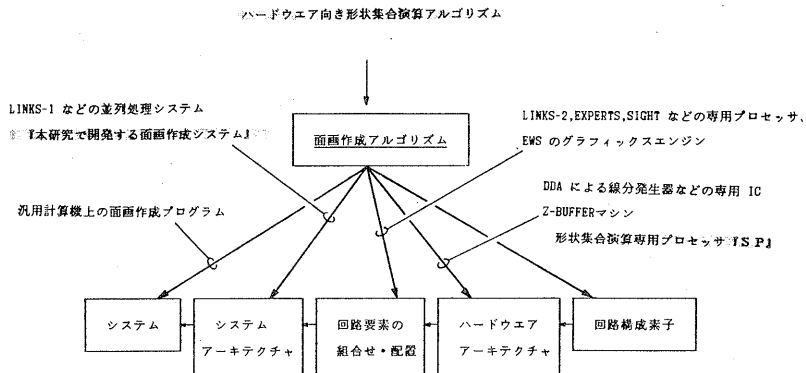


図1. 面画作成システムの階層構造

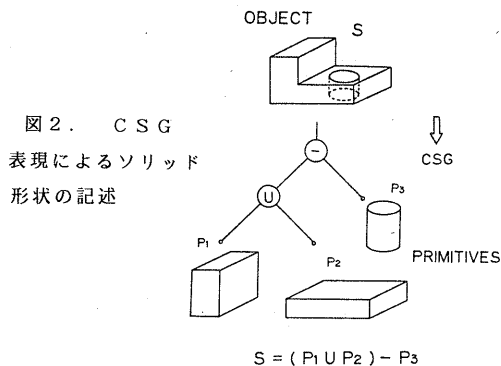
そこで本研究では以上の議論をもとにハードウェア・アーキテクチャの段階からの専用化を計り、濃淡画像生成アルゴリズムの視線独立による全体的な並列性をパイプライン結合の形で実現し、さらにアルゴリズムの専用アーキテクチャ化を推し進めたシステムを開発することを旨とする。

2. 画像生成の手法とシステムの構成

3次元形状の記述から濃淡面画を生成する手続きの一つに光線探索法と呼ばれる手法がある。これは、

- ① 各画素位置を通過する視線を発生させ、その視線と形状との相関を求める。
- ② 得られた視線上の相関の中から視線に最も近いものを探す。
- ③ 得られた点(可視点)上の面法線を求めて光源方向からその点の輝度を決定し、画素位置に表示する。

という3ステップで構成される。

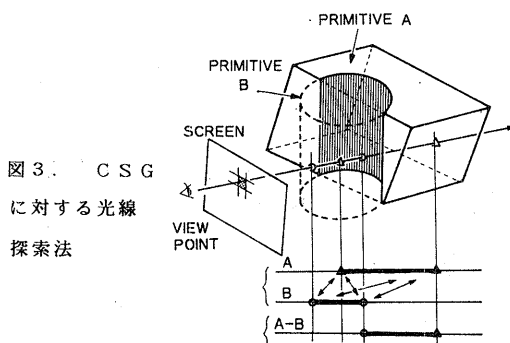


CSG表現による形状記述は、2次曲面などの幾何的に簡単な形状であるプリミティブのボリュームを3次元空間での集合演算(形状集合演算)により結合して目的の形状を定義することで行なわれる⁴⁾。プリミティブ形状を定義する式とそれらの結合関係のみを記述しているため、データ量が少なく、精度の悪い曲面間の相関計算などが不要という利点の反面、目的の形状を構成する表面を得るために集合演算が必要である、という点が、形状表示の目的に対して問題になる。

そこで上の光線探索法にCSGを扱うための修正を加えたものを、より具体的に記述すると

次のようになる。

- ① 交点計算: 画素を走査し形状を構成するプリミティブの視線上での存在領域を求める数値計算。プリミティブの境界面と直線(視線)との交点を与える視線座標上の位置を求め、プリミティブの内部にある領域を示す、2つの端点の組を生成する。
- ② 1次元上形状集合演算: ①で得られた個々のプリミティブの視線上の領域を集合演算で結合して行き、目的の形状を表わす視線上の領域を求める。さらにそれらのうち最も近い点を可視点として決定する。



- ③ 輝度計算・描画: ②で得られた可視点での法線ベクトルを計算し、適当な光源-反射モデルにしたがって輝度を計算する。その後グラフィック端末に画素位置と色情報を送り表示する。

これらの処理単位間では1次元上の閉領域を示す一組の数値という単純なデータが常に一方向に流れるので、個々の処理を行なうプロセッサを用意し、パイプライン結合することで並列動作による高速化が実現できる。

本システムでは①の交点計算を行なうプロセッサ IP (Intersection-Processor)、②の集合演算を行なう SP (Set operation-Processor)、③の輝度計算と描画の管理を行なう DM (Display-Manager)、の3つの独立したプロセッサを用意し、その間をFIFOバッファで結合した、図4に示すパイプライン・プロセッサの構成とする。

次に本システムでCSGモデルをどのように扱っているのかについて、CSG記述からシステムへの入力データを作成するホストCPUの処

理について述べる。

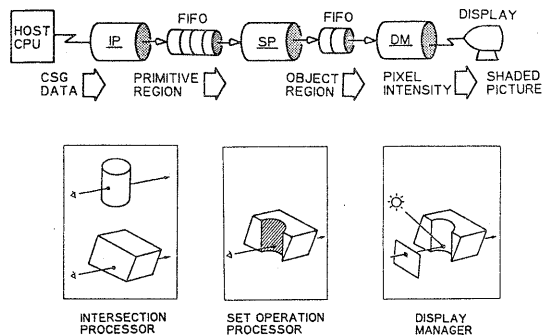


図4. システム構成

3. CSG記述の扱い

CSGによる形状の記述は、システムの構成に対応して必要な情報にわけて各プロセッサに初期値としてホストCPUから転送される。

CSG表現は大きくわけて形状を構成するプリミティブの幾何的な情報と、それらの結合関係を示す集合演算の情報から成り立っている。

IP、DMは幾何的な情報のみを、SPは集合演算の定義情報のみを必要とする。以下では元のCSG記述からシステムのデータ構造に変換する方法を述べる。

3.1 幾何情報の表現

システムは現在、解析的に1つの2次不等式で領域が定義される2次曲面のプリミティブに限定している。2次曲面プリミティブの内部の実体は、 $f(\mathbf{X}) \leq 0$ を満たす点の集合 $\{\mathbf{X}\}$ として一意に表現される。したがってIPとDMには $f(\mathbf{X})$ の記述を渡せば良い。ここで $f(\mathbf{X})$ は次の式で一意に記述できる、

$$f(\mathbf{X}) = P1 \cdot X^2 + P2 \cdot Y^2 + P3 \cdot Z^2 + P4 \cdot X \cdot Y + P5 \cdot Y \cdot Z + P6 \cdot Z \cdot X + P7 \cdot X + P8 \cdot Y + P9 \cdot Z + P10$$

最終的にプリミティブ1個につき $P1 \sim P10$ の10個の実数値を送る。

ところで一般のCSGモデラーでは定義の容易さを考えて直方体、円錐（一方向へ開いた）などの、一つの2次不等式では記述できないプリミティブ（複合プリミティブ）が普通使われている。もしこれらをプリミティブとして扱うならば、IPではプリミティブの種類だけ処理

のルーチンを持たなければならず、専用ハードウェアによるアルゴリズムの効率処理の目的には好ましくない。

そこでホストCPUでは複合プリミティブをそれらを構成する複数の2次曲面の集合演算による結合として定義し直す前処理を行なう。図5に直方体の例を示す。これにより、木構造のCSG形状定義が得られる（図6）。

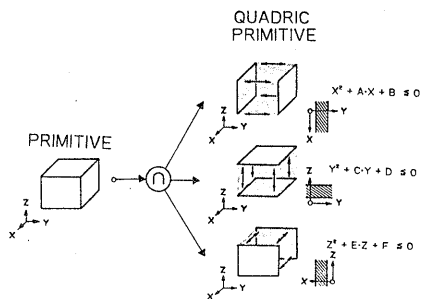


図5. 2次曲面プリミティブへの分解

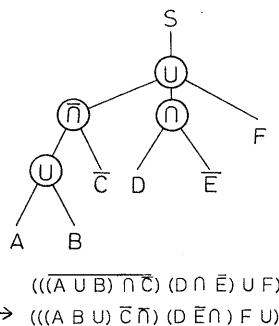


図6. 木構造のCSG定義

3.2 集合演算の記述

形状AとBとの集合演算 O_p による2項演算を $(A \ B \ O_p)$ の形に記述すると、この記述自身は再び形状を表わすから再帰的に記述を用いて上の木構造全体が記述できる（ここでプリミティブには参照のために順に通し番号を付けておく）。一般の算術演算子の処理と同様に2項演算を基本としてこの式を逐次処理することを考える。まず扱う形状には直接記述されたものと、演算の結果として間接的に記述されたものの2種類があることに注意する。後者の形状は、それが参照される以前に結果が得られて、保存されている必要がある。したがって、

各2項演算の結果をかつこの深さに応じた番号（バンクと名付ける）の作業領域に保存するようになれば、各2項演算は、各被演算形状のバンク（あるいはプリミティブの通し番号）と、結果を保存するバンク、及び演算の種類を4つを指定する形式に統一できる。

これによりSPでの処理はこの2項演算を逐次実行するという単純な処理になるため、次章で述べるように専用ハードウェア化による効率的な処理を実現することができた。

初期データ作成は次の様に行なわれる。

```

main
1. Generate CSG Description tree
2. Bank ← Top
3. OpenOperator (Description)
4. end.

OpenOperator
1. ++Bank
2. for Operand ← Operand1 to Operand2
3.   if Operand is Primitive then
     Transport
     (Geometric Data (Operand)) to IP, DM
     Operand ← Primitive Number
4.   else
     OpenOperation (Operand)
     Operand ← Bank
5. Bank--
6. Transport
   (Bank, Operand1, Operand2, Operation) to SP
7. return.
  
```

ここで集合演算の種類には2つの被演算形状がバンクかプリミティブかの区別をも含める。

次章からは個々のプロセッサIP、SP、DMの構成、方法論について述べる。

4. IPの構成

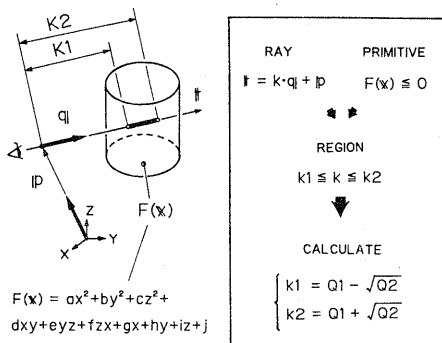


図7. IPの交点計算

IPは2次曲面と直線（視線）の相関を求めるプロセッサである。ソリッドとして扱うため

には、相貫点のみならず、存在する領域の情報をも求めることが必要になる。

以下では投影面に対して垂直な方向を視線方向とする並行投影を仮定する。

ある画素位置に相当する投影面上の点pを通る視線tは、X軸原点から視線方向に計った距離tをパラメータとして、

$$t = k \cdot q + p$$

前章で示したプリミティブの定義式 $f(X) \leq 0$ に $X = t$ を代入することで、相貫はkの2次不等式 $f(k) \leq 0$ の解で示されるkの区間として得られる（図6）。したがってIPの処理は2次方程式 $f(k) = 0$ の係数を計算する乗・加算、 $f(k) = 0$ を解く計算（平方根、除算）、係数の符号に従って領域を示す解の順序を決定し、その順序をSPへ送出す処理、すなわち2次不等式の解を求める処理そのものであり、数値計算専用プロセッサのための専用アーキテクチャが適用できる。

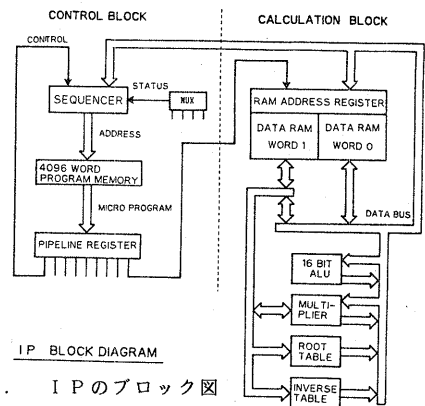


図8. IPのブロック図

そのようなアーキテクチャの具体例の一つとして、実験的なIPを設計・試作した。

試作機は、専用アーキテクチャとして次の特徴を持つ。

① 2次方程式の計算に不可欠であり、かつ複雑な計算である平方根、除算を、平方根、逆数テーブルを用意し、それを参照することに置き換えて高速化する。

② 配列計算法を利用した高速乗算器の利用。

③ 指数部・仮数部を同時に扱うことのできるバスの多重化による並行処理の実現。

④ IP-SPのパイプライン動作による高速化。

これらを実現したIPのブロック図を図8に、さらに試作したIPの外観を写真1に示す。本機はALU(Am29116DC)、配列型乗算機(Am29517DC)、マイクロプログラム・シーケンサ(Am2910ADC)の3つのLSIとテーブル用512KB ROMなどを含み、汎用の論理素子TTL-ALSシリーズを基本に約200個のICで構成される。現在の性能では1プリミティブの領域を約200 μ secで求めることができる。

5. SPの構成

SPは1次元領域の集合演算を行なう専用プロセッサである。ホストCPUではCSG記述を、深さを指定した2項集合演算の列に分解することを示した。SPでは与えられた集合演算の列を高速に行なう専用アーキテクチャを実現する。

1次元上での集合演算は個々の1次元領域を集合演算の規則によって削除、追加、変更して行く処理であり、結果的にはそれら個々の領域を構成する2つの端点の変更操作に帰着する(図9)。

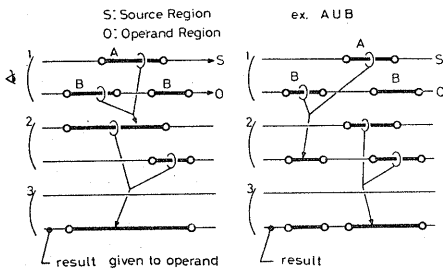


図9. 1次元領域の集合演算

SPでの2項集合演算のアルゴリズムは、与えられた2つの形状を構成する領域に対して順次、以上の2領域に対する処理を行なうことで実行される。2つの領域に対する集合演算は、領域を構成する全部で4つの端点を比較し、その集合演算に対応した規則に従って、それらの端点で囲まれた全部で5つの領域のうちどこを集合演算の結果の領域とするかを決定する処理になる。例えば補集合と積集合演算を行なう演算は、図10に示すような処理になる、斜線部が結果の領域を示す。

開発したアルゴリズムでは、端点の比較結果と、結果領域の格納の順番をうまく利用して、集合演算後に自動的に近い側の領域から遠い側へとソーティングされた結果が得られる。それゆえ後段のDMには最初の1つの領域を受け渡すのみで良い。

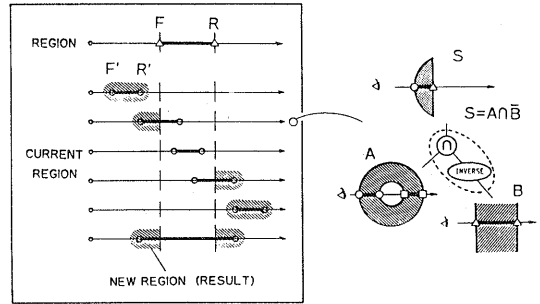


図10. 2領域集合演算の処理

この端点の比較、変更操作は4つの点に対して同時に実行が可能である。このようなアルゴリズムの並列性を効率よく実現する専用ハードウェアを次のように構成した。

図11にSPのブロック図を示す。

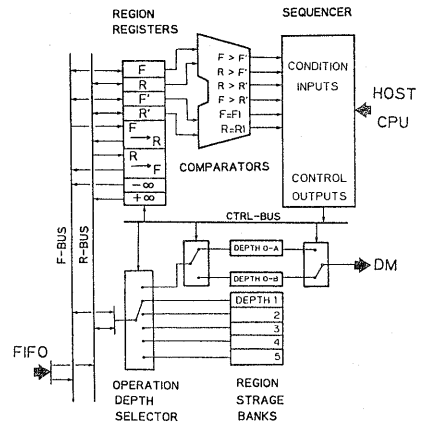


図11. SPのブロック図

システムでは1つの領域をデータの単位として扱い、それは手前側の点(F)、後ろ側の点(R)の2つの整数値の組で示される。従ってF-BUS、R-BUSの2本のバスによる同時処理が実現できる。

REGIN-REGISTERSは演算対象の2つの領域を格納し結果を作り出す作業用レジスタである。

それはCOMPARATORS に接続され、ここで4点の比較結果が得られ、SEQUENSER の条件入力として与えられる。

マイクロプログラム制御の特長である複数条件入力を1回の判断で分岐する機能により、集合演算の結果の領域がどこであるかが1マイクロ命令で得られ、CTRL-BUSの制御信号によりF、R-BUS 上に作られる。

バス上の値は、結果を格納するバンクの番号のREGION-STRAGE-BANKS (RS) に追加保存される。

RS に対する領域データの読み出し、追加は逐次的に行なわれる。従って古いものから読み出し最後尾に追加するFIFO型のメモリを用いることで、効率よいアクセスを非常に容易に実現している。

以上の構成によって、2領域の演算の結果が格納されるまで2マイクロ命令、一般的な機械部品形状においては1プリミティブ当たり約15マイクロ命令という高速処理を実現している。

具体的に設計・試作を行なったSPの外観を写真2に示す。本機は論理IC・TTL-ALS シリーズと高速STATIC-RAMを主体に、約300個のICで構成される。平均的に1プリミティブ当たり約4μsecの処理速度を有する。

6. DMの構成

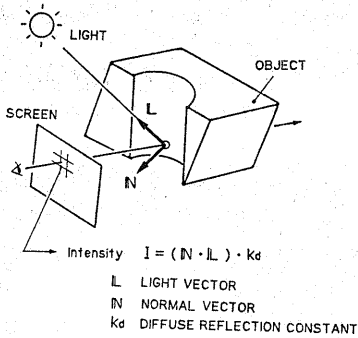


図12. 輝度計算

DMは、1視線についてのIP、SPの処理で得られた定義形状上の可視点の情報を受け取り、その点の輝度の計算、および描画を行なうプロセッサである。

SPから受け取った結果の領域のデータから最近点の座標値X、その点の属するプリミティブ

の参照番号pが得られる。

それによりプリミティブpの点Xでの法線ベクトル $N_p(X)$ は、 $\nabla f(X)$ で与えられ、2次曲面の場合は各成分を与える1次式の計算に帰着する。

これを用いて適当な光源-反射モデルで輝度を求めれば良い。試作システムでは図12に示す最も簡単な完全拡散面を仮定している。

これらの処理には数回の乗、加算と除算、すなわちIPと同質の処理が計算処理として要求される。従ってDMの専用アーキテクチャにはIPと同じ構成を利用することが可能である。但し試作システムでは暫定的に汎用の計算機をDMに利用している。

7. 試作システムと出力結果

試作した実験的なCSG面画作成専用プロセッサ・システムの外観を写真3に示す。

現在図13に示すシステム構成で出力結果を得ている。

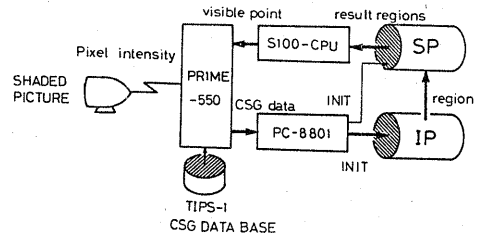


図13. 試作システムの構成

写真4に出力結果とともに、(2次曲面に分解後の)構成プリミティブ数、SPのみでの処理時間、IP-SPでの処理時間を示す。

8. 局所的並列化による負荷分散

結果から明らかなように、SP-IP間の処理速度の差が大きすぎることに問題となっている。しかし、SPとIPの早さの比の台数だけIPを並べた図14に示す構成を実現することで、IP-SP間の処理速度を近付けることが可能である。

IPからSPへのデータは全ての画素に対して同一の形式で、それはあらかじめ定めたプリミティブの順に従って領域のデータが順番に送られる形式である。この構成ではまず操作すべき全画素を順に各IPに割り当てることで

I P の負荷をほぼ均等になるように分割する。

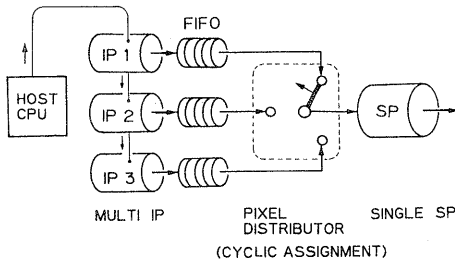


図 1 4 . I P を並列にした構成

各 I P はそれぞれ非同期に自分の担当の画素に対して順に、領域データを自分の出力キュー (FIFO) へ出力する。

配分回路 (PIXEL-DISTRIBUTOR) により 1 画素分ごとにサイクリックに各 I P の出力キューが切り替えられることによって、元の画素走査順が再生され、S P 以降の処理が単一 I P の場合と同様に進行する。

すなわち I P での多重処理を容易に実現することができる。

さらにこのシステムを要素として画素単位での並列処理も容易に実現できる。

このように本システムは、部品として使える拡張性をもったアーキテクチャを特徴とする。

9. 結論

C S G ソリッドモデラーから高品位な濃淡面画を作成するための専用ハードウェア・プロセッサを開発した。

そして実験的なシステムを設計・試作し、出力結果を得ることで、そのアーキテクチャの有効性を確かめた。

参考文献

- 1) S.D.Roth, "Ray-Casting for Modeling Solids," Computer Graphics & Image Processing, vol.18, Feb.1982.
- 2) D.F.Rogers, "Procedural Elements for Computer Graphics," McGraw-Hill, 1985.
- 3) Niimi H., et.al., "A Parallel Processor System for Three-Dimensional Color Graphics," proc. SIGGRAPH 84, 1984.
- 4) 沖野教郎, 『自動設計の方法論』, 養賢堂, 1982.
- 5) T I P S 研究会, 『TIPS-1 '84 Version』, 北大工学部, 1985.
- 6) 三上、内堀、嘉数、沖野, 『C S G モデルの高速面画作成用プロセッサの開発』, 情報処理学会第 3 3 回全国大会, 1986.

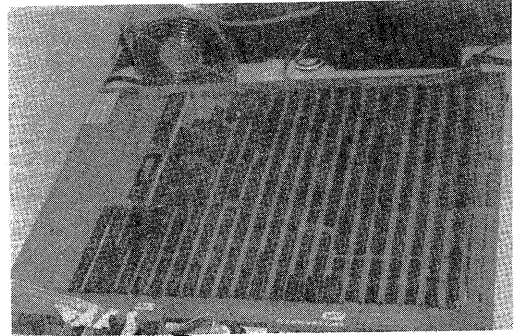


写真 1 . I P の外観

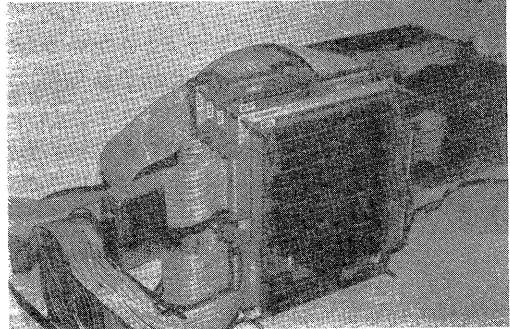


写真 2 . S P の外観

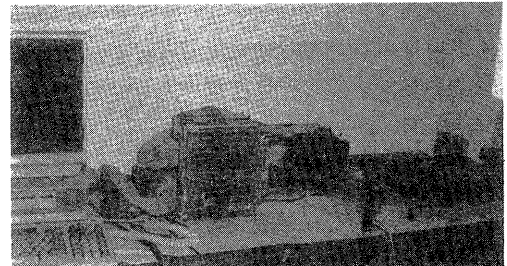


写真 3 . システムの外観

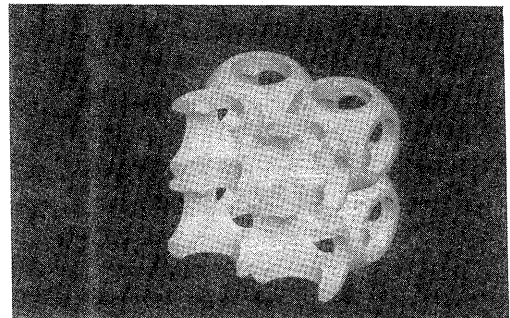


写真 4 . 出力結果

プリミティブ数 44、 S P 処理時間 86 秒

I P - S P 処理時間 46 分