

[招待講演] 組込みシステム LSI 低消費電力技術動向 ～回路からアーキテクチャまで～

入江直彦

(株) 日立製作所中央研究所 システム LSI 研究部

概要

近年、携帯電話をはじめとした組込み機器の高機能化に伴い、システム LSI に対する低電力化の重要性が益々高まっている。さらに半導体プロセスのスケーリング則崩壊により、組込み機器のみならず、スーパーコンピュータなどハイエンドの情報機器においても低電力化が必須となっている。本発表では、携帯電話向けシステム LSI を中心とした低消費電力技術の動向に関して概説する。これまでの低消費電力への取組みは、個々の部品を対象とする回路技術が主体であった。しかしながら、LSI の集積度が向上し、システム LSI が複雑化する中で、求められるスペックも多様化している。したがって単なる部品に対する低消費電力化には限界があり、今後、システム全体を見た低消費電力技術体系が不可欠となってくる。本発表では、こういった回路レベルからアーキテクチャレベルの低消費電力技術について、現状および今後の期待について述べる。

Low Power Technology on System LSIs for Embedded Applications - from Circuit Level to Architecture Level -

Naohiko Irie

System LSI Research Department,
Central Research Laboratory, Hitachi, Ltd.

Abstract

In these days, embedded systems such as cellular phones are evolved by integrating more functions, and to realize these functions within a certain power budget system LSIs are required less power consumption. High-end computer systems such as supercomputers also faces power problem, because of the end of semiconductor scaling-low. In this talk, the current status of low power technology on system LSIs for embedded systems, especially for the cellular phones, is presented. We focused circuit level technique targeting each components so far. But system LSIs are becoming more complicated using many integrated components on a chip, and the required specifications of low power are becoming various. Thus, we have to focus not only component level but also system level approach to satisfy various requirements. In this talk, the cooperative approach between circuit level and architecture level is also described.

参考文献

[1] M.Ishikawa, et al, "A 4500 MIPS/W, 86 μ A Resume-Standby, 11 μ A Ultra-Standby Application Processor for 3G Cellular Phones," IEICE Trans. on Electronics Vol.E88-C No.4 pp.528-535, Apr. 2005

[2] Y.Kanno, "Hierarchical Power Distribution with 20 Power Domains in 90-nm Low-Power Multi-CPU Processor," Dig. of Tech. of ISSCC2006, Feb. 2006.