

# 電子交換用新DAシステムの概要

中林 操                      星 元雄                      坂井 敏  
(日本電信電話公社武蔵野電気通信研究所)

寺本 雅則                      川野 家稔                      平川 和之                      塚元 宜彦  
(日本電気株式会社)                      (日立製作所)                      (沖電気工業株式会社)                      (富士通株式会社)

## 1. まえがき

最近における部品・実装技術の進歩は著しい。電子交換機における中央処理系装置等の分野でも、高速かつ低廉な部品を使用した新システムの開発が要請されている。一方、従来使用していた装置DAシステム<sup>(1)~(2)</sup>はホストコンピュータの陳腐化はもちろんの事、機能的にも、新部品、新実装技術の出現により、新装置の設計に適用し得なくなっている。このことから、高速論理素子、高集積回路、バックボード、フラットケーブルの採用等による新装置を設計可能とする新DAシステムが必要となってきた。また、DA技術自身としても、アルゴリズムはもちろんの事、DA運用、プログラム作成、保守の面ども、その高性能・高度化が可能になって来ている。

このような背景から、設計データをデータベース化し、かつ論理設計から実装設計までを含む、一貫したDAシステムを検討してきた。新DAシステム検討の方針は次のとおりである。

- (1) 設計言語・設計フローなどの面ぞ融通性をもたせる。
- (2) 新部品、新実装技術に対する適用を可能にする。
- (3) 素子や構造などをパラメータ化して、システムを一般化する。
- (4) 設計データ、ライブラリ、基準データなどを、一括・一元管理する。
- (5) 新しいプログラム作成技術を極力とり入れ、効果的にプログラムの作成デバッグを行う。
- (6) 設計の途中および結果について、できる限り評価データを採取できるようにする。
- (7) 自動化の効果のある所は、極力とり入れ、一方では人手の介入を許し、かつ、それらに対するチェックを徹底する。

このような方針のもとに進めた検討の結果について、その特徴、システム構成、各サブシステムの要点について、以下、報告する。

## 2. システムの特徴

論理装置の設計は、部品・実装技術の進歩に伴い、そのプロセスにおいても、設計データそのものも、複雑・多様化してきている。これ互いかに効率的に実現するかが、新DAシステムに課せられた課題である。前述の検討方針のもとに具体化した新DAシステムの特徴を列記すると、以下のようなになる。

- (1) 設計言語    設計データ記述形式として、言語化を進め、論理・実装データを同時に入力可能とした。
- (2) 設計データ管理システム  
DAの効率化、作り易さの観点から、DA専用のデータ管理システムとし、ライブラリ、設計データをデータベース化し

- て、一元管理するようにした。
- (3) 基準データ 回路図の表現法、実装構造、テック条件など、パラメータ化し、一括管理することにより、設計者からの変更要求にこたえられるようにした。(汎用化)
  - (4) 照合テック 設計データを設計の各段階に応じてテック・照合することにより、一貫した論理・物理・電気条件の照合テックを可能にした。
  - (5) 実装設計 各サブシステム間をできるだけ粗な関係にし、融通性ある設計フローをとれるようにした。
  - (6) 自動化の範囲 プリント基板上のIC配置・バックボードを含めて多層プリントパターン決定その他、IC割付、終端抵抗割付、パッケージ・バックボードへの線長割当などを可能とした。

表1. システム適用範囲

なお、本DAシステムの適用範囲は表1に示す通りである。

項目	内容
論理素子	TTL, ECL などの SSI, MSI, LSI
論理機能	外部より定義可能
実装階層	IC-パッケージ-バックボードを基本とする。
プリント基板	信号層 2層・4層などの多層基板
処理装置の制御方式など	マイクロプログラム制御方式を含む。

3. システム構成と設計フロー  
システム全体の構成を図1-1に示す。その概略を説明するため、図1-2に示した設計の進め方の一例について述べる。実際には、より変化に富んだものであるが、詳細は省略する。なお、説明の中で示す( )は、図1-1のサブシステムとの対応番号である。

- (1) 仕様決定 まず、論理仕様、装置間インターフェイス、使用部品等が決定される。
- (2) 論理回路図作成 回路機能の検討などのあと、論理回路図を作成する。必要ならば、実装情報も記述する。
- (3) 設計データカード作成 設計言語により、各設計ファイル毎に、論理・実装データを作成する。
- (4) データベースの作成・修正(5, 6) 設計言語のコンパイラにより、文法テック・論理テックを行って、データベースの作成あるいは修正を行う。もし、誤りが発見された場合には、修正カードを作成し、修正を行う。

表2 設計データベース

ファイル名	内容
ICライブラリ (ILB)	ICの種類毎に、論理・実装データをもつ。構成単位は、ゲートまたは機能。
パッケージライブラリ (PLB)	パッケージ種類毎の論理・実装データをもつ。構成単位は ILBと同じ。
装置データファイル (EQF)	装置全体の論理・実装データをもつ。パッケージ内部のデータは、PLBを参照する形をとっている。

設計データベースとしては、表2のようなファイルがある。

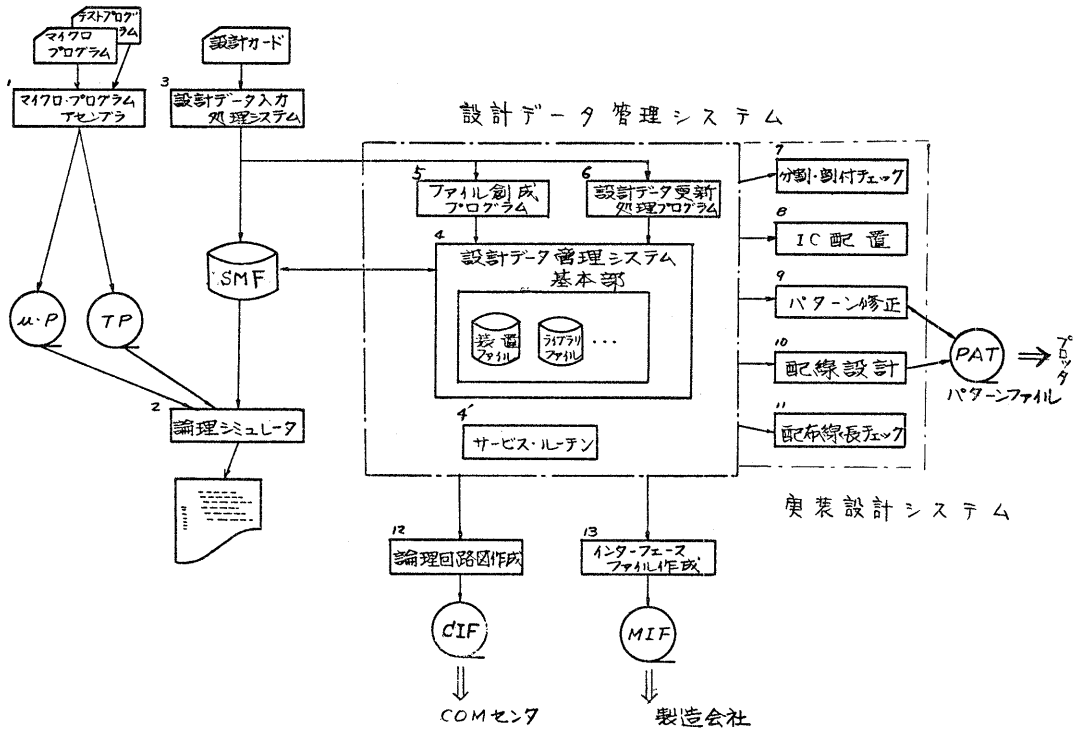


図1-1. DAシステム構成図

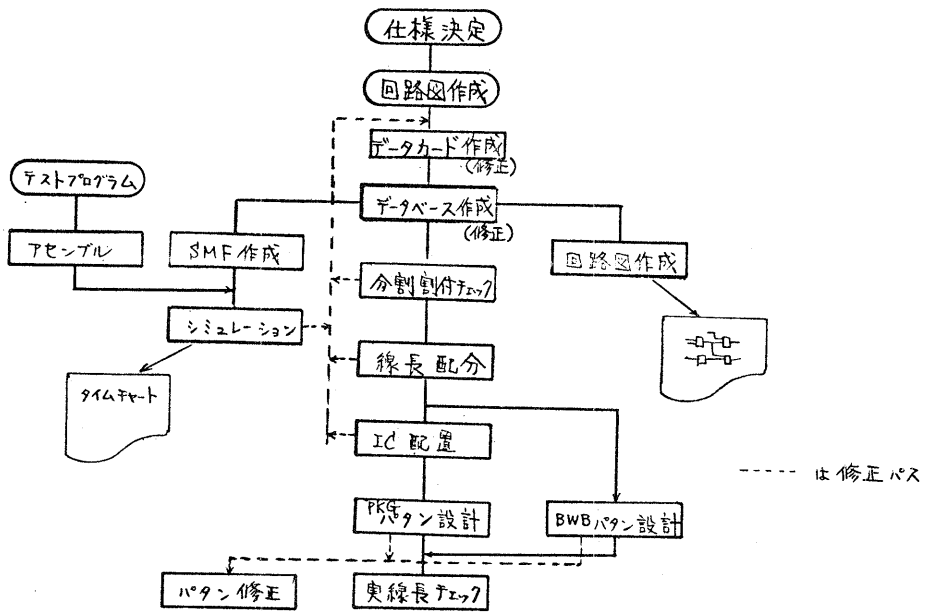


図1-2. 設計フローの一例

(5) 論理シミュレーション (1, 2)

データベースより、あるいはデータカードより、シミュレーション用論理ファイルを作成し、シミュレーションを実行し論理の照合チェックを行う。このためのテストプログラムは汎用アセンブラにより得られる。

(6) 分割・割付チェック (7)

次に、実装情報の矛盾や分割チェック、ICライブラリなどとの照合チェック、ICおよびICピンの割付けを行う。また、IC数、ピン数、パッケージ間インターコネクション数などの実装評価リストを作成する。

(7) 線長配分 (11)

理論線長を算出して、終端抵抗搭載パッケージを決定する。また、パッケージ内、バックボード内でのそれぞれの許容線長を割り当てる。

(8) IC配置 (8)

パッケージ上でのIC位置決定を行うと共に、終端抵抗素子を自動発生し、抵抗モジュールに割付ける。

(9) パッケージパターン設計 (9, 10)

ICを搭載したプリント板の配線設計を行う。また遅延時間のチェックも行う。必要に応じて、パターンを修正・追加を行う。

(10) バックボードパターン設計 (9, 10)

前項と同様にして、バックボードのプリントパターンを決定する。前項と並行して、或いは先行して進めうる。

(11) 実線長チェック (11)

プリント配線、個別布線についてチェックする。

(12) ドキュメント作成 (12)

設計図面のうち、論理回路図はCOMファイル、パターン図はプロッタ出力として得られる。

4. 設計言語<sup>9)</sup>

今後、MSI、LSIなどの採用を考慮すると、従来のゲート単位だけでなく、複合回路までを対象とする設計言語が必要となる。また今後、素子がますます高速度になると、より実装に密着した設計手段が必要となってくる。これらのことから、(i)論理・実装データの同時・分離入力ができる、(ii)多出力素子の表現ができる、(iii)既設計の回路の引用ができる、(iv)初期入力と変更入力とで同一形式で表現できる、などの特徴を有する設計言語およびそのコンパイラを検討した。

(1) 文の構造

文の構造は図2. のようになっている。

例えば、論理・実装データを記述する

\* LOG文の場合、次のようになっている。

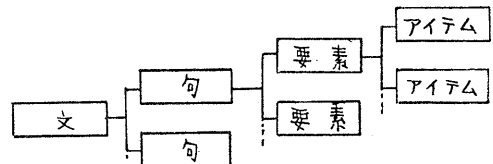


図2 文の構造

\* LOG 論理句/接続句/実装句/  
ピン付与句;

論理句 : ブロック名 <機能コード> @ 図面略号・図面位置

接続句 : 入力ライン名 = ブロック名・出力端子, . . .

実装句 : 部品名, 部品コード, 部品位置, . . .

ピン付与句 : ピン名 = ピン番号, . . .

(2) 設計データ記述例

以下に、実際の処理例を示す。例の中の文の意味は表3に示してある。

```

*MODE PLB,INITIAL ;
*FILE PLB=(PLB,0001,OUT),ILB=(ILB,001,IN),SLB=(SLB,001,IN) ;
*HEAD <56X> LEVEL#PLB ;
*PROP STRCD#PT00 ;
*PROP PIN=(JT02,02#,I) ;
*PROP PIN=(JT09,09#,I) ;
*LOGIC JU0B <U> // K32EY,N ;
*LOGIC JU14 <U> // K30F9,A ;
*LOGIC JU16 <U> // K30N9,A ;
*LOGIC K30A4<DFM> @K30,4A,DF /
S#Q1000 , D#Q1000 , CP#Q1000 , CE#K30K4,A , R#K32K8,N /
I.(23 ,BL31,23 ) /
S#,13# , D#,10# , CP#,09# , CE#,11# , R#,12# , A#,15# , N#,14# ;
*LOGIC K30K4<AN> @K30,4K,A /
    
```

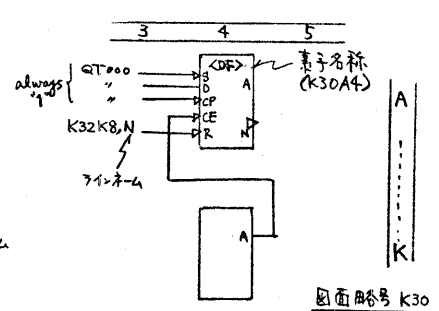
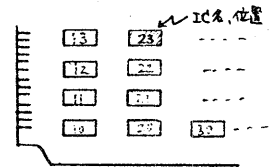


表3. 主要文の意味

MODE	処理モードを指示する。
FILE	入出力ファイルを定義する。
HEAD	設計データの管理情報を与える。
PROP	部品固有データを与える。
LOGIC	論理接続・実装情報を与える。



5. 論理シミュレータ (10)~(12)

本DAにおける論理シミュレータの特徴は、(i)論理設計・実装設計の一貫した総合的な装置DAの中の1サブシステムである、(ii)専用制御言語TDLなどにより、融通性の高いシミュレーションが可能である。(iii)遅延機能の付加など、きめの細かいシミュレーションを行える、などである。表4にその諸元を、図3にシミュレーション処理の流れを示す。

過去において、コンパイル法を採っていたが、遅延機能の付加、機能の融通性算から、インタプリティブ・イベント・タイムマッピング法を採用している。

また、テストプログラム・テストデータの与え方としては、初期設定のデータカードとして与える(SDF)場合の他、汎用マイクロプログラムアセンブラ・MPASSの出力を与える方法とがある。MPASSの機能は、命令のファイル

ド定義、コード付与、テストプログラムのアセンブル、ビット変換などがあるが詳しくは文献<sup>8)</sup>を参照されたい。

表4. 論理シミュレータの主な諸元

項目	内容
プログラム方式	インタプリティブ方式
演算順序制御方式	タイムマッピング方式
時間制御方式	非同期式
素子機能	内蔵機能のほか、LBLに登録する。
シミュレーション制御方式	専用言語(TDL)によるテスト手順の記述。
状態値の数	2値
並列シミュレーション	最大8バッチ
処理可能素子数	約10万ゲート
出力形式	レジスタ・タイムチャート, 全素子状態表

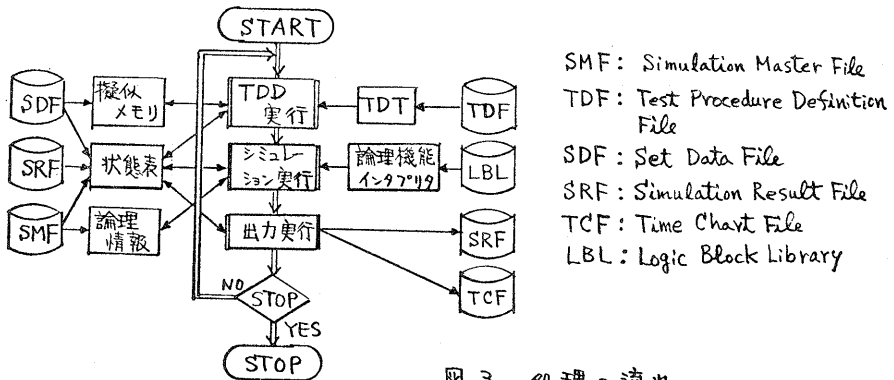


図3. 処理の流れ.

6. 設計データ管理システム<sup>13), 14)</sup>

設計データ管理システムとしては、既存の汎用システムを使用することが考えられるが、適当なものが見つかったこと、APの処理効率、適合性などから専用システムを作成した。

(1) 特徴

主なものを以下に示す。

(i) DA全体にあたるファイルを扱う。(表5)

(ii) 素子、図面記法、設計基準などをSLBとして、一括集中管理する。

(iii) データ記述言語、データ操作言語を有し、各DAプログラムは簡単な記述でデータベースのアクセス、操作が可能である。(表6)

表5. ファイル構成

ファイル名	内容
EQF, PLB, ILB	設計データベース(表2)
基準データライブラリ(SLB)	回路図、素子実装部品・構造などの各種設計基準
管理データファイル(MF)	運用管理方法(ステータス情報)および運用情報
リカバリファイル(RVF)	データベース復旧用の変更分データ

表6. データ管理システムの言語体系

データベース言語(DBL)	データ記述言語(DDL)	データ記述文, データ記述参照文から成る。
	データ操作言語(DML)	
DAモータ操作言語(DAL)		ステータスチェックの条件やラン実績データを与えるためのもの
基準ライブラリ検索言語(SRL)		SLBの検索のためのもの。

(iv) DA モニタにより、DA の運用管理を行える。

(2) システムの構成

大別すれば、表7に示すように、データ管理システムの基本的な機能を提供する基本部と、データベースの創成・更新・編集その他を司る処理プログラム部および、ダンプルーチン等のユーティリティから成る。基本部は一般的な機能を有するが処理プログラムは、かなり、データ構造に依存したものである。

データ構造としては、セット関係をもととするネットワーク構造を有し、奥装階層は構成ブロック—被構成ブロック<sup>(14)</sup>という回帰的表現で表わしている。論理接続は系列を中心として、ピン名、ラインネーム(端子)をセットで結合する表現を採っている。

(3) 管理機能

本システムの管理機能としては、以下のものがある。

- (i) データ保護 書込み指定以外のレコードタイプ書込みを禁止し、データベースを保護する。
- (ii) リカバリ機能 APにより、データベースの変更がなされた場合、その時の変更内容をRVFにしておき、必要に応じて変更前のデータベースに復旧させる。
- (iii) 運用管理等 データベースのコード単位ごとのステータス情報を管理する。また、APのラン日付、プログラム名等の運用情報を収集する。

7. 奥装設計システム

本DAシステムでは、設計データをデータベース化し、集中的かつ一元管理している。奥装設計システムの特徴は、前にも述べたように、新部品、新奥装技術を考慮して、できる限り、設計フローに依存しない形になっており、トップダウン的な設計ができることである。また、高速の素子を使用して、電気条件が厳しくなると、設計の手戻りは難しくなるのであらかじめ、理論線長で遅延時間をチェックする工程を設け、チェックすべき線長を配分できる構成とした。以下に各サブシステムの主な機能等を示す。

(1) 分割・割付チェックサブシステム<sup>(15)</sup>

論理設計結果に対して、奥装情報の付加を行って、分割割付のサポートを行うもので、(i)論理素子のICへの自動割付け、或いは割付チェック、(ii)パッケージ・バックボードの分割チェック、(iii)信号毎の負荷容量のチェック、(iv)評価データの作成などの機能がある。(i)の自動割付は使用IC個数を少なくするなどの接続の評価量により、グループングして割付ける方法をとっている。

サブシステムの構成を図4に示す。各ジョブ間は互いに独立な構成となっている。またDAの検討方針でも述べた通り、どこでも、評価データの採取にもう一つの重点がおかれている。

表7. システムの構成.

基本部	データ管理部	DDL, DMLによる基本手段の提供
	基準ライブラリ検索	
	DAモニタ	
処理プログラム	創成プログラム	ILB, PLB, EQF創成
	コレクトプログラム	“ “ “ 変更処理
	マージ・セレクトプログラム	ILB, PLBのコード単位のファイル編集
	オフラインリカバリプログラム	データベースの内容を変更前に復旧させる。
その他		再編成, ダンプなど。

## (2) IC配置サブシステム

ここでは、プリント板上の各部品の実装位置を決定し、必要に応じて、終端抵抗の発生を行うが、その特徴は次のとおり。

- (i) 対象とする部品種類、形状等にある程度自由度をもたせた。
- (ii) 終端抵抗の発生とモジュール抵抗ピンの自動割付を行う。
- (iii) 強制指定、自動処理など運用の多様化に因せられるよう各種の運用モードを設けている。

(iv) 各ネットの理論線長計算を行い、プリント板設計における遅延時間の事前評価を可能とする。

(v) パッケージ端子を割付ける。

なお、自動配置アルゴリズムとしては、初期配置の後、スタインバーグ法、ペア交換法との組合せ方式をもとにしたものを採用している。但し、LSIの場合には初期配置のみ行っている。

## (3) 配線設計サブシステム

最近の高密度配線では、格子周の走行パターン数が2~3本に増加し、従来のラインサーチ法などをそのまま適用できなくなってきた。本サブシステムは、それらを考慮して、パッケージおよびバックボード上における配線パターンの自動発生、スルーホール決定を行うもので、特徴は次のとおり。

- (i) 多層プリント板で、かつ格子周2~3本までの配線に適用される。
- (ii) テクノロジに依存するものは、できる限り、SLBにもたせる。(構造データ等)
- (iii) 人手によるパターン修正を可能とし、そのためのフェックを行う。
- (iv) パターン決定時に、平行線長フェックを行って、誘導雑音による影響を排除する。(図5)

(v) 電源、アース端子への自動パターン決定も行う。

次に、アルゴリズム上の特徴は、以下のとおり。

(i) 基本的には、X・Y方向パターンを分離した、トラック割当法である。

(ii) パターンをチャンネル単位に記憶し、径路の探索はフローティングの状態で行う。

(iii) トラック割当ては全ての探索が終了してから行う。

上記のような特徴から、処理の高速化がはかれると共に、融通性のある線分探索となっている。

## (4) スパニング・ルール

配線設計等では、信号系列を各区分情報に分解する必要がある。システムの高速化により、その方法は複雑化している。またこれは、回路形式によっても方法が異なる。例えば、TTLとECLでは、多分岐や、終端回路の扱い方が異なる。

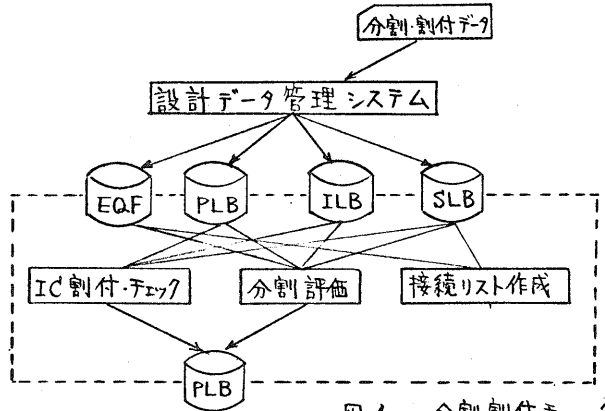
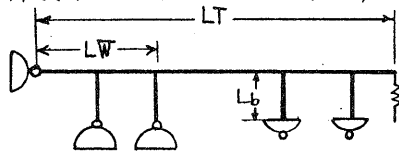


図4. 分割割付フェック



LT: 主幹長  
Lb: 分岐長  
Lw: ワイヤドオフ  
lpi: 平行線長

図5. 制限長の例



本DAシステムでは、線長チェック、IC配置、配線設計などのサブシステムで、スパニング処理する必要があり、共通のルールを適用している。

スパニングの処理順序としては、(i) nodeの種類として、入力ピン、入出力共用ピン、出力ピン、終端抵抗、その他があるなど、まず分類する。(ii) 始・終点を決定する。(iii) 初期ルート決定する。(iv) link-exchange法により、ルートを改善する。となる。一筆書きパターンを例を図6. に示す。

#### (5) 線長配分, チェック

高速論理素子を使用した装置では、一般に厳しい電気条件チェックがなされる。この場合、パターン設計の後でチェックを行うと、手戻りが大きくなってしまいます。このことから、設計の途中段階で線長を予測し、チェックを行うと共に、他方では、パッケージ・バックボード間で線長割当を行うことを検討した。図7. はバックボード設計におけるチェックの考え方を示したものである。

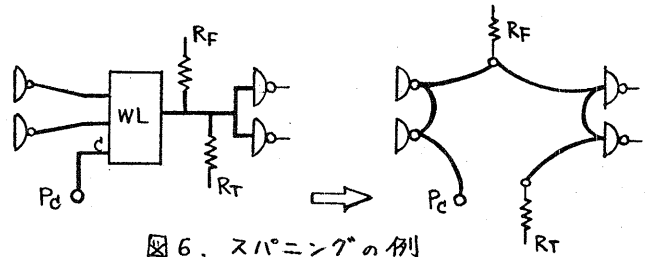


図6. スパニングの例

#### 8. むすび

論理設計から実装設計までを含む一貫した装置DAシステムについて述べた。システム設計の多様性、扱うデータ量などを考慮して、専用化された設計データ管理システムを実用化して、その周囲に、各DAを配置する方法をとった。また、最近の傾向として、ミニコンを指向したインタラクティブな設計のやり方がある。ここでは多量のデータを能率的に扱うため、DIPS-1システムを使用した。装置DAとしては、むしろ、将来TSS化されることを期待するからである。

開発の過程では、種々の困難があり、特に、ワイヤドロッジック、フラットケーブル、終端抵抗の扱いなどは、スマートな解を引き出すためには、かなり苦労した。現時点でも、使い易さや効率の点で、多少の問題点も残されている。

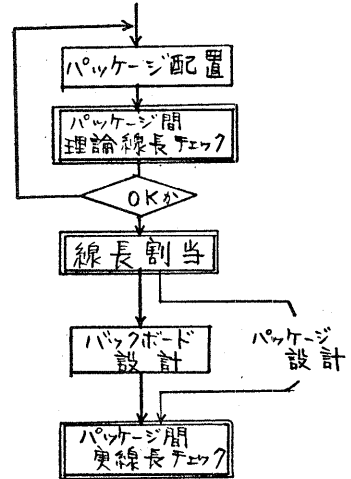


図7. バックボード設計における電気条件チェック

プログラム作成手法についても、SPなどを部分的に試行しており、かなりの効果をおげていると考えているが、これらの評価結果が得られるまでには、なお多少の時間を要する。

なお、本DAシステムは、現在、設計データ管理システム、論理シミュレータなどが完成し、実装DAについては、システムデバッグの最中である。各サブシステムの詳細については、今後、引続き報告していく予定である。

#### <謝辞>

本DAシステムは、通研、交換機製造会社4社が協力して、進めているものであり、多くの方々に検討に参加していただいている。また、武通研処理装置研究室の方々、特に、鶴野室長はじめ、設計グループの方々からは貴重な意見を

いただいた。これらの方々に、深く感謝する。

<参考文献>

- 1) 高島他 : 並列処理を用いた大容量高速論理シミュレータ  
情報処理, vol 7, No5, p263, 1966.
- 2) 倉地他 : 割付エックシステム BACS  
通研研奥報, vol 18, No3, p615, 1969.
- 3) 中林他 : 布線設計システム WACS  
通研研奥報, vol 18, No4, p849, 1969.
- 4) 近藤他 : 実装設計における設計自動化の検討  
通研研奥報, vol 19, No12, p2317, 1970.
- 5) 中村他 : DEX-2号交換機における自動設計  
通研研奥報, vol 18, No10, p2647, 1969.
- 6) 五島他 : 論理パッケージの設計  
通研研奥報, vol 20, No3, p769, 1971.
- 7) 楠 : DEX - Design Automation System Cooperative Development,  
10th DA Workshop, 1973.
- 8) 星・中林他 : マイクロプログラムアセンブラの構成法  
情報学会DA研究会, 頁75-24, 1975.
- 9) 森, 中林他 : 設計データ記述言語の構成について  
信学会全国大会, 1304, 1976.
- 10) 星他 : 論理シミュレーション制御の方法について  
信学会全国大会, 1302, 1976.
- 11) 米倉, 星他 : 専用言語によるシミュレーション実行制御の方法について  
信学会全国大会, 1301, 1976.
- 12) 木谷他 : 論理シミュレーションの処理方式に対する一考察.  
信学会全国大会, 1300, 1976.
- 13) 中林, 寺本, 塚元他 : 論理装置の設計データ管理システムの構成法  
信学会全国大会, 1307, 1976.
- 14) 高木, 星他 : DAにおけるファイル構成法とデータ構造について.  
信学会全国大会, 1306, 1976.
- 15) 安藤, 坂井他 : IC割付アルゴリズムの方法と其の評価.  
信学会全国大会, 1296, 1976.
- 16) 高橋他 : 汎用径路決定アルゴリズムに対する一考察.  
信学会全国大会, 1297, 1976.