

## グリッドレススイッチボックス配線の一手法

岡田時仁、神戸尚志

シャープ株式会社 コンピュータシステム研究所

LSIのレイアウト設計において、スイッチボックスルータがしばしば必要となる。スイッチボックス配線問題は複雑な問題であるため、これまでは簡単なモデル上での手法が多かった。我々が提案する手法は、配線問題を初期配線処理と配線圧縮処理の2つの処理に分割するもので、問題の簡単化を図っている。さらにグリッドレス配線を実現することにより、効率的な配線が可能である。本文では、2つの処理の概要および配線圧縮処理の詳細とその結果について報告する。

## A Gridless Switchbox Router

Tokihito OKADA, Takashi KAMBE

Computer Systems Laboratories, SHARP Corporation

2613-1 ICHINOMOTO-CHO, TENRI NARA 632 JAPAN

A switchbox router is often used for routing on building block type VLSI and it has been able to work on only simple layout models because of complexity of the problem. We present a new switchbox router which can route not only L-shape area but also rectilinear area on gridless. It can reduce the wiring area of building block type VLSI. This router consists of an initial routing and an area compaction. In this paper, the details of two processes are described and experimental results are also shown.

## 1. はじめに

VLSIのレイアウトにおいて、概略配線と詳細配線からなる2段階配線手法は、近年ではかなり実用化が進んでいる。概略配線は全体の配線領域をいくつかの部分領域に分割した後、各々のネットの径路を部分領域に割り当て、詳細配線では、部分領域ごとに実際の配線を行う。この詳細配線では一般にはチャンネルルータ[1-2]が用いられる。これはチャンネル配線手法が100%配線を保証し、また効率の良い配線が得られるからである。最近ではグリッドレス配線、任意幅の配線、多層化、凸凹境界線等に対応した手法が提案され[3-4]、さらに高機能化、高密度化が進んでいる。しかしマクロセルレイアウトのようにセルの大きさにばらつきがある場合は、チャンネルルータだけでは、配線ができなかったり、無効領域が多くなったりするため、部分的にスイッチボックスルータが使用される。スイッチボックスルータは、これまでに結果の良い手法がいくつか提案[5-7]されているが、それらのほとんどはグリッドを用いた単純なモデルでの配線であり、高機能化への対応が難しいものとされていた。本文では配線問題を初期配線処理と配線圧縮処理の2つの処理に分割することを提案する。これにより問題の簡単化を図ることができ、機能的に非常に柔軟性のあるモデルを扱うことができる。しかもグリッドレス配線を実現することにより、効率的な配線が可能となっている。グリッドレス配線の効果について2章で述べ、3章において配線モデルについて説明する。4章では、2つの処理の概要および配線圧縮処理の詳細を述べ、5章で実験結果を示す。6章でまとめと今後の課題について述べる。

## 2. グリッドレス配線

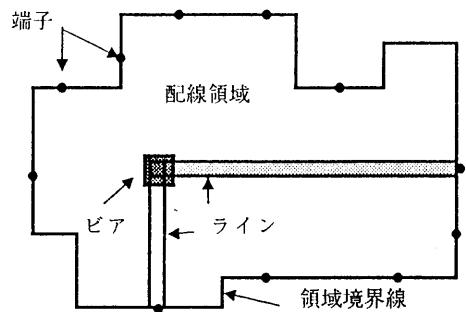
チャンネルルータは、これまでたいへん多くの研究がなされており、使用トラック数は既に最適解(チャンネル最大混雑度)に近い解を得るアルゴリズムが、いくつか提案されている。最近ではさらにチャンネル幅を縮小するため、グリッドレス配線が重要な要素技術となっている。我々の実験では、グリッドレス配線は、オングリッド配線と比べると約10-25%もチャンネル幅を縮小することができた。これはグリッドを用いる配線では、そのグリッド間隔として配線を構成する要素(ライン、ビア)の

それぞれの間の最小必要間隔のうち最も大きいものを採用しているため、結果として無駄な領域が残るからである。スイッチボックスでもグリッドレス配線を実現できれば、配線効率の向上が期待できる。文献[8]では、ネットを一本ずつ外周に沿わせて配線を行う手法が報告されているが、ネットの順序付やビアの位置決定に残りのネットの配線結果が大きく依存する。本手法では、すべてのネットの位相を決めた後、配線の修正を行っている。

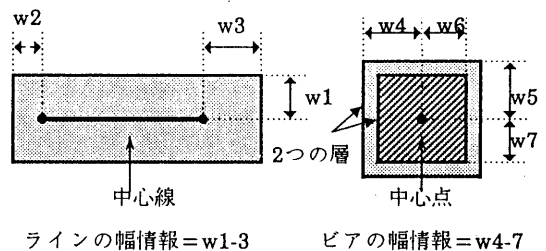
## 3. 配線モデル

本手法で扱うことができる配線モデルについて定義する(図1)。配線領域は直角多角形とし、その境界線上に端子が存在する。端子の位置は固定で、使用する層と幅が決められている。デザインルール(最小間隔ルール)は、各層毎に決められており、異なる層間にはないものとする。

配線要素はラインとビアで、ラインは層および中心線座標、線幅( $w_1$ )、両端幅情報( $w_2$ -3)、ビアは隣接する2つの層および中心点座標、縦と横の各層幅情報( $w_4$ -7)を持つ(図2)。幅情報を持たない配線パターンをシンボリックパターンと呼ぶ。



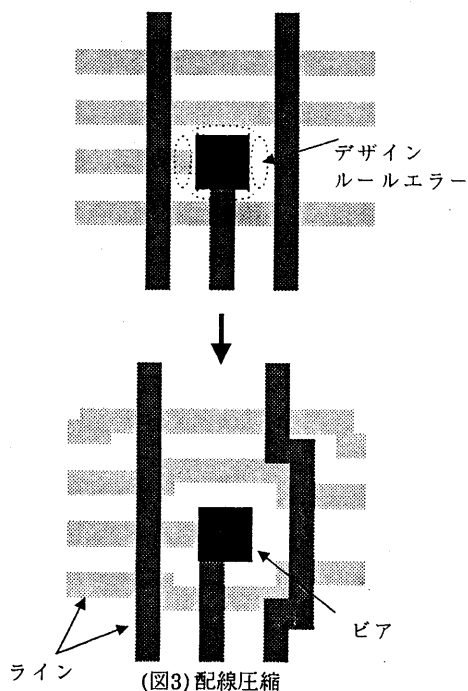
(図1) 配線モデル



(図2) 配線要素の幅情報

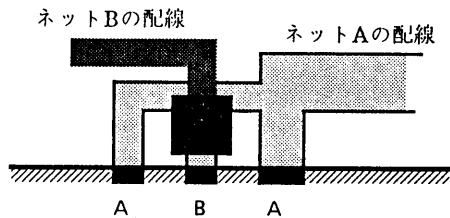
#### 4. 基本アルゴリズム

本手法は、1)すべてのネットに対して位相と層を決める初期配線、2)配線の絶対位置を決める配線圧縮の2つの処理からなる。配線圧縮では(図3)の様にデザインルールを満たすように配線の修正を行う。

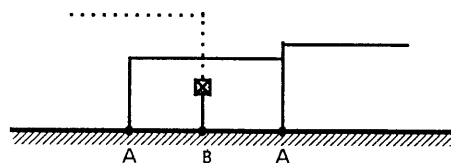


##### 4.1 初期配線

初期配線の目的は、すべてのネットについて接続を行うことであり、基本的には各ネットの位相と使用するラインとビアの層を決める処理である。ここではシンボリックパターンでの配線、すなわち端子の中心点、ラインの中心線、ビアの中心点が接続され、他のネットの中心線とショートさえしなければよく、各層でのデザインルールを考慮する必要はない。例えば(図4)の例では、実パターンではネットAとネットBは重なっているが、シンボリック図では同層での重なりはないため、初期配線の条件を満たしている。シンボリックパターンの配線を採用することにより処理は簡単になるが、最終的な配線の品質を考えた場合、この段階でなるべく最終結果に近い位置をもとめておいたほうが望ましい。ここでは適当な間隔の仮想グリッド上で配線を行い、各配線要素(ライン、ビア)の初期位置を決める。グリッド上にない端子は他の端子とショート



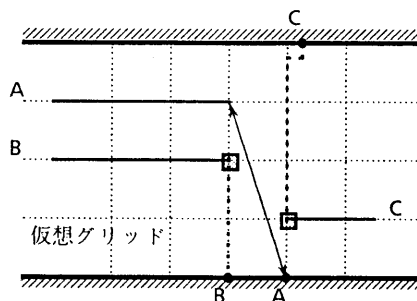
(図4.1)配線実パターン



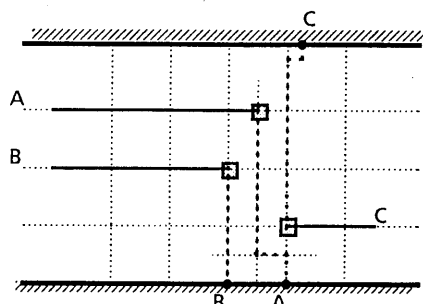
(図4.2)シンボリックパターン

(図4)初期配線

しない最も近いグリッド上に引き出しておく。そして仮想グリッド上で従来のスイッチボックス配線手法を適用する。もし未配線があれば必要なだけグリッドを増やすことにより配線を行い、未配線が無くなるまでこれを繰り返し実現する。図5は、ネットAが未配線となった場合のグリッドの追加と配線処理例である。



(図5.1)仮想グリッド上での未配線



(図5.2)仮想グリッドの追加

(図5)仮想グリッド配線

## 4.2 配線圧縮

配線圧縮は、初期配線処理の結果、配線接続を保ちながらラインにジョグを随時挿入しつつ、配線要素を縦方向または横方向に移動することで、デザインルールを犯している部分を取り除く処理である(図3参照)。

処理手順は以下のとおりである。

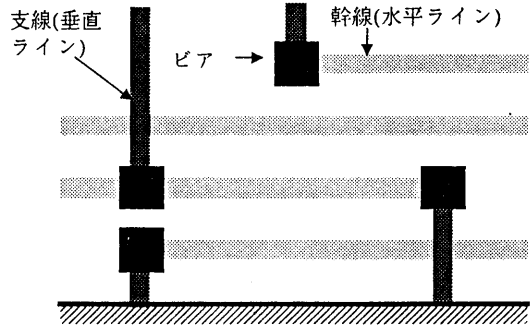
- 1) コンパクション実行回数とコンパクション方向を設定する。
- 2) 一次元コンパクションを実行する。
- 3) デザインルールエラーを調べる。エラーがなければ5)へ。
- 4) 実行回数が指定回数に達していれば、配線不可能として、6)へ。  
それ以外は、コンパクション方向を90度回転して設定し、2)へ。
- 5) 配線結果出力
- 6) 処理終わり

処理手順2)の一次元コンパクションは、チャンネルコンパクション手法[9-10]を基本とした処理を行っている。チャンネルコンパクション手法は、チャンネル配線問題において、一次元コンパクションを用いることにより、チャンネル幅を縮小する手法であり、良好な結果が得られることが知られている。本手法は、これにスイッチボックスに拡張した操作を加えることによりグリッドレス配線を実現し、かつ一次元コンパクションを4方向に適用することによりデザインルールエラーを徐々に取り除いていくという方法を探っている。以下にこれに関する操作について説明する。ここではコンパクション方向はすべて下方向のみを考えることにする。

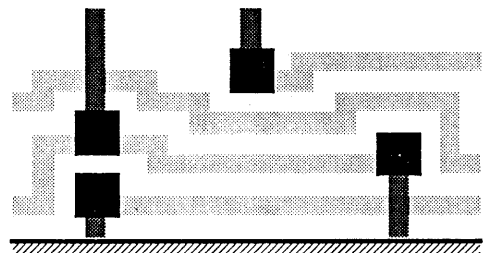
### (チャンネルコンパクション手法概要)

概要を以下に示す。(詳しい処理は、文献[10]に報告されている。)

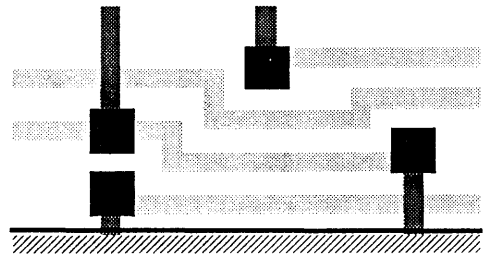
- 1) チャンネル配線の結果、幹線(ビアを含む)をy座標に関して昇順にソーティングする。
- 2) 下側の幹線から順に、次の操作を行う。  
下側にあるチャンネル境界線または他の幹線との間にデザインルールエラーが起らない最も下の位置にラインを沿わせながら配置する。(図6.2)
- 3) チャンネル幅を決定する。



(図6.1)チャンネル配線結果



(図6.2)下方向へネットを沿わせた結果



(図6.2)不要なジョグ取り

(図6)チャンネルコンパクション手法

- 4) 以前の処理と反対の順に、各配線要素に対して、可能ならばラインを直線化し、不要なジョグを取り除く。(図6.3)
- 5) 4)の処理を繰り返す。

### (配線要素の位置決定)

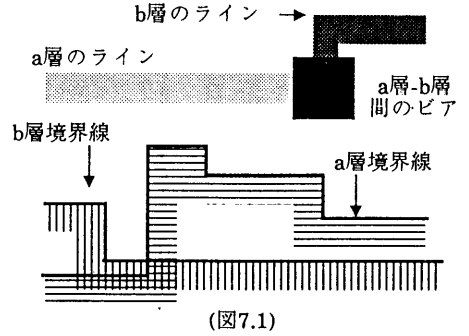
配線要素の位置決め操作は、移動する側に境界線を設定することにより行われる。配線要素は、この境界線との間でデザインルールを満たす範囲に移動可能である。本手法は、多層化に対応するためこの境界線を各層で持っている。処理前に領域境界線の最も下の辺を各層の境界線として設定し、配線

要素の配置により順次更新する。

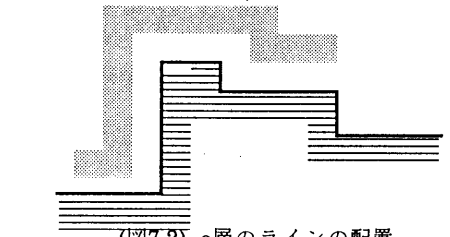
(図7.1)は、処理途中の層境界線と未配置のネットであり、(図7.2)はa層のラインを配置した図である。配置されたラインの輪郭線は、a層境界辺として加わる。この時、追加された境界辺には、ラインのネット名と1つ前の境界辺情報も与えておく。ビアの配置は、2つの層境界線を抽出し、各境界線に対してデザインルールを満たす最も下の位置に置く。(図7.3)のビア配置では、a層境界線上に同ネットの境界辺があるため、その部分だけ1つ前の境界辺が抽出される。配置後2つの層の境界線が更新される。(図7.4)のb層境界線の抽出の場合も、同ネットの境界辺は1つ前の境界辺が抽出され、b層ラインが配置される。なおビアとライン端点間の配線は、後処理により追加される。

(領域境界線付近の配線移動処理)

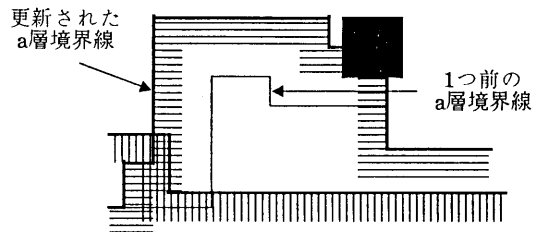
一般にコンパクションは、すべての要素のy座標は固定されていないという制限がある。本モデルでは垂直辺上の端子に接続されているラインが存在することや固定された領域内に配線を置かなければならないことから、この制限を満たしていない。このため処理の途中において続行が不可能となる場合がある。例えば図8の場合、ネットBを配置した時点で、領域境界線の垂直辺とネットBの間にデザインルールエラーが生じ、かつネットCが配置できなくなってしまう(図8.2)。これを防ぐため本手法では、ジョグと垂直領域境界線との間にデザインルールエラーが生じた場合、配線の中心のx方向の相対位置が変わらない範囲で、その領域境界線と最も離れた位置にジョグを移動する(図8.3)。この部分のデザインルールエラーは他方向のコンパクション処理により取り除かれる。また配線が領域境界線の水平辺を越えて溢れてしまう場合は、後のジョグ取り処理時に、デザインルールを無視することにより、配線要素を領域内に配置する。



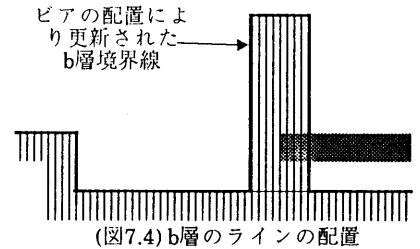
(図7.1)



(図7.2) a層のラインの配置

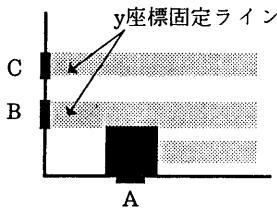


(図7.3) ビアの配置

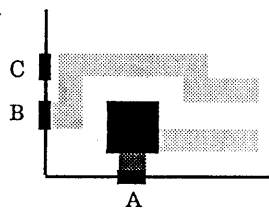


(図7.4) b層のラインの配置

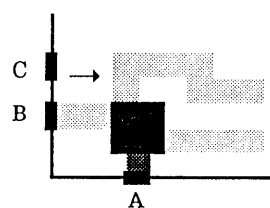
(図7) 層境界線の更新



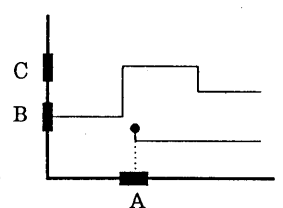
(図8.1) 初期配線



(図8.2)



(図8.3) ジョグの移動



(図8.4) シンボリック図

(図8) 領域境界線付近の処理

(多角形領域対応)

配線領域が多角形の場合、層境界線のx方向の範囲は処理途中一定ではない。本手法では、配線領域境界線中の水平線分を1つのラインとみなして処理を行う。領域境界線の水平ラインは、他の配線ラインとは異なり、すべての層を持ち、移動不可能で、方向性を持つものとする。この方向性は、領域境界線に沿って反時計まわりの方向を与えておく。処理の順番は、通常の配線要素と一緒にy座標でソーティングして決める。右向き境界辺は上側が配線領域であるため、処理する場合はその位置へ各層境界線の追加、延長または併合を行い、左向きの境界辺は下側が配線領域であるため、処理する場合は各層境界線の削除、縮小または分割を行う。

図9.1は配線要素を配置している途中の1つの層境界線であり、次に配置すべきラインが境界辺ラインである例である。この境界辺ラインは、右向きであるため、層境界辺として追加される。また図9.2では、左向きであるため、その位置の層境界線が削除されている。なおこの処理はすべての層について行われる。

配線領域内に障害物がある場合は、障害物境界線に時計まわりの方向を与えて水平線分を取り出し、同様な処理を行う。

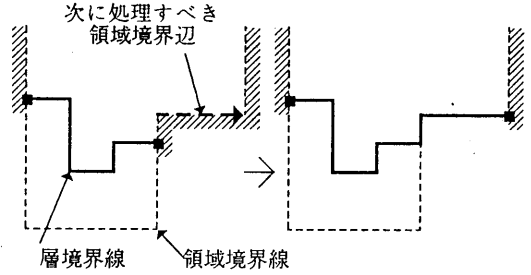
5. 実験結果

配線圧縮処理を3種類のテストデータに対して適用した。

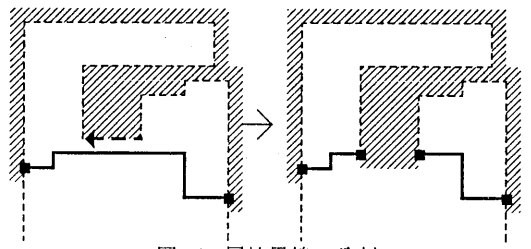
図10のデータは、配線領域のコーナー部において端子が必要最低間隔しかない場合を想定したもので、4回のコンパクションを行った後、デザインルールエラーが無くなった。従来のスイッチボックスルータでは配線不可能である。本手法では領域境界線付近でデザインルールエラーが途中生じるが、他方向のコンパクションにより解消されている。処理時間は、HP9000/850のCPU時間で4.5秒であった。

図11のデータは、difficult switchbox問題の端子間隔を小さくしたものである。各層のラインの線幅:2に対して、ビアサイズ:4x4、デザインルールが各層:2、端子の中心間隔:5とした。つまりビアの中心間隔は6必要であり、初期配線では隣接するビア間にすべてデザインルールエラーがある。12回のコンパクションで解を得ることができ、より小さい領域で配線が可能であることが確認できた。CPU時間は73.4秒であった。初期配線は文献[6]の結果を用いた。

(図12)のデータは、配線領域に凸凹があり、ネット数26、端子数66、2層配線のデータである。4回のコンパ

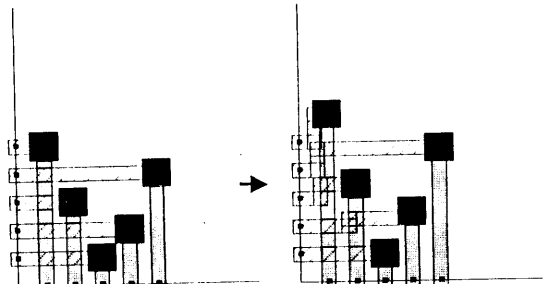


(図9.1) 層境界線の延長



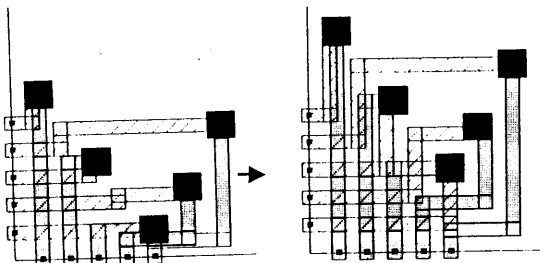
(図9.2) 層境界線の分割

(図9) 領域境界線における層境界線の更新



(図10.1)初期配線

(図10.2)[↓]方向  
コンパクション



(図10.3)[←]方向  
コンパクション

(図10.4)[↑+→]方向  
コンパクション

(図10) 配線例1

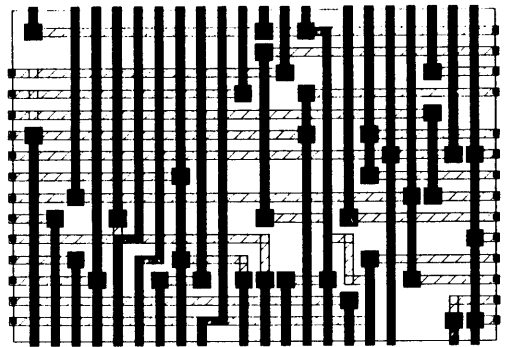
クションで解が得られた。CPU時間は29.2秒であった。このデータではジョグが多く残った。これは初期配線の品質によるもので、より効率のよい配線結果を得るために、配線圧縮を考慮した初期配線手法を検討する必要がある。

## 6. まとめ

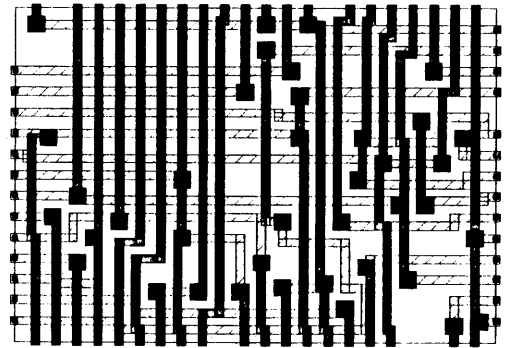
本文では、スイッチボックスでのグリッドレス配線の実現方法について述べた。本手法は、接続要求を満たすための初期配線とデザインルールを満たすための配線圧縮の、2つの処理に分けて実行することにより、問題の単純化を図っている。詳細配線での複雑な要求(例えば多層化、多角形配線領域、電源のテーパー配線、配線グリッド上に位置しない端子等)に対して、本手法を用いた場合、初期配線では接続要求を満たすだけでよいいため、それらの機能を実現するためにかかる負担をかなり軽減することができる。今後は端子位置、端子間隔、領域の形状等の入力データと配線率との関係について検討を行う。また一次元コンパクションにおいて、他方向のコンパクションがスムーズに実行されるための配線要素の位置決めについて検討を行っていく予定である。

## 参考文献

- [1] T.Yoshimura nad E.S. Kuh, "Efficient Algorithms for Channel Routing," IEEE Trans. on CAD OF ICs AND SYSTEMS, VOL.CAD-1, NO.1, PP.25-35(1982).
- [2] M. Burstein and R. Pelavin, "Hierarchical Channel Router," Proc.20th DAC, pp.591-197(1983)
- [3] A. Sangiovanni-Vincentelli, M. Santomauro and J. Reed, "A New Gridless Channel Router: Yet Anoter Channel Router the Second (YACR-II)," Proc. of the IEEE International Conferenced on Computer-Aided Design, ICCAD-84, pp.72-75(1984).
- [4] H.Chen and E.S. Kuh, "Glitter: a gridless variable width channel router." IEEE Trans.Computer-Aided Design, vol.CAD-5, no.4, Oct.1986, pp.459-465.
- [5] R. Joobhani and D. P. Siewiorek, "Weaver: A knowledge based Routing expert," IEEE Design & Test, vol3, no. 1pp. 12-33(1986).



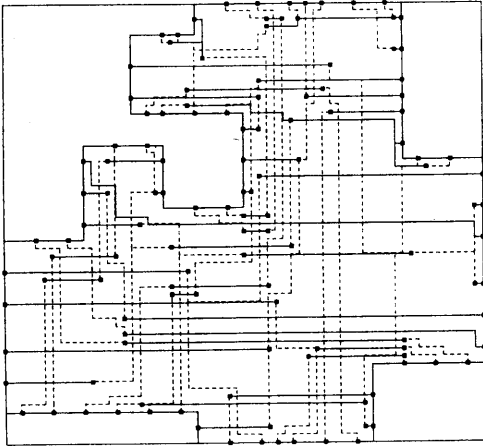
(図11.1)初期配線



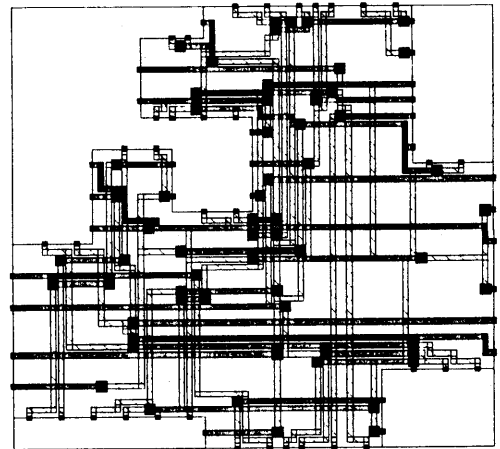
(図11.2)配線圧縮最終結果

(図11) 配線例2

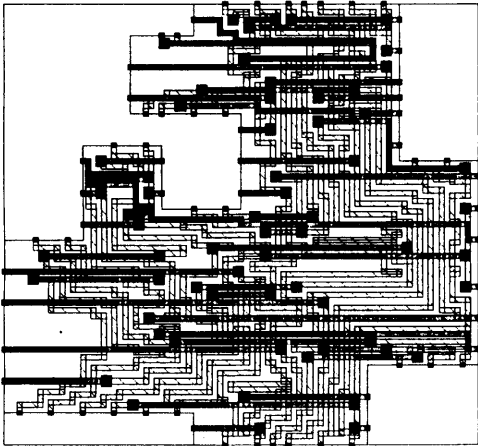
- [6] Y. shin and A. Sangiovanni-Vincentelli, "MIGHTY: A 'Rip-Up and Reroute' Detailed Router," Proc. of ICCAD, pp.2-5 (1985).
- [7] J.P. Cohoon and P.L. Heck. "Beaver: a computational-geometry-based tool for switchbox routing," IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 7(6), pp684-697, June(1988).
- [8] Ronald B. Pyke, "A Gridless Switchbox Router," Proc. of CICC, pp.629-632(1987).
- [9] D.N. Deutsch, "Compacted Channel Routing," Proc. of ICCAD, pp.223-225(1985).
- [10] 佐藤政生、中島伸佳、金整範、大槻辰夫、"レイアウトシステムにおける多機能チャンネルスペーサ," VLD88-11, pp81-87(1988)



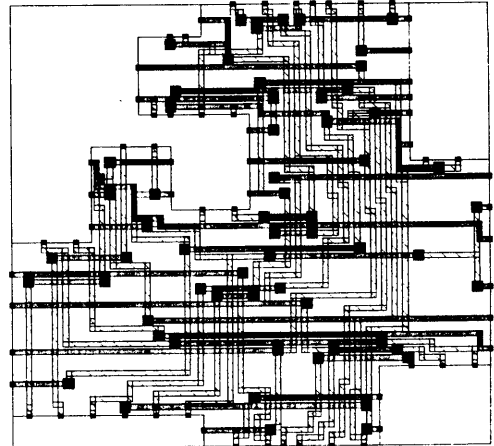
(図12.1)初期配線(シンボリック図)



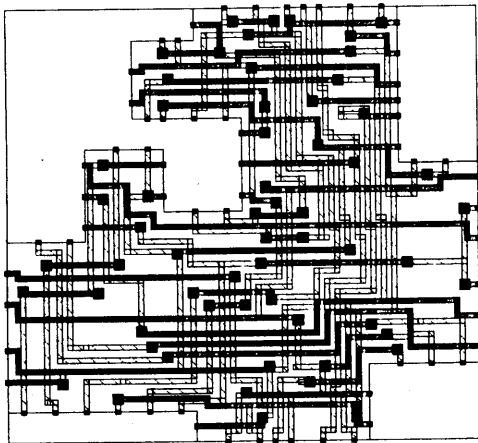
(図12.2)初期配線(実パターン)



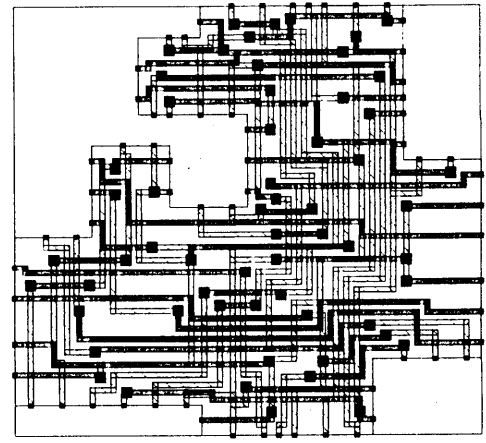
(図12.3)[→]方向コンパクション(ジョグ取り処理前)



(図12.4)[→]方向コンパクション(ジョグ取り処理後)



(図12.5)[↓]方向コンパクション



(図12.6)[←↑]方向コンパクション

(図12) 配線例3