

システムレベル設計に向けたFPGA応用教材の開発

原田 実[†] 山崎 博之^{††} 柴村 英智^{††} 久我 守弘^{††} 末吉 敏則^{††}

[†] 熊本大学大学院自然科学研究科 数理科学・情報システム専攻

〒860-8555 熊本市黒髪 2-39-1

^{††} 熊本大学工学部数理情報システム工学科

〒860-8555 熊本市黒髪 2-39-1

E-mail: †{harada,hiro}@arch.cs.kumamoto-u.ac.jp, ††{sibamura,kuga,sueyoshi}@cs.kumamoto-u.ac.jp

あらまし 集積回路技術の進歩に伴ってシステムレベル設計技術の普及が本格的に進んでいる一方、システムレベル設計を行うことのできる技術者は不足しており、その育成が大きな課題になっている。本稿では、システムレベル設計技術者の養成に利用できる教材として、FPGA (Field Programmable Gate Array) を応用した教育用ボードと、その統合開発環境ソフトウェアについて紹介を行う。さらに、これらを応用した教育支援システムとして、キーボード、マウスとモニタを接続した簡単な組み込みシステムを題材とした教材の提案を行う。

キーワード 計算機工学教育, マイクロプロセッサ, システムレベル設計, FPGA.

Development of FPGA-based Teaching Materials for System Level Design

Minori HARADA[†], Hiroyuki YAMASAKI^{††}, Hidetomo SIBAMURA^{††}, Morihiko KUGA^{††}, and

Toshinori SUEYOSHI^{††}

[†] Graduate School of Science and Technology, Kumamoto University

2-39-1 Kurokami, Kumamoto 860-8555 Japan

^{††} Faculty of Engineering, Kumamoto University

2-39-1 Kurokami, Kumamoto 860-8555 Japan

E-mail: †{harada,hiro}@arch.cs.kumamoto-u.ac.jp, ††{sibamura,kuga,sueyoshi}@cs.kumamoto-u.ac.jp

Abstract System Level Design methodology has become popular in earnest by progress of VLSI technology. On the other hand, the engineers who can perform a system level design are insufficient, and the training has been a problem. In this paper, we introduces about the educational evaluation board with FPGAs (Field Programmable Gate Array), and its integrated development environmental software as an educational support system which can be used for training of system level design engineers. Furthermore, we introduce about the under development educational system which is an embedded system with a keyboard, monitor, and a mouse.

Key words Education of computer science, Microprocessor, System Level Design, FPGA

1. はじめに

我々は、1990年代初頭に開始したKITEプロジェクトにおいて、ノイマン型計算機の動作原理、設計理論、構成方式、管理技法までの一貫した計算機工学教育に利用できる教育用マイクロプロセッサKITEと、それをを用いた教育支援システムを開発し、実際に学生実験等に採用することで大きな学習成果を挙げてきた[1], [2], [3].

一方で、KITEマイクロプロセッサボードを最初に開発してから現在までのおよそ10年間でFPGAの集積度は飛躍的に向

上し、システム全体を1つのLSIに集積するSoC (System on a Chip) が可能となった。それに伴い、ほぼゼロの状態からシステムを作り上げる従来型の設計手法は困難になり、過去の設計資産を有効に活用しながらシステム全体を協調させて設計を進めるシステムレベル設計の重要性が増している。しかし、最新の設計技術・設計環境を活用できる高いスキルを持った技術者が不足しているというのが現状である。その原因の1つとして、システムレベル設計を意識した教育支援システムが十分でないということがあり、即戦力となり得る人材を教育機関等で育成することが課題となっている。

本稿では、KITE プロジェクトのこれまでの成果と実績を踏まえ、システムレベル設計を視野に入れた新しい教育支援システムの確立に向けて開発を行った SuperKITE マイクロプロセッサボードと、その統合開発環境ソフトウェアである KITE Surfing について述べると共に、現在開発を進めているこれらの応用教材についての報告も行う。

2. 従来の教材群

2.1 教材群の構成

我々は、1990 年代前半に教育用マイクロプロセッサである KITE と、その実装用 FPGA ボードとして KITE マイクロプロセッサボード PLUS+ (以下、KITE ボードと略す) を開発した。これらの教材は現在までに 30 を超える機関に合計 200 セット以上が導入されたという実績がある。さらに、この KITE マイクロプロセッサと KITE ボードを活用するための、複数の Web 教材、クロスソフトウェアとドキュメント類も整備した。

従来の教材群は、講義と演習を繰り返し行うことによって、最終的に学習者が自ら KITE マイクロプロセッサを設計し、KITE ボード上で実機による動作確認を行うと共に、学習の深化に応じて KITE マイクロプロセッサ向けのコンパイラやオペレーティングシステムの開発演習を加えることで、計算機システムに対する理解を深めることができるように構成されている。以下、各教材の概要を述べる。

2.2 KITE マイクロプロセッサの概要

KITE マイクロプロセッサは、ノイマン型計算機の動作原理、設計理論、構成方式、管理技法までの一貫した計算機工学教育に利用するための基礎教材として開発された。

現在、KITE マイクロプロセッサには演習の目的に応じて使い分けられることができるように、KITE-1 と KITE-2 の 2 つのバージョンがある。KITE-1 は計算機の入門教育や論理回路設計教育に適した構成のマイクロプロセッサであり、非常に簡素な構成を取る。一方、KITE-2 は KITE-1 の上位互換プロセッサであり、システムソフトウェア教育で利用することを念頭においた機能拡張を施している。

表 1 に KITE-1 の仕様を、表 2 に KITE-2 の仕様を、そして図 1 に KITE-1 のバス構成 (3 バス版) を示す。KITE マイクロプロセッサには 1 バス版と 3 バス版が存在するが、1 バス版は 3 バス版から Internal Data Bus1 および Internal Data Bus2 を取り除き、代わりに ALU の前後にデータバッファを加えた構成をとったものである。KITE マイクロプロセッサはそれぞれアキュムレータ方式を採用している。アキュムレータ方式は計算機の基本的な動作原理であり、構成も簡素なため初心者でも容易に理解することができる。また、教育的観点から、アキュムレータ方式の問題点や半導体技術の進歩によって生じるノイマンボトルネックについて理解を深めていくことで、現在の主流となっている RISC (Reduced Instruction Set Computer) 方式に至るまでの歴史をひもとくことができ、最新の計算機工学教育への導入部として位置付けている。

2.3 KITE ボードの概要

ノイマン型計算機の動作原理を理解するための入門教育にお

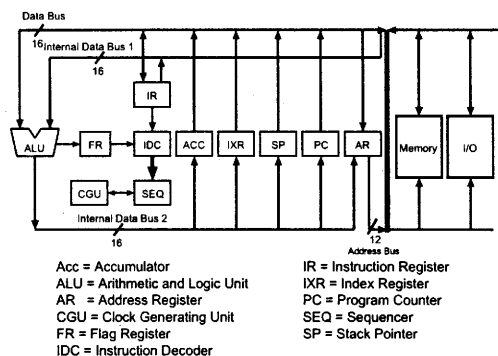


図 1 KITE-1 のバス構成 (3 バス版)

Fig. 1 Bus configuration of KITE-1(3-bus type)

表 1 KITE-1 の仕様

Table 1 The specification of KITE-1.

16 ビットマイクロプロセッサ (アキュムレータ型)
- 16 ビットデータバス (1 語 16 ビット)
- 12 ビットアドレス
命令セット
- 1 語 1 命令の命令形式 (31 命令)
- 5 種類のアドレッシングモード
直接, インデクス修飾, 即値, レジスタ直接, 含意
- 5 種類の命令フォーマット
プログラミング資源
- 7 つのレジスタ
アキュムレータ (ACC), インデクス (IXR),
スタック (SP), プログラムカウンタ (PC),
アドレスレジスタ (AR), フラグ (FR),
命令レジスタ (IR)
- 4K 語のメモリ空間
- 256 語の I/O 空間

いては、KITE マイクロプロセッサをスタンドアロンで動作させるためのプロセッサボードが、また開発演習時においては、実機で動作確認を行うための実装ボードが必要となる。そこで、これら両方の目的に利用できる実装ボードとして KITE ボードが開発された。KITE マイクロプロセッサのワンボードコンピュータとして利用できる KITE ボードの概観を図 2 に示す。プロセッサが実装される FPGA としては、5,000 ゲート相当から 25,000 ゲート相当までの米国 Xilinx 社の XC4000 シリーズ FPGA が搭載できるようになっている。KITE ボードには、あらかじめ設計したプロセッサの設計サンプルが書き込まれた EPROM が装備されており、スタンドアロンで動作することが可能になっているため、KITE マイクロプロセッサを使ったプログラミング演習を行うことでノイマン型計算機の動作原理を理解することができるようになる。また、プロセッサ開発演習においては、学習者が設計したデータを学習者自身で FPGA にダウンロードすることで、プロセッサを直ちに動作することが可能となる。

表 2 KITE-2 の仕様 (KITE-1 からの変更点のみ)

Table 2 The specification of KITE-2 (difference from KITE-1).

16 ビットマイクロプロセッサ (アキュムレータ型)
- 12 ビット論理アドレス
16 ビット物理アドレス
- デュアルモード (スーパーバイザ/ユーザ)
セグメント方式のメモリ管理機構
- ベクタ方式の割込み機能
命令セット
- 1 語 1 命令の命令形式 (34 命令)
- 7 種類のアドレッシングモード
スタックポインタ相対, 間接 (TRAP)
- 6 種類の命令フォーマット
プログラミング資源
- 8 つのレジスタ
スーパーバイザスタックポインタ (SSP)
拡張されたフラグレジスタ
I/O にマップされた 6 つのセグメントレジスタ
コード, データ, スタックの各セグメント
スーパーバイザ/ユーザの各モード毎に 1 セット
64K 語のメモリ空間

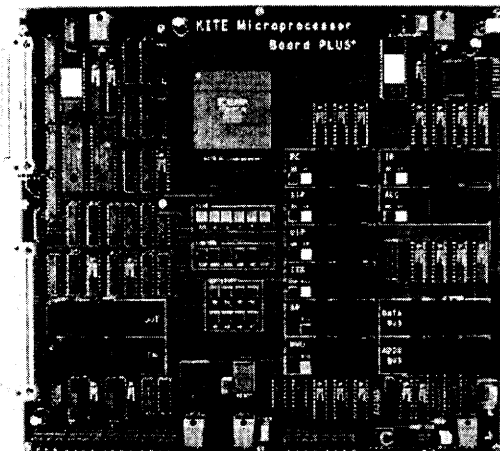


図 2 KITE マイクロプロセッサボード PLUS+
Fig.2 KITE Microprocessor Board PLUS+.

2.4 Web 教材, クロスソフトウェアとドキュメント類

前述のように, KITE マイクロプロセッサはノイマン型計算機の動作原理, 設計理論, 構成方式, 管理技法までの一貫した計算機工学教育に利用できるよう考慮されているが, 実際に教育に用いるためには目的に応じた演習教材を準備しておく必要がある。これまでに, KITE マイクロプロセッサに関する教材として, 表 3 のような教材を作成し, 実際に学生実験に用いることで高い学習効果が得られることを確認してきた [4]。

また, KITE マイクロプロセッサを使用する際に用いるプログラミング環境としては, UNIX ワークステーションもしくはパーソナルコンピュータをホスト計算機として使用するクロスソフトウェアを用意した。クロスソフトウェアとしては, C コ

ンパイラ, アセンブラ, 逆アセンブラ, シミュレータがある。シミュレータはアセンブラが出力したオブジェクトコードに基づいて KITE マイクロプロセッサのシミュレーションを行うことができる。また, ホストインタフェースボードを介して学習者が作成したプログラムを KITE ボード上のメモリにロードして実行したり, 実行結果をホスト計算機側に読み出すことも可能となっているため, 設計した KITE マイクロプロセッサの詳細な動作確認に利用できる。表 4 に, これまでに開発したクロスソフトウェアとドキュメント類の一覧を示す。

表 3 Web 教材

Table 3 Developed Web-based teaching materials.

演習分類	教材タイトル
動作原理の理解	マイクロプロセッサの動作原理
論理回路設計入門	回路図によるバイナリカウンタ設計
	Verilog-HDL によるバイナリカウンタ設計
KITE-1 設計	回路図入力による KITE-1 マイクロプロセッサの設計と実装
	Visual HDL による KITE-1 マイクロプロセッサの設計と実装
	Verilog-HDL による KITE-1 マイクロプロセッサの設計と実装
	VHDL による KITE-1 マイクロプロセッサ設計 3 日間コース
アセンブラ	KITE-1 アセンブラの開発演習
オペレーティングシステム	KITE-2 オペレーティングシステムの開発演習

表 4 公開しているクロスソフトウェアとドキュメント類

Table 4 Provided cross-sofwarees and documents.

教材名	内容
クロスソフトウェア	C コンパイラ, アセンブラ, シミュレータ, 実験ボードとの通信ソフトウェアなど。UNIX および MS-DOS で動作。ソースコード, 実行コード共に公開可。
ドキュメント	リファレンスマニュアル, クロスソフトウェアマニュアルなど。オンラインドキュメント有り。

3. 提案する教育支援システム

3.1 システムの要件

これまでに開発された教材は, ノイマン型計算機の原理と構成法を身につける上で有用な効果をもたらすことが実証されており, これから提案する教育支援システムにおいても重要な基盤となる。

しかし, 集積化技術の進歩により FPGA の集積度も年々向上し, 100 万ゲート規模を超えるデバイスも容易に入手可能となった。それに伴い, FPGA を用いた SoC も実現可能な領域に入ってきたが, 従来の実装ボードでは高々 25,000 ゲート相当の回路しか実装することができないため, 実装ボードの性能向

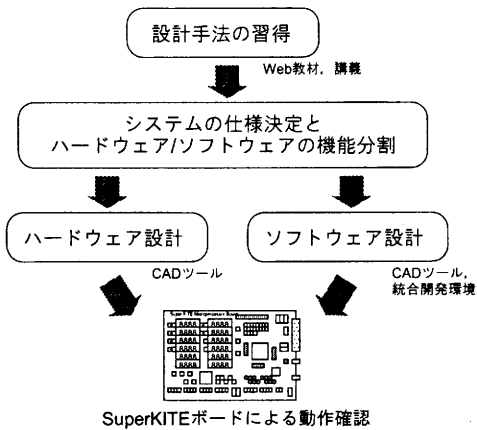


図3 教育支援システムの設計フロー

Fig. 3 A design flow of proposal educational system.

上も要求されるようになってきた。提案する教育支援システムでは、以下の項目を中心に開発を行い、従来の教材になかった概念も積極的に取り入れることを念頭に置いた。

- SoCの実現に必要な規模を持ったFPGAの実装
- 様々なアーキテクチャへの対応
- クロスソフトウェアの高機能化とGUI化
- システムレベル設計を考慮したWeb教材の開発

本稿では、これらの項目を反映した教材として、図3のような設計フローを持った教育支援システムの提案を行う。学習者は、講義やWeb教材を通して設計手法の基礎を習得し、提示されたシステムをどのようにして実現するかの方針を決定する。そして、CADツールや統合開発環境ソフトウェアを利用しながらハードウェアとソフトウェアの両方を設計し、SuperKITEボードを用いて実機での動作確認を行うという形式をとる。

3.2 SuperKITE マイクロプロセッサボード

SuperKITE マイクロプロセッサボード [5] は、システムレベル設計教育支援を目的とした教育用FPGAボードであり、特定のアーキテクチャに依存しない構成をとっているため、様々なプロセッサアーキテクチャを幅広く習得できるようになっている。

KITEボードで施されている教育用としての様々な配慮や特徴をそのまま継承し、KITEボードとの互換性を可能な限り維持する。これにより、従来の教育環境からの移行を円滑に行うことが可能になり、これまでに蓄積してきた教育上のノウハウ等も有効活用できるようになる。

SuperKITE マイクロプロセッサボードでは、アキュムレータ型の16ビットプロセッサであるKITE-1/2に加えて、16ビット型RISCプロセッサや、32ビットプロセッサで教育用として利用されているDLX-FPGA等についても実装・動作できるよう考慮した構成となっている。これは、KITE-1/2でプロセッサの動作原理を理解した後、次の段階として現在汎用プロセッサとして広く用いられているRISC型プロセッサ等を学習するという選択肢を可能にするためである。

また、FPGAの構成データを適宜変更することで、独自設計のプロセッサ、IP (Intellectual Property) コア、FPGAベンダ提供のソフトマクロプロセッサ等を用いた演習にも対応できるように考慮し、システムレベル設計を行えるようにしている。

開発したSuperKITEボードの全体像を、図4に示す。また、SuperKITEボードの概略ブロック図を図5に示す。

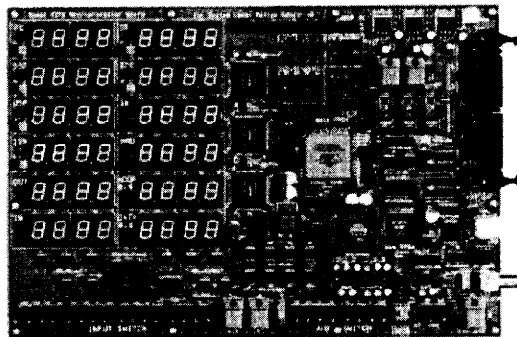


図4 SuperKITE マイクロプロセッサボード

Fig. 4 SuperKITE Microprocessor Board

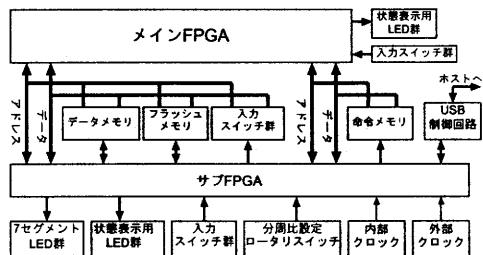


図5 SuperKITE マイクロプロセッサボードのブロック図

Fig. 5 Block diagram of SuperKITE Microprocessor Board

KITEボードと比較して大きく異なる点は、2個のFPGAをそれぞれメインFPGA、サブFPGAとして実装しているところである。プロセッサやペリフェラルを全て統合したような巨大なシステムも実装できるよう、20万~100万ゲート相当のFPGA (Altera社APEX20K200E~1000E)をメインFPGAとして実装する。また、学習者が設計する回路とは直接関係のない表示系やクロック制御系の回路をサブFPGAとして分離する。これにより、学習者が自身で設計した回路と異なる回路をメインFPGA内部に挿入しなくてもよいため、周辺回路を意識することなく設計できる環境を学習者に提供できる。

そして、メインメモリにおいてはハーバード・アーキテクチャのプロセッサを実装できるようにするために、64Kワード(1ワード=16ビット)のSRAMを2系統搭載する。これらは分離してそれぞれ別のアドレス空間として利用できるほか、8ビット×256K、16ビット×128K、32ビット×64Kとして組み合わせて利用することができる。また、メインメモリの一部はフラッシュメモリを利用して初期化できるようになってい

る。これにより、スタンドアロンで動作するマイクロプロセッサボードとして活用することもできる。

KITE ボードでは、FPGA の内部状態を視覚的に把握するための手段として LED および 7 セグメント LED 群を備えていたが、これらは学習者が効率的に理解を深めていく上で重要であるため SuperKITE ボードでも積極的に採用した。また、FPGA に供給するクロックも、KITE ボードと同様に「16 段階の変分周クロック」、「EXECUTE スイッチによる任意のクロック発生」、「命令単位でのクロック発生」の 3 モードを備えている。同様に、設計に不慣れな学習者が設計ミスによって FPGA を破壊するのを防ぐために、保護抵抗を挿入することで FPGA の破壊を未然に防止する配慮もしている。

ホストインタフェースにはパーソナルコンピュータで広く普及している USB (Universal Serial Bus) インタフェースを介して、メインメモリおよびフラッシュメモリの内容を直接読み書き可能とする。USB を採用することでデータの高速転送が可能になるだけでなく、ホストコンピュータとして利用できるコンピュータの制限を緩和する効果がある。

そして、システムレベル設計ではペリフェラルも含めて設計を行う必要があるため、Super KITE ボードでは FPGA の空きピンを利用したユーザ IO 端子、LVDS (Low Voltage Differential Signaling) 信号端子および内部バスに外部から直接アクセスを行うための拡張インタフェース端子を用意することで上級者に対する配慮を行っている。なお、IO マップはメモリマップド I/O と、I/O マップド I/O の両方に対応できる構成をとっている。

3.3 統合開発環境ソフトウェア KITE Surfing

従来の教育支援システムでは、ハードウェアの実装手段である KITE マイクロプロセッサボードの利用を支援するために、クロスソフトウェアやターミナルソフトウェアを用意していた。しかし、SuperKITE マイクロプロセッサボードではボード-ホスト間のインタフェースを USB に変更したため、従来のターミナルソフトウェアをそのまま用いることができない。それに加えて、従来のクロスソフトウェアは CUI (Character User Interface) ベースの初期バージョンから大きな変更は行われておらず、近年の GUI (Graphical User Interface) ベースの OS に慣れ親しんだユーザーにとっては扱いにくいものとなっている。そこで、今日までの計算機環境の変遷に合わせて操作性および視認性に改善を加え、計算機工学入門者から上級者まで幅広く対応した教育が行えるような統合開発環境ソフトウェアの開発を行った [6]。

開発するにあたっては、以下のような方針をとった。

GUI 設計 : 従来のクロスソフトウェアは CUI ベースであるが、GUI ベースにすることにより初心者でもコマンドライン操作を学習するための時間を割かれることなくスムーズに操作ができるようにする。また、視覚的に理解することができるため、学習者の意欲向上にも繋がる。

開発環境の統合 : 複数のソフトウェアを起動させる手間を省き、スムーズな開発・実行環境を実現する。従来のクロスソフトウェアであるアセンブラ、シミュレータ、ボードへのプログ

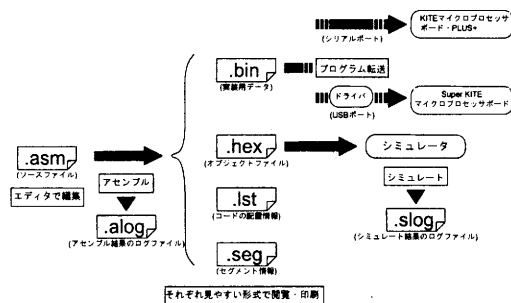


図 6 統合開発環境の機能

Fig. 6 Function of the Integrated Development Environment.

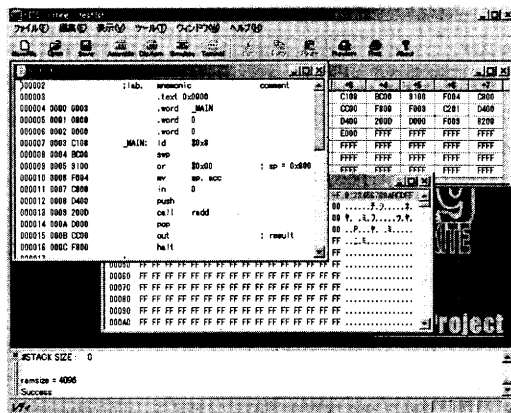


図 7 統合開発環境の動作例

Fig. 7 A screen image of the Integrated Development Environment.

ラム転送ツールの機能を実装するだけでなく、テキストエディタ機能を追加することで、統一された環境を実現する。

追加機能 : 学習上役立つと思われる新たな機能として、各種ファイルのフォーマットに合わせた閲覧や印刷機能、アセンブル・シミュレーション結果のログファイル保存機能などを追加する。

これらの方針に従って開発した統合開発環境の持つ機能を図 6 に示す。内蔵エディタで作成されたソースファイルを内蔵アセンブラでコンパイルすると、メモリイメージである bin ファイル、シミュレータへの入力ファイルである hex ファイル、コードの配置情報である lst ファイルなどが出力される。bin ファイルは、内蔵のターミナルソフトウェアを用いて SuperKITE ボード上のメモリに転送することで実機動作をさせることができる。また、hex ファイルを内蔵シミュレータに入力することで、シミュレーションを行うこともできる。動作環境は、パーソナルコンピュータを中心に広く普及している Microsoft Windows を対象とした。従来のクロスソフトウェアが C 言語で構成されており、SuperKITE マイクロプロセッサボードの USB 転送部の開発に WindowsDDK を使用することから、統合開発環境ソフトウェアの開発には Microsoft VisualC++ を使用した。

図 7 に実際に構築した統合開発環境である KITE Surfing の

実行画面を示す。実行画面には、アSEMBル後に生成されたリスタリングファイルとメモリイメージが表示されている。この統合開発環境はソースファイルの編集からボードへのプログラム転送までの一連の機能を実装しており、マウス操作を中心としているので、初めて触れるユーザでも容易に扱うことができる。MDI (Multi Document Interface) を採用していることから、閲覧・編集・シミュレーション等の複数の作業を同時に行うことも可能となっている。また、KITE Surfing はヘルプファイルを備えており、操作説明や KITE アセンブリ言語の参照が可能となっているので学習時のテキストの一部としても使用することが可能である。

4. 応用教材の開発に向けて

システムレベル設計教育の実現に向けて、教育用 FPGA ボードと統合開発環境ソフトウェアの開発を行ってきた。現在、図3のような設計フローを持った教育支援システムの実現に向け、新たな Web 教材の開発を行っている。開発中の Web 教材は、KITE マイクロプロセッサの設計演習を終え、簡単なプロセッサコアの設計能力を身に付けた学習者を対象とし、ソフトコアプロセッサや各種 IP コア等の既存の設計資産を有効活用しつつ、学習者自身で1つのシステムを完成できるような形態を目標としている。

これまでに学生実験で KITE マイクロプロセッサの開発演習を運用してきた成果から、学習者の意欲を損なうことなく、しかも完成できたときの喜びを同時に味わえるような教材でなければ、教材として最大限の効果を発揮することができないということが分かっている。既存の設計資産を有効に活用し、かつ、目に見えて分かる形でシステムの完成を検証できる題材として、我々は図8のようなシステムの完成を課題とする教材を提案し、開発を行っている。SuperKITE ボードのユーザ IO 端子 (FPGA の空きピンが直接引き出された端子) に、PS/2 マウス、PS/2 キーボード、モニター、そしてデジタル RGB 信号をアナログ RGB 信号に変換する D/A コンバータを接続しており、これら入出力デバイスを FPGA に搭載したプロセッサによって制御することを念頭においている。具体的なアプリケーションとしては、簡単なコンソールを FPGA に実装し、キーボードやマウスからの入力に従って画像処理や計算等を行わせるようなインタラクティブな組み込みシステムを考えている。FPGA に実装されたプロセッサにどこまで処理を負擔させるかといったハードウェア/ソフトウェア分割の問題解決や、プロセッサで動かすソフトウェアの開発を学習者に行わせることで、システムレベルの設計能力を効果的に身につけられるのではないかと考えている。

5. おわりに

本稿では、1990 年代初頭から開発を行ってきた KITE マイクロプロセッサ、その実装ボードである KITE マイクロプロセッサボード PLUS+ と、それらの応用教材について、開発の動機と設計思想の概要を述べた。それを踏まえた上で、システムレベル設計技術者の養成に用いることを目的とした教育支援

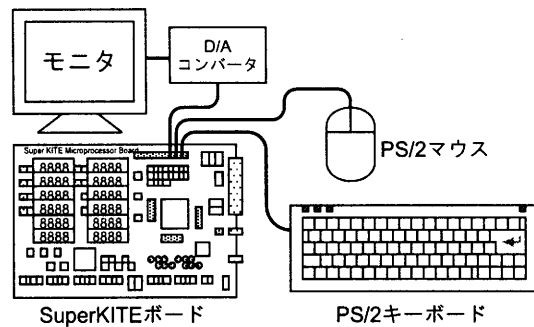


図 8 開発中の教材の概念図

Fig. 8 Overview of under development educational materials.

システムの実現に向けて、過去に開発を行ってきた教材の位置付けを再定義し、現在開発を行っている教育支援システムに至るまでの道筋とこれからの方向性について述べた。

今後は、開発した SuperKITE ボードと統合開発環境ソフトウェアを効率よく利用するための応用教材の実現に向け、研究開発を続けていく予定である。

謝 辞

本研究に際し、これまでに多大な貢献と御助力を頂いた KITE プロジェクト関係者の皆様と、熊本大学工学部数理情報システム工学科計算機アーキテクチャ研究室の皆様にご感謝の意を表します。また、SuperKITE マイクロプロセッサボードの開発に際して、セイコーインスツルメンツ株式会社、株式会社ジェイ・フット、株式会社エスケーエレクトロニクス、株式会社アルティマより御協力頂いた、ここに深く感謝を申し上げます。

文 献

- [1] 末吉敏則, 田中康一郎, 柴村英智, “再構成可能な論理 LSI を用いた教育用マイクロプロセッサ: KITE,” 情処学研報, 92-ARC-96-15, 信学技報, ICD92-87 & CPSY-92-47, Oct. 1992.
- [2] 末吉敏則, “教育への FPGA 応用例,” 情報処理学会誌, 第 35 巻, 第 6 号, pp.519-529, 1994.
- [3] 末吉敏則, 久我守弘, 柴村英智, “KITE マイクロプロセッサによる計算機工学教育支援システム,” 電子情報通信学会論文誌, Vol.J84-D-I, No.6, pp.917-926, 2001.
- [4] 末吉敏則, 久我守弘, 柴村英智, “設計教育用マイクロプロセッサ KITE とその教材,” <http://ne.nikkeibp.co.jp/IPJapan/ipaward/2000/kumamoto/kumamoto.html>, 2000 年 2 回 IP デザインアワード IP 優秀賞, IP アワード運営委員会, 2000.
- [5] Morihiro KUGA, Minori HARADA, Yasuo ISHII, Yosuke KUJURO, Hidetomo SHIBAMURA, and Toshinori SUEYOSHI, “Teaching Materials for System Level Design Education,” The 2003 International Technical Conference on Circuits/Systems, Computers and Communications (ITC-CSCC 2003), Vol.3, pp.1642-1645, July 9, 2003.
- [6] 山崎博之, 原田実, 柴村英智, 久我守弘, 末吉敏則, “教育用マイクロプロセッサ向けソフトウェア統合開発環境の構築,” 平成 15 年度 (第 56 回) 電気関係学会九州支部連合大会講演論文集, 09-1P-06, 2003.