

## [招待講演] コンフィギュラブル・プロセッサ開発環境 ASIP Meister

今井 正治 谷口 一徹 武内 良典 坂主 圭史

大阪大学 大学院情報科学研究科 〒565-0871 大阪府吹田市山田丘 1-5

E-mail: {imai, i-tanigu, takeuchi, sakanusi}@ist.osaka-u.ac.jp

あらまし 今後の SoC の構成要素として期待されるコンフィギュラブル・プロセッサおよびリコンフィギュラブル・プロセッサの技術動向について述べる。次に、コンフィギュラブル・プロセッサ開発環境 ASIP Meister を紹介する。

キーワード Configurable Processor, Reconfigurable Processor, ASIP, ASIP Meister, SoC

## Configurable Processor Design Environment ASIP Meister

Masaharu IMAI Ittetsu TANIGUCHI Yoshinori TAKEUCHI and Keishi SAKANUSHI

Graduate School of Information Science and Technology, Osaka University

1-5 Yamadaoka, Suita, Osaka, 565-0871 Japan

E-mail: {imai, i-tanigu, takeuchi, sakanusi}@ist.osaka-u.ac.jp

**Abstract** Technology trends of configurable and reconfigurable processors are described first. Then a configurable processor design environment ASIP Meister is introduced.

**Keyword** Configurable Processor, Reconfigurable Processor, ASIP, ASIP Meister, SoC

## コンフィギュラブル・プロセッサ開発環境 ASIP Meister

大阪大学 大学院情報科学研究科  
今井 正治, 谷口 一徹, 武内 良典, 坂主 圭史

2006/05/11

©2006, Masaharu Imai

1

## 講演内容

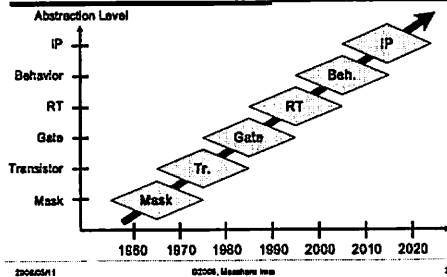
- 汎用プロセッサと専用プロセッサ
- 構成可変プロセッサ
- 再構成可能プロセッサ
- 構成可変プロセッサ開発環境ASIP Meister
- まとめと今後の課題

2006/05/11

©2006, Masaharu Imai

2

## 集積回路設計での抽象度レベルの推移

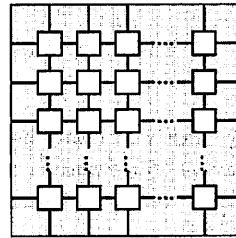


2006/05/11

©2006, Masaharu Imai

3

## Multiprocessor SoC

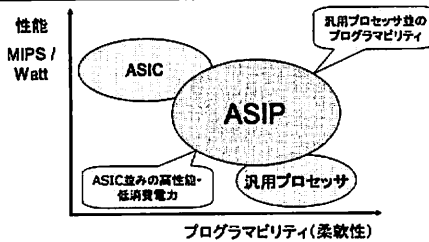


2006/05/11

©2006, Masaharu Imai

4

## ASIPの利点



2006/05/11

©2006, Masaharu Imai

5

## アーキテクチャ・パラメータ

- 命令セット
- 命令発行方式
- 命令実行方式
- パイプ数
- バイプライン段数
- レジスタ構成
- メモリ構成(ハーバード/ノンハーバード)

2006/05/11

©2006, Masaharu Imai

6

## ASIPの実現方法の分類

- 固定構成プロセッサ (Fixed-Configuration Processor)
- 構成可変プロセッサ (Configurable Processor)
  - 静的構成可変プロセッサ ⇒ コンフィギュラブル・プロセッサ (Configurable Processor)
  - 動的構成可変プロセッサ ⇒ (ダイナミック)リコンフィギュラブル・プロセッサ (Reconfigurable Processor)

2006.06/11

©2006, Muzuharu Inc.

7

## 講演内容

- 汎用プロセッサと専用プロセッサ
- 構成可変プロセッサ
- 再構成可能プロセッサ
- 構成可変プロセッサ開発環境ASIP Meister
- まとめと今後の課題

2006.06/11

©2006, Muzuharu Inc.

8

## コンフィギュラブル・プロセッサ (1)

- 利用するアプリケーションに特化したプロセッサを短時間で開発するための技術
  - 低ハードウェアコスト
  - 低消費電力
  - 高処理性能
- ユーザーが命令セットなどをカスタマイズ
  - カスタム命令の追加/削除
  - 命令・データビット幅の変更



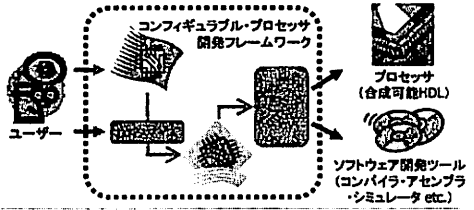
2006.06/11

©2006, Muzuharu Inc.

9

## コンフィギュラブル・プロセッサ (2)

- ユーザー: 基本アーキテクチャの選択, カスタマイズ
- システム: HDL生成, コンパイラ, シミュレータなどを生成



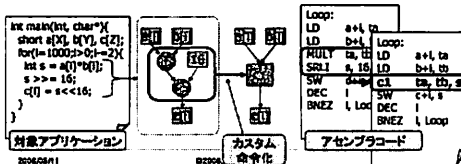
2006.06/11

©2006, Muzuharu Inc.

10

## プロセッサ・カスタマイズとは

- 例: カスタム命令追加
  - 複数の処理をまとめて1命令として実現
    - 実行サイクル数の削減
    - アプリケーションのコードサイズ削減
  - ループ内の処理に適用することで劇的な性能向上が可能



2006.06/11

©2006, Muzuharu Inc.

11

## 既存プロセッサ拡張方式

- システム例
  - PEAS-I, PEAS-II (TUT and Osaka University, Japan)
  - Satsuki (Kyushu University, Japan)
  - MeP (Tohhiba, Japan)
  - Xtensa (Tensilica, USA)
  - ARC Cores (ARCTangent, UK)
- 特徴
  - 基本命令セットアーキテクチャは固定
  - ユーザ定義命令の追加が可能
  - 応用プログラム開発環境の構築が容易
- 限界
  - バイライン構造の変更が困難
  - 追加できる命令の範囲に制限

2006.06/11

©2006, Muzuharu Inc.

12

## アーキテクチャ記述からの生成

- システム例
  - MetaCore (KAIST, Korea)
  - AIDL (Teikyo University, Japan)
  - MIMOLA (Univ. of Dortmund, Germany)
  - EXPRESS (UC Irvine, USA)
  - LISA (Aachen University, Germany / CoWare, Belgium)
  - Chess, Checker, Go (Target Compiler Technologies, Belgium)
- 特徴
  - 専用のアーキテクチャ記述言語 (ADL)
  - 複雑なアーキテクチャも記述可能
- 限界
  - 専用ADLの習得に多大の労力が必要

2006/05/11

©2006, Meeplus Inc.

13

## 講演内容

- 汎用プロセッサと専用プロセッサ
- 構成可変プロセッサ
- **再構成可能プロセッサ**
- 構成可変プロセッサ開発環境ASIP Meister
- まとめと今後の課題

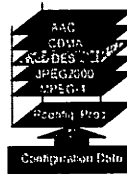
2006/05/11

©2006, Meeplus Inc.

14

## リコンフィギュラブル・プロセッサとは

- 動作時に回路構成を自由に変更可能なプロセッサ
  - 動作時に機能を変更可能 → 柔軟
  - 所望の処理をHWで直接実行 → 高性能
- あらかじめ回路の構成情報を用意しておき、動作時に切替えて使用
  - 回路構成情報 = リコンフィギュラブル・プロセッサの動作を決定
- 設計期間の短縮
  - 回路構成情報の生成だけで設計完了



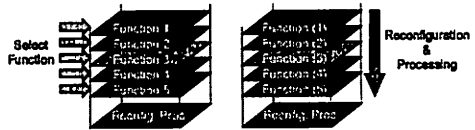
2006/05/11

©2006, Meeplus Inc.

15

## リコンフィギュラブル・プロセッサの使い方

- 同時に使用しない機能全てを1つのチップで実現可能
- 1つのチップに収まらない大規模な処理を分割して1つのチップで実現可能



いずれの場合も高い処理性能を実現可能

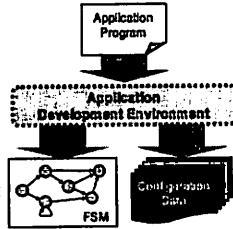
2006/05/11

©2006, Meeplus Inc.

16

## リコンフィギュラブル・プロセッサ向けアプリケーション開発環境

- リコンフィギュラブル・プロセッサの性能を左右
  - 回路構成情報
    - PPEの機能や配線などの情報
  - FSM
    - 回路構成情報の切替え制御
- 開発環境の開発が困難 → 問題が大規模で難しい!
  - 組合せ最適化問題
    - タスク分割, 配置配線, etc
- リコンフィギュラブル・プロセッサの使用において非常に重要
  - プロセッサの性能を最大限に引き出すことが重要



2006/05/11

©2006, Meeplus Inc.

17

## リコンフィギュラブル・プロセッサの分類

- 粒度
  - プロセッサ内で処理するデータのビット幅
  - 細粒度
    - 詳細な最適化が可能
    - 回路構成情報が多い
  - 粗粒度
    - 回路構成情報量が少なくて済む
- コンテキスト
  - プロセッサが保持できる回路構成
  - マルチコンテキスト型
    - コンテキストを切り替えることで再構成
    - 再構成時間が短い
  - シングルコンテキスト型
    - 回路構成情報をメモリから読み込むことで再構成
    - 再構成時間が長い

2006/05/11

©2006, Meeplus Inc.

18

## リコンフィギュラブル・プロセッサの事例

- NECエレクトロニクス DRP-1
- IPFlex DAP/DNA-2
- PACT XPP
- Elixent D-Fabrix
- MorphoSys (UC, Irvine)
- PipeRench (Carnegie Mellon Univ.)

2006/05/11

©2006, Masaharu Imai

19

## 講演内容

- 汎用プロセッサと専用プロセッサ
- 構成可変プロセッサ
- 再構成可能プロセッサ
- 構成可変プロセッサ開発環境ASIP Meister
- まとめと今後の課題

2006/05/11

©2006, Masaharu Imai

20

## ASIP Meisterの特徴

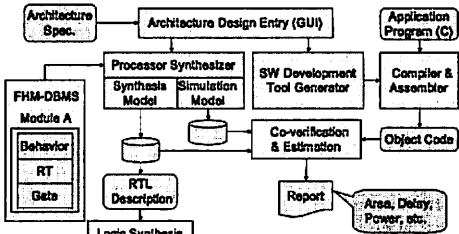
- 設計記述の入力方法
  - GUIとアーキテクチャ記述の併用
- ベース・プロセッサの選択が可能
  - 既存のプロセッサコア (RISC, CISC)
  - 新規設計も容易
- 応用プログラム開発ツールを自動生成
  - コンパイラ, アセンブラ
  - ISS
- プロセッサの開発効率の大幅な向上
  - 設計生産性の向上: ~100倍
  - 開発期間: 数ヶ月 ⇒ 数日

2006/05/11

©2006, Masaharu Imai

21

## Configuration of ASIP Meister



2006/05/11

©2006, Masaharu Imai

22

## ケーススタディ

- MIPS R3000 互換プロセッサ (PEAS R3K)
- DLX 互換プロセッサ (PEAS DLX)
- PEAS-I コア・プロセッサ
- H8S/2600サブセット
- 商用RISCコントローラ
- M32Rサイクル互換プロセッサ
- 画像圧縮プロセッサ

2006/05/11

©2006, Masaharu Imai

23

## CISCプロセッサ設計へのチャレンジ

- プロセッサ
  - ルネサステクノロジ製(日立製作所) H8/2600 のサブセット
- アーキテクチャの特徴
  - 32ビットCISC, ノン・パイプライン
  - 複数種類の命令長
- ASIP Meisterでの設計方針
  - 32ビット, ハーバード, 8ステージ・パイプライン
  - 数百の命令のうち, 94命令のみを実装
    - ALU演算命令, シフト命令, 乗算, 除算, Load, Store, 分岐, MAC (積和演算), LDM/STM (Load/Store Multiple)

2006/05/11

©2006, Masaharu Imai

24

## ケーススタディ

- MIPS R3000 互換プロセッサ (PEAS R3K)
- DLX 互換プロセッサ (PEAS DLX)
- PEAS-I コア・プロセッサ
- H8S/2600 サブセット
- 商用RISCコントローラ
- M32R サイクル互換プロセッサ
- 画像圧縮プロセッサ

2006/06/11

©2006, Masaharu Inoue

26

## JPEGエンコーダ向きASIP

- 応用分野
  - JPEGエンコーダ
- ベースプロセッサ
  - MIPS R3000
- 追加した演算モジュール
  - バタフライ演算器
  - DCT演算器

2006/06/11

©2006, Masaharu Inoue

28

## 設計結果

Processor Features	BP Only	BP + Battery		BP + DCT	
Area (Kgate)	39.43	57.30	+45%	71.17	+80%
Clock Freq. (M Hz)	151	149	-1%	151	0%
Exec. Cycles (M cycle)	61.28	53.57	-13%	39.62	-35%
Power Cons. (mW/MHz)	2.40	2.48	+3%	2.49	+4%
Total Energy (mJ)	147.1	132.9	-10%	98.65	-33%

2006/06/11

©2006, Masaharu Inoue

27

## 講演内容

- 汎用プロセッサと専用プロセッサ
- 構成可変プロセッサ
- 再構成可能プロセッサ
- 構成可変プロセッサ開発環境ASIP Meister
- まとめと今後の課題

2006/06/11

©2006, Masaharu Inoue

28

## 構成可変プロセッサの比較

方式	コンフィギュラブル	リコンフィギュラブル
特徴		
演算粒度	・粗粒度 / 細粒度	・粗粒度
カスタマイズ方法	・マイクロ・アーキテクチャ ・命令セット	・PEへのタスクの割付 ・PE間の配線
実装方法	・スタンダードセル(固定ロジック) ・FPGA / CPLD	・FPGA / CPLD

2006/06/11

©2006, Masaharu Inoue

29

## 今後の課題

- コンフィギュラブル・プロセッサ
  - アプリケーション向けの機能を効率よく実装出来るか? (性能、面積、消費電力のトレードオフ)
  - プロセッサの設計環境、応用プログラムの開発環境の整備
- リコンフィギュラブル・プロセッサ
  - アプリケーション向けの機能を効率よく実装出来るか? (性能、面積、消費電力のトレードオフ)
  - PEへのタスクのマッピングが効率よく行えるか?
  - 動的な再構成に伴うオーバーヘッドに見合う性能の向上が期待出来るか?

2006/06/11

©2006, Masaharu Inoue

30