

電池駆動システムにおける LSI の電力モデル化と最適化方法

平井 宏至[†] 小八木 達也[†] 立川 雄一郎[‡] 福井 正博[‡]

[†]立命館大学大学院理工学研究科 [‡]立命館大学理工学部

〒525-8577 滋賀県草津市野路東 1-1-1

E-mail: {re014021, ro003025, re008031, mfukui}@se.ritsumei.ac.jp

あらまし ポータブル機器の急速な普及により、電池駆動の電源系システムの長時間動作、小型化の要求が高まっている。特に、ユビキタス機器においては、厳しいサイズ制約の中での電池の長寿命動作といった要求が課せられる。著者らは、電池、電源コンバータ、LSI の動作条件を同時最適化する手法を開発している。本稿では、同システムで用いる LSI 電力モデル化手法について提案する。このモデルの特徴は、スループットを変えずに、MTCMOS を使用するかどうかや、トランジスタの閾値電圧や電源電圧、動作周波数、デューティ比などの設計値を変更し、設計空間の探索を可能とするものである。実験により、LSI の設計パラメータを変化させたときにとり得る設計空間の中から最適なポイントをうまく発見できることを示す。

キーワード 電池駆動システム, 消費電力モデル, トランジスタ閾値電圧最適化, 電源電圧最適化, MTCMOS

An LSI Power Modeling and Optimization Scheme in Battery Operated Systems

Hiroyoshi HIRAI[†] Tatsuya KOYAGI[†] Yuichiro TACHIKAWA[‡] and Masahiro FUKUI[‡]

[†]Graduate School of Science and Engineering,

[‡]College of Science and Engineering, Ritsumeikan University

1-1-1 Noji-higashi, Kusatsu, Shiga 525-8577 Japan

E-mail: {re014021, ro003025, re008031, mfukui}@se.ritsumei.ac.jp

Abstract Due to the rapid popularization of portable equipments, it becomes very important to make the battery lifetime longer without increasing the battery size. Especially for ubiquitous computing age, long battery lifetime in a tight size limitation will be highly required. We develop accurate design models and spontaneous optimization method of the battery, the converter, and the LSI. This paper proposes a power modeling of LSI in this system. The feature of this model is the capability of design exploration of LSI. It is possible to search the design space by changing the threshold voltage, the power supply voltage, the frequency, and the duty ratio, the MTCMOS options without changing the throughput. The experimental results show that it explores the design space efficiently to find a best design point.

Keyword Battery operated system, power dissipation model, threshold voltage optimization, power supply voltage optimization, MTCMOS

1. はじめに

半導体技術の進展により、近い将来ユビキタス社会やウェアラブル機器の普及が予想されている。そこでは、小型で電池による長寿命動作可能なシステムが求められる。従来の設計手法では、まずLSIの最適化(低電力化)を行い、その後、電池のスペックはサイズ等の制約で決めていた。ところが、究極のサイズおよび低電力化要求のもとで個々の設計を別々に行うことは、設計時間がかかるうえに所望のスペックを満足することが困難となる。

我々は、こうした究極の小型低電力電池駆動機器において、サイズ、寿命などの厳しい制約を達成するための電源系システム設計研究を行っており、電池の化学変化を考慮したモデル化やコンバータの外付け部品のサイズを考慮した設計最適化などを用いた電池駆動超小型システム設計最適化プラットフォームの開発を行い、その成果を既に発表した[1,2]。しかしながら、LSIの電力モデルに関しては簡単な式を用いるのみで、設計空間の探索をうまく行えるようなモデルは実装できてなかった。

本稿では、同最適化プラットフォームで用いる LSI

の電力モデル化手法について提案する。このモデルは、LSI が一定時間でこなす仕事の量を変えないという制約のもとで、 V_i や V_{dd} を変化させたり、MTCMOS を使用するかどうか、さらには、動作周波数、アクティブ・スタンバイ比率などを変化させたりを繰り返し設計空間の探索を可能とするものである。

LSI のブロックごとの電力をモデル化する方法としては、RTレベルにおける個々のブロックの動的電力を推定する手法などが数多く提案されている。例えば [3] は入力信号の平均信号確率 P 、平均変化密度 D 、空間的相関関係 SC をパラメータとして、ルックアップテーブル（以降、LUT という）を用いて精度良く推定する方法が取られている。しかしながら、低電力システムで重要なリーク電流を含めた電力式や、MTCMOS や VTCMOS、電源電圧コントロールといった制御を考慮に入れた電力モデルに関する提案は未だない。本文は、この点に関しても新たな技術を提案する。

2. 電池駆動超小型システム設計最適化プラットフォームの構成

我々の対象とする電池駆動超小型システムの構成を図 1 に示す。電池とコンバータと LSI から構成される。実際には、電池駆動超小型システムは、これら以外に、外付けのセンサーやアクチュエータやカメラ、通信アンテナなども装着するが、問題を単純化するために、まずこれらの基本構成における最適化問題を考える。

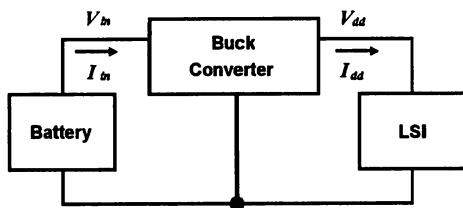


図 1 システム構成

A. コンバータ

電力供給側の電池と負荷である LSI の間に DCDC コンバータを配置するのは、電池からの放電電圧の安定化とシフトを行うためである。DCDC コンバータは電力損失が発生するため、高効率な DCDC コンバータの設計が要望される。

コンバータ回路の典型例を図 2 に示す。ここで、インダクタ L_{dc} とキャパシタ C は大容量が要求されるので、LSI の外部に外付けする。詳細のモデル式は [2] に示したが、これらのサイズを大きくすると効率を上

げることができる。すなわち、DCDC コンバータにおける消費電力を下げるができる。しかしながら、サイズ制約の厳しいシステムでは、電池の容量もサイズに比例することとなり、それらに LSI のサイズを加えた容積が一定であると考え、コンバータの外付け部品のサイズと消費電力、あるいは、電池寿命との関係はトレードオフの関係となる。

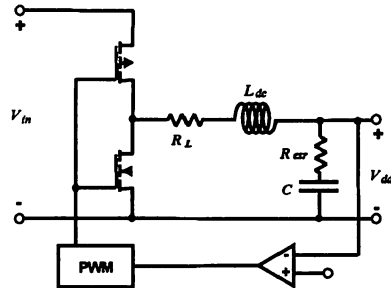


図 2 降圧コンバータ

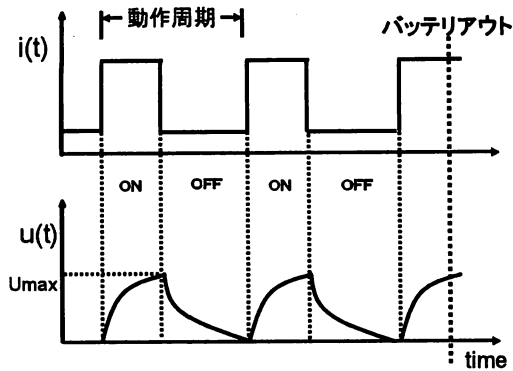
B. LSI

LSI は、単位時間当たりに処理すべき量（たとえば、カメラでの撮影枚数や、圧縮伸張の枚数、データ通信の量など）が決まっているものと想定する。すなわち、その与えられた仕事量さえこなせるのであれば、 V_i を上げたり、 V_{dd} を下げたりすることによって、処理速度を遅くする代わりに消費電力を下げるができる。また、LSI 自体、常に動作している必要はなく、アクティブ動作（動作時）とスタンバイ動作（待機時）をもち、周期的に 2 つのモードを繰り返すものとしてよい。

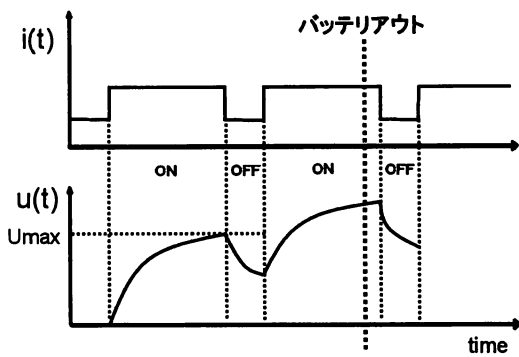
C. 電池

電池は電気化学反応によって動作するものであるから、極板付近の電解液の濃度分布によって、引き出せる電荷量が変わってくる。長時間連続して電荷を消費すると極板付近の電解液濃度が薄く、極板から離れたところでは、電解液濃度が濃いといった拡散の不均衡が生じる。我々はこれら電解液の拡散式から電池の特性をモデル化する方法を提案した [2]。計算機実験によれば、放電の際に、連続的に使用するよりは、途中で休憩時間を挟むことで電池容量が回復するという特性が把握できた。図 3 に、使用条件を変えて、電池寿命の変化を観測した例を示す。これらの図で、 $i(t)$ は電池から引き出される電荷量、 $u(t)$ は電池内に残留される無効電荷量である。図 3 (a) のように休憩 (OFF の期間に相当する) を十分な時間挟むことで、電池の寿命を長持ちさせることができる。図 3 (b) は十分な回復

時間が与えられないために、引き出す電荷量が少なく、早くバッテリアウトする例である。



(a) 回復時間が十分ある場合



(b) 回復時間が十分でない場合

図3 使用条件による電池の寿命の変化

著者らは [1,2]において、LSIの消費電力の最小化が必ずしも電池寿命の最大化と一致するものではないことを実験により示した。

3. LSIの電力モデル

A. LSIの動作モデル

低電力用途のLSIにおいて、図4に示すように、アクティブ動作の期間とスタンバイ動作の期間を設け、アクティブ動作時間内に要求された仕事に対する計算を実行する場合が多い。このような方式では、アクティブ動作における消費電力とスタンバイ動作における消費電力を分けて考える必要がある。

まず、アクティブ動作について考えた場合、閾値電圧 V_t を小さくすれば、処理速度は速くなるので、ア

クティブ動作時間を短縮することができる。しかし、

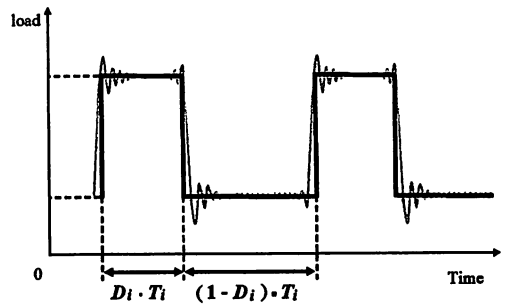


図4 LSIの動作比率

リーク電流は増加する。また、電源電圧 V_{dd} を大きくしても、同様に処理速度は速くなり、アクティブ動作時間を短縮することができるが、ダイナミック電力が増加する。これらの場合、スタンバイ時間を多く確保できるので、電池の回復に関しては有利である。

次にスタンバイ時において考えると、閾値電圧 V_t が小さく設定されていると、スタンバイ電力がほとんどリーク電力であることから、スタンバイ電力の増加が顕著である。MTCMOSを用いるとそれが削減できる。電源電圧 V_{dd} が大きく設定されている場合も、リーク電力は大きくなる。

デューティ比を変化させると、このようにアクティブおよびスタンバイ消費電力が変化すると共に、電池の回復にかかる時間が変化する。デューティ比はこれらを考慮して最適な点を見つけなければならない。

クロックは、アクティブ時のみ供給される。クロック周期はレジスタ間のクリティカルパスにより決まる。

LSIを構成する各々のブロック毎に、アクティブ動作時とスタンバイ動作時それぞれにおいて、ダイナミック電力 ($P_{dynamic}$) とリーク電力 (P_{leak}) が異なる。それぞれを解析することによって、アクティブ動作時、スタンバイ動作時の電力を計算する。

貫通電流は、バッファ挿入がうまく行われている場合にはほとんど増加しないと考える。なぜなら、微細化世代においては、遅延はほとんど配線遅延によって占められているので、バッファを挿入する事によるバッファでのゲート遅延増加による遅延ペナルティは比較的小さいからである。

式(1)(2)はそれぞれ、アクティブ動作時の電力、および、スタンバイ動作時の電力を表している。ブロックそれぞれを表現するパラメータ α , C と全体で共通して与えるパラメータ f , V_{dd} を与えることによって求まる。

$$P_{active} = P_{dynamic} + P_{leak_active} \quad (1)$$

$$P_{stand} = P_{leak_stand} \quad (2)$$

$$P_{dynamic} = fV_{dd}^2 \sum \alpha \cdot C \quad (3)$$

$$I_{leak} = \sum I_0 \cdot \exp\left(\frac{-q(V_{gs} - V_t)}{n \cdot k \cdot T}\right) \quad (4)$$

$$T_{Delay} = K \cdot \frac{V_{dd}}{(V_{dd} - V_t)} \quad (5)$$

式(5)は遅延の式を表している。

B. 対象とする LSI モデル

対象として用いた仮想 LSI の回路構成を図 5 に示す。MPU は LSI モデルの中核となるもので、全ての処理に関わる。VIDEO ブロックはカメラで撮った画像データを A/D 変換を行い I/O ブロックに転送する。I/O ブロックは画像データを外部に送るために変調を行い RF ブロックにデータを受け渡す。RF ブロックは通信を行うアナログ回路となっている。SENSOR ブロックは圧力センサーなどの外部からの情報を受け入れる。DRIVE ブロックは外部の装置（アクチュエータなど）に送る信号を発生する。

各ブロックはアクティブ動作時のみ動作を行う。VIDEO ブロック、SENSOR ブロック、DRIVE ブロック、I/O ブロックはまた、値を保持する必要がないのでスタンバイ動作時は電力をオフにすることが出来る。MTCMOS が使用可能である。

MPU ブロックのように常に動作を行い、メモリを搭載し値を保持するブロックには MTCMOS は使用しない。

ブロックを決めるパラメータ α 、 C は、表 1 に示すものを用いる。

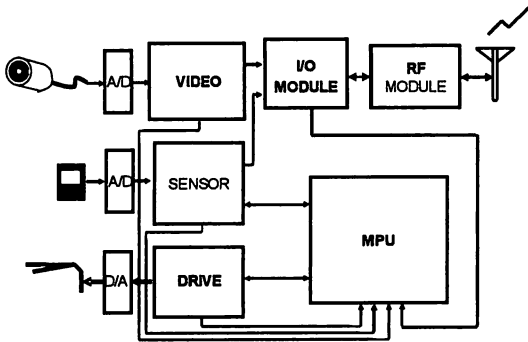


図 5 LSI の各ブロック構成

表 1 各ブロックの値

ブロック	C	α
VIDEO	200	0.3
SENSOR	50	0.05
DRIVE	50	0.05
I/O	50	0.3
MPU	100	0.1

C. LSI ブロックの電力計算モデル

LSI は複数のブロックとクロックによって構成される。クロックの電力モデルは、予め固定値を与える。各々のブロックに対しては、低電力化回路技術である MTCMOS や VTCMOS を使えるかどうかは予め決まっている。また、MTCMOS や VTCMOS を使うと、サイズデメリットが生じるが、本文では、低電力の制約が厳しい LSI を想定しているため、この面積ペナルティについては許容することとする。LSI を構成する各ブロックの電力計算モデルは、図 6 に示す構成で実現する。

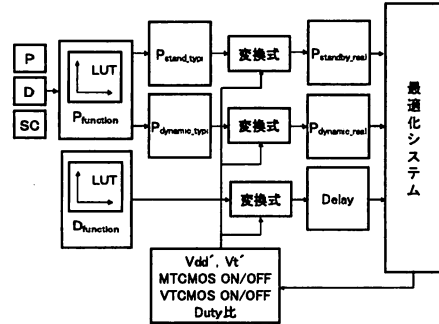


図 6 ブロックの電力モデル

典型的な V_{dd} 、 V_t に対して各ブロックが持つ回路情報から、LUT を作成し、LUT に P、D、SC のパラメータを与えて、まず、スタンバイ時の消費電力 $P_{standby_typi}$ と、アクティブ時の消費電力 $P_{dynamic_typi}$ の値を得る。

((注) 現在この部分の機能は未完成であるため、式(2)~(5)によって、 α 、 C をパラメータとして計算を行っている。)

次に V_{dd} 、 V_t を変化させた場合、MTCMOS や VTCMOS を用いた場合の変換式 (式(6)~(15)参照) を用いて、変換を行い、 $P_{standby_real}$ と $P_{dynamic_real}$ に導き出す。

D. MTCMOS と V_{dd} 、 V_t 変更時の変換式

MTCMOS とは、スタンバイ時のリーク電流を削減する低電力化回路技術である。アクティブ動作時に使用する時は汎用の演算部に使用する。これは毎回リセットしても問題のない、値を保持しないブロックに使用できるからである。逆にメモリなど値を保持するものには使用できない。

MTCMOS は、図 7 に示す回路を想定する。(他にも提案されているが、ここでは、最も単純な回路で考える。) 高閾値電圧 (HV_t) の pMOS と nMOS により、低閾値電圧 (LV_t) で動作する回路を挟む。HV_t トランジスタによる電圧降下のため、MTCMOS 使用時は不使用時に比べて、供給電圧を高くしなければ同じ遅延条件

にできない。LV_i トランジスタの実効的な電源電圧は、V_{dd_eff} と定義する。グランド電圧に関しても同様の補正が必要である。

また、アクティブ動作時は LV_i トランジスタの回路で動作するのでリーク電力が大きくなる。アクティブ時間が長く、スタンバイ時間が短い場合にはリーク電力の割合が、大きくなるので使用しない方が効果的な場合もある。これは、アクティブ時間が長くなると閾値電圧が高くなり MTCMOS を使用してリーク電力を抑えるより電圧降下などデメリットの方が大きくなる可能性があるからであると考えられる。

式(6)–(12)は、消費電力を計算するための理論式を示している。P_{0A}~P_{0S} は MTCMOS 使用時、P_{1A}~P_{1S} は不使用時の式である。式 (13), (14) は V_{dd}, V_i を V_{dd'}, V_{i'} に変化させた場合の変換式を示している。

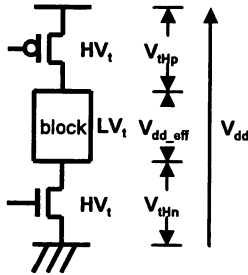


図 7 MTCMOS を使用したブロック図

(i) MTCMOS 使用時のモデル

$$P_{0A} = fV_{dd_eff}^2 \sum \alpha \cdot C + V_{dd_eff} \cdot \sum I_o \cdot \exp\left(\frac{-q(V_{gs} - V_{th})}{n \cdot k \cdot T}\right) \quad (6)$$

$$D_{0A} = \frac{C \cdot V_{dd_eff}}{k_2(V_{dd_eff} - V_{th})} \quad (7)$$

$$P_{0S} = V_{dd_eff} \cdot \sum I_o \cdot \exp\left(\frac{-q(V_{gs} - V_{th})}{n \cdot k \cdot T}\right) \quad (8)$$

$$V_{dd_eff} = V_{dd} - V_{thp} - V_{thn} \quad (9)$$

(ii) MTCMOS 不使用時のモデル

$$P_{1A} = fV_{dd}^2 \sum \alpha \cdot C + V_{dd} \cdot \sum I_o \cdot \exp\left(\frac{-q(V_{gs} - V_{th})}{n \cdot k \cdot T}\right) \quad (10)$$

$$D_{1A} = \frac{C \cdot V_{dd}}{k_2(V_{dd} - V_{th})} \quad (11)$$

$$P_{1S} = V_{dd} \cdot \sum I_o \cdot \exp\left(\frac{-q(V_{gs} - V_{th})}{n \cdot k \cdot T}\right) \quad (12)$$

(iii) V_{dd}, V_i を変化させたときの変換式

$$P_{dynamic}(V_{dd}') = P_{dynamic} \times \frac{(V_{dd}')^2}{(V_{dd_eff})^2} \quad (13)$$

$$P_{leak}(V_{dd}', V_i') = P_{leak} \times \frac{e^{-AV_i'}}{e^{-AV_i}} \times \frac{(V_{dd}')^2}{(V_{dd_eff})^2} \quad (14)$$

$$A = \frac{q}{n \cdot k \cdot T} \quad (15)$$

4. 実験結果

LSI の電力モデルを考えこのシステムを実現して実験を行う事を考えていた。しかし、LUT の作成が困難であったために今回はこのシステムで実験を行う事が出来なかった。そのため今回は、モデル式を用いて仮想実験を行った。実験方法としては、今回仮定した5つのブロックそれぞれに対して、LSI がこなすスループットを一定に保つことを条件に、V_i, V_{dd}, 動作周波数やデューティ比の変化、また MTCMOS を使用/不使用、の5つを変更することで、電力と電池の寿命の最適な点を導き出す。

各ブロックでの MTCMOS の使用/不使用での組み合わせを幾通りかの場合に[2]の最適化プログラムを実行し、作成する事により最適な電力を見積もった。

表 2 MTCMOS 使用/不使用時の電力と電池寿命

組み合わせ	電力(w)	電池寿命(s)
全てに使用	9.96E-05	2.59E+06
VIDEO,DRIVE,SENSORに使用	1.10E-04	2.51E+06
IO,VIDEO に使用	1.21E-04	2.42E+06
SENSOR,DRIVE,IO に使用	1.42E-04	2.16E+06

(単位は相対値)

次に、閾値 V_i が全てのブロックで同じ値を持ち動作させるか、各ブロック毎で閾値 V_i を変化させたほうがいかに確認した。この結果から、閾値をブロックで同じ値を持たずより、ブロック毎で閾値電圧を変える方が電力と電池の寿命の効果を確認することが出来た。

表 3 ブロック毎の閾値変化での電力、電池寿命の値

	閾値電圧	電力	電池寿命
全ブロック	0.6	1.73E-04	1.46E+06
VIDEO, SENSOR	0.65	1.74E-04	3.23E+06
DRIVE, I/O, MPU	0.6		
VIDEO, SENSOR, MPU	0.6	1.43E-04	2.60E+06
DRIVE, I/O	0.65		

(単位は相対値)

6. まとめと今後の課題

本文では、我々が開発している超低電力の電池駆動システムを対象とした電池寿命最大化を狙った最適化プログラムにおける、LSIの電力モデル化方法に関して述べた。本提案方法は、電池寿命最大化という総合的な判断のもとで、個々のブロックに対して、MTCMOS 使うべきかどうかを判断できるスキームである。

LSIに関する簡単な電力モデルの提案はできたが、MTCMOS回路のモデルや、MTCMOSやVTCMOS回路を導入した場合のペナルティなどについての検討が不十分である。また最適化プログラムがうまく機能しない場合が見られ、実験結果に対する信頼性も十分とはいえない。また電池やコンパータのモデルに関しても改善の余地が大いにある。現時点で、これらの最適化のための基本的なスキームを構築できたことは大きな成果といえるが、前述したような個々のモデル精度の問題に関して改善を行い実用的なシステムに仕上げる予定である。

謝辞

本システムの開発に関して有益な議論を頂いた立命館大学大学院理工学研究科の山下優氏に感謝する。本研究の一部は平成16～19年度文部科学省都市エリア産学官連携促進事業びわこ南部エリア委託事業費によってなされた。

参考文献

- [1] 森千浩, 小八木達也, 福井正博, "電池駆動システムにおける電池ライフタイムのモデル化に関する一提案", 電子情報通信学会技術研究報告, Vol.105, No.645, pp.13-18, VLD2005-124.(2006年3月)
- [2] 小八木達也, 平井宏至, 森千浩, 福井正博, "電池駆動低電力システム設計プラットフォームの一提案", 電子情報通信学会技術研究報告, Vol.105, No.645, pp.7-12, VLD2005-123.(2006年3月)
- [3] S. Gupta and F. Najim, "Power Modeling for High Level Power Estimation", *IEEE Transactions on VLSI*, vol. 8, no. 1, pp. 18-29, February 2000.
- [4] David A.Hodges, Horace G.Jackson and Resve A.Saleh " Analysis and Design of Digital Integrated Circuits," *Mcgraw-Hill Series in Electrical Engineering*.
- [5] Ashish Srivastava, Dennis Sylvester and David Blaauw "Statistical Analysis and Optimization for VLSI: Timing and Power," *Springer*, pp133-158.
- [6] Hiroyoshi Hirai, Tatsuya Koyagi, and Masahiro Fukui, "A design optimization scheme for battery operated small size systems," in Proc. IASTED International Conference on Circuits, Signals and Systems, Nov. 2006. (to be published)