

# マルチプロセッサにおける 共用メモリアクセス競合の解析

Analysis on Memory Contention in a Homogeneous Multiprocessor System

趙 永健  
Yongjian ZHAO

岡田 博美  
Hiromi OKADA

前川 禎男  
Sadao MAEKAWA

神戸大学  
K O B E U n i v e r s i t y

The performance of a homogeneous multiprocessor system with common memory contention is evaluated in this paper. A continuous time Markovian queueing network model with symmetric structure is developed and analyzed using a method called moment analysis. The main result of this paper is that the average number of active processors, as an important performance measure in the system, is derived in a very simple recursive formula. By the formula, a proposed performance measure defined as processing power saturation rate is obtained. Some numerical examples are also available to show the usefulness of the obtained result.

## 1. まえがき

マルチプロセッサシステムは、VLSI技術の進歩に伴って、高速演算及び人工知能の知識データ処理等の要求に応じられるコンピュータ・アーキテクチャーであると認識されている。最適なマルチプロセッサシステムを構築するため、各プロセッサの共用メモリへのアクセス競合がシステムのパフォーマンスに与える影響を究明するのは最も重要である。そのために、近年このマルチプロセッサシステムにおける共用メモリアクセス競合問題に関し、研究が盛んに行われている<sup>[1]</sup>。研究の対象アーキテクチャーとしては、プロセッサ或は共用メモリの働き方がそれぞれ異なるもの<sup>[2]</sup>やバス型不完全結合網を用いるもの<sup>[3][4]</sup>、及びキャッシュメモリを持つシステムなど多くのものが扱われている。しかし、完全結合方式均質マルチプロセッサシステムが最も基本なものであり、その研究が現在も活発に続けられている<sup>[5][6]</sup>。

この基本システムモデルにおける共用メモリアクセス競合問題を解析するためによく用いられる解析モデルは、大別して離散時間モデルと連続時間モデルとの二種に分けられる<sup>[1]</sup>。これらのモデルに対して、多くの解析手法や評価結果が報告されている<sup>[5]-[10]</sup>。離散時間モデルは文献[6]-[8]が扱っている。文献[6]-[7]は共にシステムの状態をマルコフ連鎖になるように定義し、数値計算によりマルコフ連鎖の定常状態確率を求め、システムの性能評価を行う手法を取った。両文献の方法で評価できるマルチプロセッサシステムは、共にシステムのパラメータが大きく制限されている。文献[8]は、一つの共用メモリで待ち合わせているプロセッサの数を2項分布で近似する手法と分解法による近似手法を提案した。一方、連続時間マルコフ

モデルを扱ったものとしては文献[9][10]がある。文献[9]は、Jacksonの手法<sup>[2]</sup>を用い、初めてシステム評価量のクローズな解を得た。それに対して、文献[10]は、システムの対称性に着目して、マルコフ解析法で直接にシステム評価量を一つのクローズな式で与えた。尚、離散時間モデルから得た結果と連続時間モデルから得た結果が常にほぼ一致していることは、文献[6]によって報告されている。それに、近似手法を用いて両モデルを共に扱うものもある<sup>[5]</sup>。

これらのマルチプロセッサシステムにおける共用メモリアクセス競合問題に関する従来の解析結果は、システムパラメータに対する汎用性、計算の容易性、計算精度のいずれかに難点を有し、システムの性能評価への適用性に問題を生じている。離散時間モデルを用いた解析においては、1)近似結果は精度がパラメータに制限され、汎用性が不十分である、2)厳密解析はほぼ数値計算に依存するため精度の高い計算範囲が限られ、結果が表している物理的な意味も明瞭でない、などが指摘される。一方、連続時間モデルを用いた解析においては、1)数値解析法で与えられる結果は前述した欠点を有する、2)既に報告されている陽な解は複雑な式となり、式の意味も明瞭でない、などの難点がある。

そこで、本研究は、完全結合方式均質マルチプロセッサシステムのシステムアーキテクチャーに対し、連続時間完全対称型待ち行列網モデルを解析モデルとして導入することによりシステムの性能評価を行う。解析手法としてモーメント解析法を用い、系の各状態確率を求めずに、着目するシステム評価量となるもののみを導き出すことにより、より簡単で、実用の陽な評価式を導出する。その結果により、共用メモリ競合の

システム性能に与える影響を調べ、システムにおけるプロセッサ数を増やすことによりマルチプロセッサシステムとして有効に働く領域を明らかにする。更に、従来のシステム評価量に加えて、新たな評価量を提案し、その意味を明らかにする。

本稿の構成としては、2章では対象となるマルチプロセッサシステムの構成を説明し、その完全対称型待ち行列網モデルを導入する。本解析が用いる仮定及び主な記号もここで示す。3章では完全対称型待ち行列網モデルを解析し、システム評価測度となる隔な解を漸化式で示すとともに、システムの幾つかの興味深い評価量を導く。更に、式が示している物理的な意味を説明する。4章では、幾つの数値例を取り上げ、3章の結果の有用性及び汎用性を図表で示すと共に、これにより各パラメータのシステム性能に対する影響を明らかにする。最後に5章は本稿の結論とする。

## 2. システム構成及び解析モデル

### 2.1 システム構成

本稿で扱うマルチプロセッサシステムの構成を図1に示す。各プロセッサは均質で、完全結合網によって均質な共用メモリと連結される。各プロセッサは各自の専用メモリを持ち、専用メモリにある予め配置されたプログラムに従って動作する。各プロセッサは割り当てられたジョブを完了させるため、専用メモリに在るデータを処理（有効処理）しながら、絶えず他のプロセッサとのデータ転送を行う。このプロセッサ間のデータの転送は共用メモリを通じて実現される。

明らかに、プロセッサはデータ転送の要求があったとき、直ちに転送できないことがある。ソフトウェア上の都合で他のプロセッサの処理を待つのを除けば、共用メモリアクセスの競合がその原因である。競合があったときには、先着順によって、早いプロセッサがデータ転送を行い、他の同一の共用メモリをアクセスしようとするプロセッサは待ち行列に入り、アクセスが成功するまで有効処理及び他の転送ができないとす

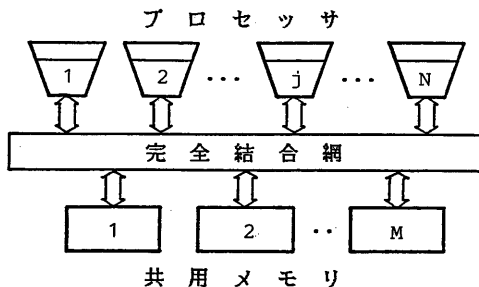


図1. マルチプロセッサシステム

る。これにより、マルチプロセッサシステムの処理能力は制限されている。

### 2.2 解析モデル

対象となるシステムを解析する際、あらゆる要因を配慮することができないため、2.1のシステム構成に更に次の仮定が成り立つとする。

仮定1：（データ転送要求の生起間隔）

各プロセッサが一回のデータ転送を成功した時点から、有効処理状態に入り、次のデータ転送要求が生じる時点までの時間間隔  $\tau_p$  は平均値  $1/\lambda$  の指数分布に従う。

仮定2：（データ転送期間）

プロセッサがデータ転送要求を持って、共用メモリへのアクセスができる時点から、持っているデータを全部転送した時点までの時間間隔  $\tau_n$  は平均値  $1/\mu$  の指数分布に従う。

仮定3：（メモリの選択）

データ転送の要求が生じたとき、要求するプロセッサは、一様分布に従って共用メモリの中から一つの共用メモリを選択する（均質アクセス）。

これらの仮定をもって、システムの解析モデルとして、完全結合型待ち行列網モデルを図2に示す。記号として、以下のものを定義して置く。

$N$ ：プロセッサの個数；

$M$ ：共用メモリの個数；

$\rho = \lambda / \mu$ ：共用メモリのトラヒック負荷。

当解析モデルは図2に示される様に、二種のサービス局を持っている。1番からM番までの局は図1にあるM個の共用メモリに対応し、それぞれに十分な待合室が設けられ、サーバーの数が1で、客は先着順でサービスを受け、サービス時間は仮定2に従う。一方、

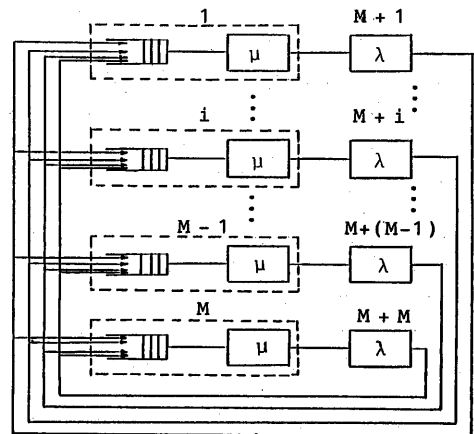


図2. 対称型待ち行列網モデル

M+1番からM+M番までの局はそれぞれ無限サーバーを有し、サービス時間は仮定1に従うが、図1にある具体的な装置に対応せず、プロセッサがアクティブである状態を示す。プロセッサは、系の客として系内の局でサービスを受け、次から次へと移動して行く。

この解析モデルは完全対称形となつて、典型的な閉形待ち行列網の一種である。客（プロセッサ）の系内での動き方は、以下に述べる。M+i (1 ≤ i ≤ M) 番局にいる客はそこでのサービスを受けたあと（有効処理期間終了後）、1/Mの確率でj (1 ≤ j ≤ M) 番局にサービスを受けに行く（共用メモリアクセス）。先着順でj番局を出るとM+j番局に行つて、直ちにサービスを受ける（有効処理期間開始）。M+j番局を出たら、上記のような振舞いで系内において回り続ける。

### 3. 理論解析と性能評価

#### 3.1 理論解析

上記の解析モデルの解析によって、システムの性能を評価することが期待される。図2から分かる様に、当解析モデルはごく簡潔な構造からなり、且つモデルに対する仮定も最も扱いやすいのである。このため、簡潔な解析結果の存在を完全に否定することはできない。しかし、システムの定常状態確率を求めてから評価量を導く方法では、陽な解は得られず、常に複雑な形を取っている<sup>[10]</sup>。実は、一般の興味ある評価量を導出するためには、平衡状態における各々状態の確率を求めなくても済む場合が多い。ここでは、よく知られているMVA手法<sup>[11]</sup>に準じて、文献[12]のモーメント解析法を用いて、最も広く用いられている評価量として、系の定常状態における平均アクティブプロセッサの数の式を求める方法を以下に示す。

まず、本解析モデルにはモーメント解析法が適用できることを示す。図2の待ち行列網の構成と、それに対する各仮定により、2.1で記述された完全対称型待ち行列網モデルにおいて、系の平衡状態の状態確率が積形式で表されることは文献[13]により自明である。故に、モーメント解析法による解析結果は本モデルの厳密解となる<sup>[12]</sup>。

次に、幾つかの記号を定義して置く。

$L_i(N)$ : Nプロセッサのシステムの平衡状態におけるi (1 ≤ i ≤ 2M) 番サービス局にいる客の数；

$L_N(N)$ : Nプロセッサのシステムの平衡状態における一つのi (1 ≤ i ≤ M) 番局にいる客の数；

$L_P(N)$ : Nプロセッサのシステムの平衡状態における一つのi (M+1 ≤ i ≤ 2M) 番局にいる客の数；

$\gamma_i$ : 平衡状態におけるi番局の相対スループット；

$\gamma_i(N)$ : Nプロセッサシステムの平衡状態におけるi番局の絶対スループット；

$C(N) = \gamma_i(N) / \gamma_i$ : Nプロセッサシステムの平衡状態におけるシステムのスループット定数；

$T_i(N)$ : Nプロセッサシステムの平衡状態における客のi番局を通過する平均時間；

$\beta_i$ : i番局のサービスの終了率。

更に、

$$a_i = \begin{cases} 1 & (i > M) \\ 0 & (i \leq M) \end{cases}$$

とする。

これらの記号を用い、図2のルーティング規則により、明らかに次式が成り立つ。

$$\gamma_i = \gamma \quad \text{但し、} 1 \leq i \leq M+M$$

$\gamma$ は0でない任意の定数であるため、 $\gamma = 1$ と置いても、解析に影響を与えない。故に、

$$\gamma_i(N) = C(N) \quad (1)$$

モーメント解析の方法により、1次モーメントにおいては、以下の諸式が成り立つ。

$$L_i(0) = 0 \quad (2)$$

$$T_i(N) = (1 + a_i \cdot L_i(N-1)) / \beta_i \quad (3)$$

$$C(N) = \frac{N}{\sum T_i(N)} \quad (4)$$

$$L_i(N) = C(N) \cdot T_i(N) \quad (5)$$

但し、iについては、

$$1 \leq i \leq M \text{ のとき} \quad \begin{aligned} a_i &= 1 \\ \beta_i &= \mu \end{aligned} \quad (6)$$

$$M+1 \leq i \leq M+M \text{ のとき} \quad \begin{aligned} a_i &= 0 \\ \beta_i &= \lambda \end{aligned} \quad (7)$$

式(3)を、式(6)と式(7)を用いて、変形すると、

$$1 \leq i \leq M \text{ のとき、} \quad T_i(N) = (1 + L_i(N-1)) / \mu \quad (8)$$

$$M+1 \leq i \leq M+M \text{ のとき、} \quad T_i(N) = 1 / \lambda \quad (9)$$

となる。式(8)及び式(9)を式(4)に代入し、モデルの対称性を用いて、更に式(5)に代入することにより、次の命題を証明できる。

【命題1】パラメータN、M、λ、μを持つ完全結合方式均質マルチプロセッサシステムの平衡状態において、次の諸式は成立する。

$$L_N(N) = \frac{N}{M} \cdot \frac{1 + L_N(N-1)}{\mu t + L_N(N-1)} \quad (10)$$

$$L_P(N) = \frac{N}{M} \cdot \frac{1}{\lambda t + \rho \cdot L_N(N-1)} \quad (11)$$

但し、

$$t = 1 / \lambda + 1 / \mu \quad (12)$$

$$\rho = \lambda / \mu$$

【証明】略する。

マルチプロセッサシステムの性能を表す最も代表的な評価量は、システムの処理能力である。システムの処理能力は、 $P(N)$ で次のように定義される。

$P(N)$ :  $N$ プロセッサのシステムの平衡状態における平均アクティブプロセッサの数。

定義により、 $N$ プロセッサのシステムの処理能力  $P(N)$ は、

$$P(N) = M \cdot L_p(N) \quad (13)$$

となり、式(11)を代入して次の定理は成立する。

【定理】パラメータ  $N, M, \lambda, \mu$  を持つ完全結合方式均質マルチプロセッサシステムの処理能力  $P(N)$  は次式で与えられる。

$$P(N) = \frac{N}{1+\rho} \cdot \frac{M\mu t}{M\mu t + (N-1) - P(N-1)}$$

$$P(0) = 0 \quad (14)$$

但し、

$$t = 1/\lambda + 1/\mu$$

$$\rho = \lambda/\mu$$

【証明】略する。

本定理により、システムの処理能力は非常に簡潔な式で求められる。

特例として、 $M=1$ と置くと、 $P(N)$ は、

$$P_1(N) = \frac{N}{1+\rho(N-P(N-1))}$$

$$P_1(0) = 0 \quad (15)$$

となり、単一共用メモリのみを扱った文献[14]の式(5)に一致することがわかる。

式(14)は漸化式の形を取っているため、順次に  $N$  について代入すれば解はクローズな式で表せるが、文献[10]にあるような複雑な式より、むしろ式(14)のような簡潔で、1)  $P(N)$  を計算するとき、代入回数が  $N$  で、 $M, \mu$  及び  $\lambda$  に依存せず、2)  $N$  回計算すれば、 $N$  以下のすべてのプロセッサ数に対する評価は同時に得られる、使いやすい式の方がもっと実用的であろう。

更に、定理からシステムの処理能力とパラメータとの関係及び極限能力もわかる。これは、次の二つの命題によって与えられる。

【命題2】式(14)で表されるマルチプロセッサの処理能力は、 $M, \lambda, \mu$  が一定の場合に、 $N$  の単調増加関数であって、しかも次式で与えられる極限值が存在する。

$$P(\infty) = \lim_{N \rightarrow \infty} P(N)$$

$$= M/\rho \quad (16)$$

【証明】略する。

【命題2】式(14)で表されるマルチプロセッサの処理能力は、 $N, \lambda, \mu$  が一定の場合に、 $M$  の単調増加関数であって、しかも次式で与えられる極限值が存在する。

$$P^*(N) = \lim_{n \rightarrow \infty} P(N)$$

$$= N/(1+\rho) \quad (17)$$

【証明】略する。

式(17)により、式(14)の第一式の右辺については、第一項が共用メモリ競合のないときのシステムの処理能力を示し、第二項が共用メモリ競合による処理能力の損失度を表していることがわかった。

### 3.2 性能評価

マルチプロセッサの性能を評価するのは、システムパラメータがどのようにシステムの性能に影響を与えるかを調べると同時に、与えられたパラメータのもとで、システムの最適設計に多くの情報を提供することを主な目的としている。例えば、 $M$  と  $\lambda$  と  $\mu$  とが与えられたとき、プロセッサを増すことにより当システムは単一プロセッサシステムに比べ、最大何倍の処理能力を達成できるかなど問題は興味深い。ここでは、式(14)と式(16)を用いて、従来の評価量よりも更に実用的と考えられる評価量として、新たにマルチプロセッサシステムの処理能力飽和度をシステムの一つの測定基準として提案する。それを定義し、評価式を導出する。

【定義】パラメータとして、 $N, M, \lambda, \mu$  を持つマルチプロセッサシステムの処理能力の飽和度  $S(N)$  は、同じ  $M, \lambda, \mu$  のパラメータを持つシステムが達成できる最大処理能力に対する、当システムの処理能力の比である。

即ち、システムの処理能力飽和度は、そのシステムにおける  $N$  の増減によって、処理能力の改善の余裕を示している。評価式として、定義により飽和度  $S(N)$  は、

$$S(N) = \frac{P(N)}{\lim_{N \rightarrow \infty} P(N)} \quad (18)$$

で表せる。

式(14)及び式(16)を用いて、 $S(N)$ は、

$$S(N) = \frac{\rho \cdot N}{M \cdot (1+\rho) + \rho \cdot (N-1) - M \cdot S(N-1)}$$

$$S(0) = 0 \quad (19)$$

となり、実用的な式である。

もう一つの評価量として、共用メモリアクセスの競合による処理能力の損失度を表す相対処理効率  $\eta(N)$  も考えられる。それは、

$$\eta(N) = \frac{P(N)}{\lim_{N \rightarrow \infty} P(N)} \quad (20)$$

と定義される。式(14)、(17)により  $\eta(N)$  は、

$$\eta(N) = \frac{M \cdot (1+\rho)}{M \cdot (1+\rho) + \rho \cdot (N-1) - \eta(N-1) \rho / (1+\rho)}$$

$$\eta(0) = 0 \quad (21)$$

で与えられる。

他の評価量には共用メモリ利用率や、データ転送平均待ち時間などがあるが、それぞれ式(10)-(13)から  $P(N)$  の導出のように求められる。より詳細な検討はここで割愛する。

#### 4. 数値例と評価量の考察

3章の結果を用いて、数値例を示す。システムのパラメータとして、1)プロセッサの数  $N$ ; 2)共用メモリの数  $M$ ; 3)プロセッサ当りのデータ転送要求生起率  $\lambda$ ; 4)一回データ転送に所要平均時間  $1/\mu$  を用いる。式(14)、式(19)及び式(21)によるシステムの性能評価量  $P(N)$ 、 $S(N)$  及び  $\eta(N)$  の計算するには、システムパラメータの  $M$ 、 $\lambda$ 、 $\mu$  及び  $N$  に対して特に制限がないが、特性を比較するため、 $M=5$  と  $M=100$  のシステムについて、図3-図6で評価結果を示す。以下に図を用いて、各評価量について考察する。

$P(N)$  に関しては、 $M=5$  の場合では図3に、 $M=100$  の場合では図4に、共用メモリ負荷  $\rho$  の異なる値に対して  $P(N)$  と  $N$  の変化関係が示されている。両図は共に、負荷  $\rho$  の増加に従って、 $N$  の増加に関わらずに、システムの処理能力が激しく減少することを意味している。この減少は、共用メモリの競合によるものだけでなく、 $\rho$  の増加によるデータ転送の所要時間の増加によるものも含んでいる。

システムパラメータの  $N$ 、 $M$  が一定である時に、システムの飽和度を表す  $S(N)$  の負荷  $\rho$  による変化は図5に示されている。 $\rho$  が一定の値を越すと、 $S(N)$  の増加は遅くなって、システムの処理能力が飽和値に近いことを意味する。 $S(N)$  が激しく変化するとき、図

3、図4を参照してみると、処理能力  $P(N)$  の変化も大きい。 $M$  が大きければ、式(16)によってシステムの飽和处理能力は大きい、飽和度の増加が遅い。

図6にシステムの相対処理効率  $\eta(N)$  と負荷  $\rho$  の関係は示されている。これより共用メモリ競合による処理能力の損失の程度がわかる。図6に示す様に、 $M$  が大きい程、或は  $N$  が小さい程、 $\rho$  の増加による競合損失は小さい。

以上に挙げた数値例により、システムの性能評価式(14)、式(19)及び(21)は、システム設計のため、パラメータの決定に有用であることが明白である。

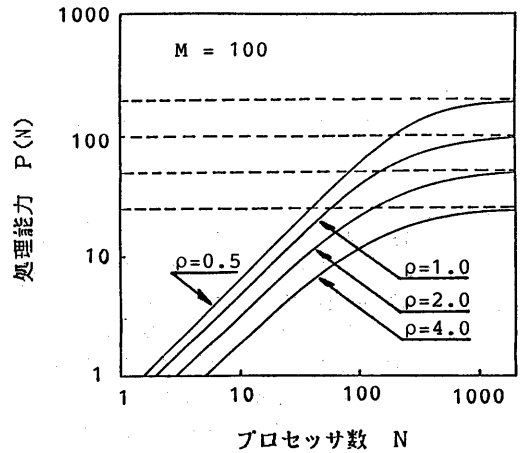


図4. プロセッサ数による処理能力の変化(1)

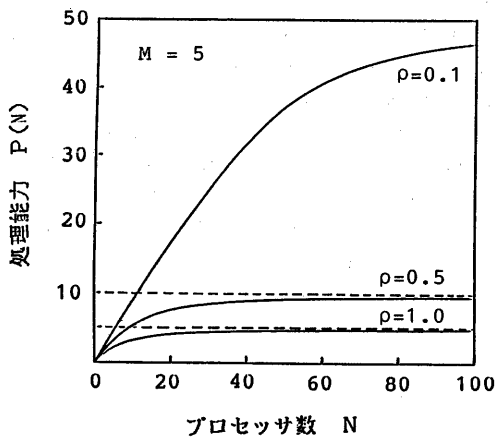


図3. プロセッサ数による処理能力の変化(1)

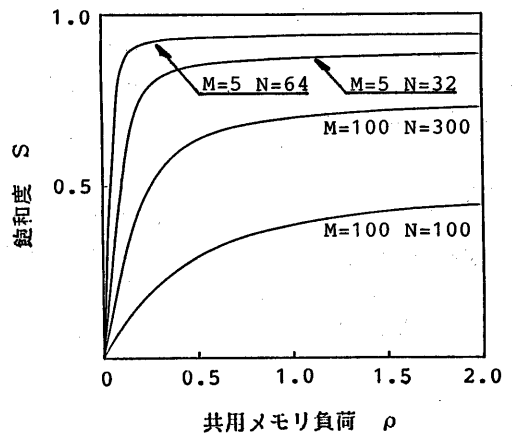


図5. 負荷による処理能力飽和度の変化

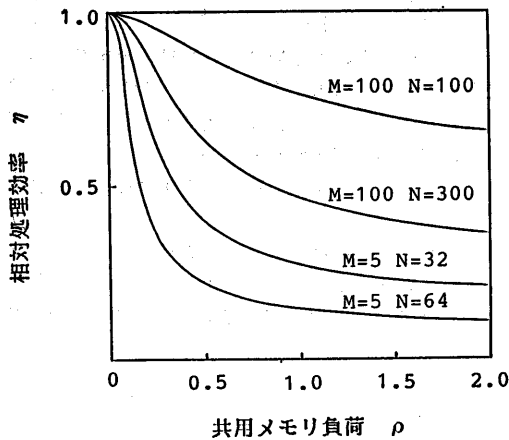


図6. 負荷による相対処理効率の変化

### 5. むすび

完全結合方式均質マルチプロセッサシステムにおける、共用メモリに対するプロセッサからのアクセス競合を完全対称型待ち行列網モデルを用いて評価し、システム性能の評価量に対して陽な解を導いた。この解析により、従来マルチプロセッサシステムの性能評価及びシステム設計の計算を簡単にした。

よく知られているシステムの評価量に更にシステムの処理能力飽和度を定義し、従来の評価量と合わせて、マルチプロセッサシステムの性能変化を検討し、得られた評価式の汎用性と有用性を数値例で示した。

また、本研究では、マルチプロセッサの解析に対して、ここで導入した待ち行列網モデルの有効性を示しており、他のより一般的なマルチプロセッサシステムの評価に応用できると思われる。本解析手法を用いて各種のマルチプロセッサアーキテクチャーを解析することが、今後の課題と考えられる。

### 謝辞

本研究において多大な御助言を頂いた電気通信大学 雁部頼一教授、及び神戸大学 角田美弘教授に感謝する。本稿の作成に際し御協力を頂いた神戸大学電気工学科第四講座諸氏に感謝する。

### 参考文献

- (1) 布谷、住田、橋田：“マルチプロセッサシステムの性能評価”，信学誌，66，12，pp.1261-1266(昭和58-12)。
- (2) J.R.Jackson：“Jobshop-like queueing system”，Manag. Sci.，vol.10，pp.131-142(1963)。

(3) M.Marsan and M.Gerla：“Markov models for multiple for multiprocessor systems”，IEEE Trans.Comput.，C-31,3,pp.239-248(1982)。

(4) T.N.Mudge and H.B.A1-Sadoun：“A semi-markov model for the performance of multiple-bus systems”，IEEE Trans.Comput.，C-34, 10,pp.934-942(1985)。

(5) 福田 明：“マルチプロセッサシステムにおける共用メモリ競合問題と平衡点解析”，信学論(D)，J 68-D, 8,pp.1441-1448(昭和60-08)。

(6) 池原 悟：“マルチプロセッサ方式における共用メモリアクセス競合の解析”，信学論(D)，J 63-D, 4,pp.334-341(昭和55-04)。

(7) D.P.Bhandarkar：“Analysis of memory interference in multiprocessors”，IEEE Trans Comput. C-24,9,pp.897-908(1975)。

(8) F.Baskett and A.J.Smith：“Interference in multiprocessor computer systems with interleaved memory”，Commun. ACM,19,6,pp.327-334(1976)。

(9) J.W.McCredie：“Analytic Models as aids in multiprocessor design”，in Proc. 7th Annu, Princeton Conf. Information Science and System p.186(1973)。

(10) K.B.Irani and I.H.Onyuksel：“A closed-form solution for the performance analysis of multiple-bus multiprocessor system”，IEEE Trans.Comput.，C-33,11,pp.1004-1012(1984)。

(11) M.Reiser and S.S.Lavenberg：“Mean value analysis of closed multichain queueing networks”，J.ACM,27, No.2,pp.313-322 (1980)。

(12) H.Heffes：“Moment formulae for a class of mixed multi-job-type queueing networks”，B.S.T J.，61, No.5,pp.709-745(1982)。

(13) F.Baskett et al.：“Open, closed and mixed networks of queues with different classes of customers”，J.ACM,22, No.2,pp.248-260(1975)。

(14) M.Marsan, G.Balbo and G.Conte：“Comparative performance analysis of single bus multiprocessor architectures”，IEEE Trans.Comput C-31,12,pp.1179-1191(1982)。