

画像生成用マルチマイクロコンピュータシステム

中山貴司 平井誠 大野廣司 出口弘 西村仁志
江木康雄 河田亨 白川功 大村皓一(大阪大学工学部)

1. まえがき

近年、コンピュータグラフィクス(CG)の進歩は著しいものであるが、CGによるアニメーション制作には膨大な手間と時間を要する。画像生成速度を向上させた例は、CRAY-1のような高速演算形コンピュータを用いる方法と、マルチコンピュータシステムを用いる方法の2つに大別される。最近のLSI技術の躍進により、マイクロプロセッサやメモリICが低価格で入手可能となったため、マイクロコンピュータを多数連結して実行速度を飛躍的に増大させることが容易となった。本研究は、コンピュータグラフィクスシステムLINKS1の画像生成用マルチマイクロコンピュータシステムに関するものである。

マルチコンピュータシステムでは、データ分割により独立な計算処理を並列に進められ、理想的な場合ユニットコンピュータ(UC)の台数に比例して実行速度は増加する。画像生成処理において並列処理に適したアルゴリズムとして視線探索法⁽¹⁾を採用し、それを実行するマルチコンピュータシステムとして図1の構成のものを開発した。

各UCはほぼ同じ構造を持ち、全体は複数台のノードコンピュータ(NC)と一台のルートコンピュータ(RC)から成る星構造である。RC-NC間通信は、Intercomputer Memory Swapping System⁽²⁾(ICMS)を採用した。ICMSは2つのUC間で主記憶の一部を交換できるシステムである。これにより、両UCは非同期に動作でき、互いに相手に渡すデータをICMS上に置くことで双方向通信ができる。NCは

演算中いっさいの通信を行わないので、共有メモリ方式に見られるアクセス競合はなく、効率のよい並列処理が可能である。

2. システム概要

現在稼働中のシステムはCGによるアニメーションの制作を目的とし、図2の構成をもつ。

UCの内64台のNCは透視変換・輝度計算などを非同期に並列処理する。RCはNCのマスタに相当し、NCに与えるデータの前処理などを行ない、ハードディスク装置をもつBIOSプロセッサ⁽³⁾(BP)とも接がる。BPはデータベース管理システムでもある。

RCとNCはバススイッチ(BS)を通してIntercomputer Memory Swapping Unit(IMSU)で連結し、それぞれの主記憶の一部を交換できる。これにより、RC-NC間で待ち時間の少ないパイプライン処理が可能である。また、RCからIMSUへのデータの重ね書き機能により、複数台のNCへのデータ転送を、NC1台の場合と同じ時間で行なえる。

フレームメモリ(FM)は、1024×1024画素を表示できるフレームバッフ

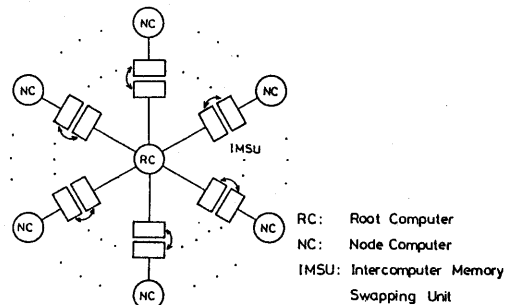


図1 星構造マルチコンピュータシステム

メモリで、各画素ごとにRGB各色を256レベル指定可能である。各NCで計算された画素データはデータコレクタ(DC)で集められ、FMに入力される。

アニメーションコントローラ(AC)は、BSを介してIMSUの内容をビデオメモリとして連続表示する装置である。実際のアニメーション作成時は、FMに表示される高品質画像をVTRまたはフィルムに一枚一枚収録するが、一画面を生成するのに数十秒から数時間を要する。そこで計算時間の短い低解像度の画面をACを用いて表示させ、動きの効果を検証した上で高解像度の画像を生成することで、時間効率のよいアニメーション作成を可能とした。

3. 各部の構成

3-1 ユニットコンピュータ(UC)

2種のUC(RCとNC)は図3の構成をもつ。64台のNCは全て同じ構成であり、コントロールユニット(CU)、算術演算ユニット(APU)、メモリユニット(MU)の3つのユニットから成る。これらCUバスを通して接続し、RCでは入出力ユニット(I/OU)にも接続する。以下、これら4つのユニットについて述べる。

(1) コントロールユニット(CU)

CUはZ8001をCPUとするマイクロコンピュータであり、256KBのRAM、8KBのROM、シリアルポート、パラレルポートを持つ。

シリアルポートにより図4の様にRCと複数のNCが1対多の通信回線に接続する。この回線を通してRCはNCの動作を監視し、命令を与える。NCの識別番号はCUボード上の設定スイッチの状態をスイッチポートから読込んで得る。シリアル回線においてNCは常に受動的で、

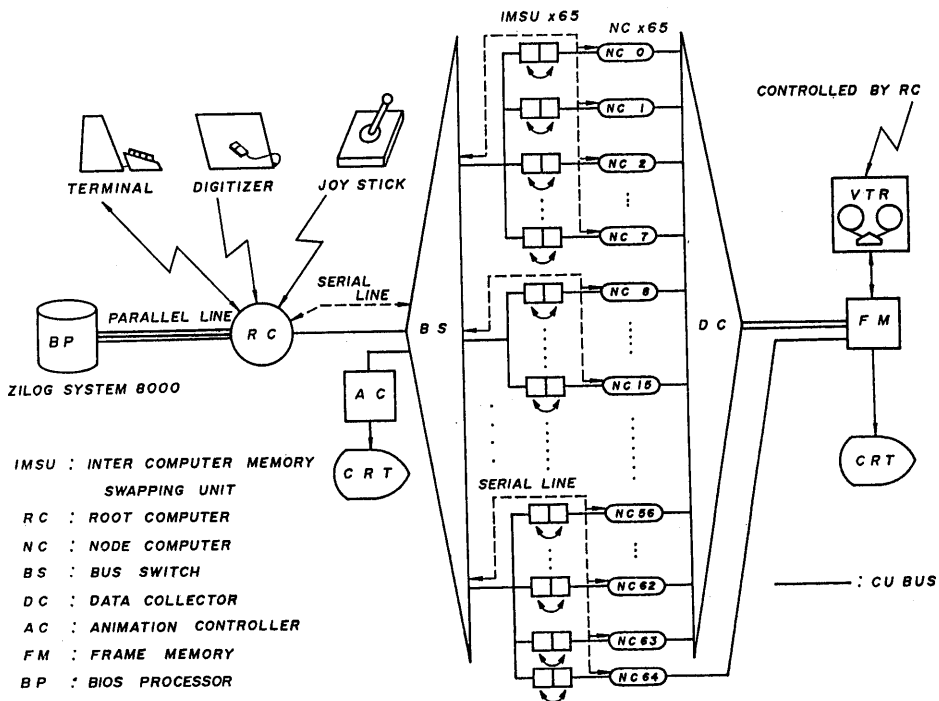


図2 システム構成

通信要求があればRCへリクエストを出し、それを受けたRCは通信要求が来なくなるまでNCを順に呼びポーリングを行う。この様に通信手順は複雑であるが、接続が単純であることが大きな利点である。

パラレルポートはCUのハードウェアデバッグ時にホストコンピュータと接続するためのもので、図3の様に2線ハンドシェイク方式による一方向8ビット幅パラレルポートが送受2組と、ソフトウェアによるリセットライン1本から成る。NCでは使用されないが、RCではこれを介してBPと接続する。

(2) 算術演算ユニット (APU)

APUは算術演算機能を強化するためのもので、将来制作するハードウェア演算ユニットのシミュレーション

ョンを兼ねている。

APUのコントロールはCUが行なう。APUのRAM上にはi8086用プログラムとデータを置き、図3のAPUバススイッチをAPUバスに切り換え、i8086をリセット又はインタラプトで起動する。i8086とi8087は高速算術演算を行ない、結果をメモリからBDポートに置き、CUにステータス又は割り込み信号を送り、プログラムを終了する。

この様な方式を採用したため、i8087の高速算術演算能力をZ8001CPUのシステムで使用できた上、モニタ等のi8086用ソフトウェア開発に必要な時間を軽減できた。

APUで実行させるソフトウェアは浮動小数点のベクトルや行列の加減乗除が主で、輝度計算などの関数レベルの計算も行なう。

(3) メモリユニット (MU)

MUはパリティチェック機能をもつ1MBのメモリである。現在RCにのみ接続されているが、近い将来NCにも接続される。

(4) 入出力ユニット (I/O U)

I/O UはRCにのみ接続され、4チャンネルのシリアルポートを持ち、ターミナル、ディジタイザ、VTRなどと通信を行なう。また16KBのメモリとDMAコントローラを有し、パラレルポートを介してディスク装置とのインターフェースを与えている。

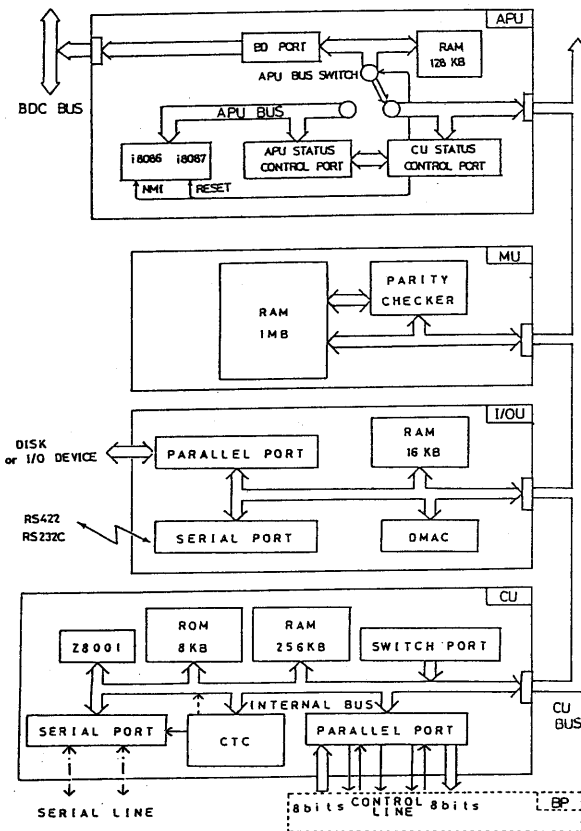


図3 ユニットコンピュータの構成

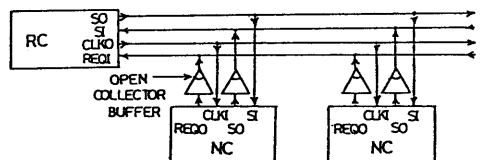


図4 シリアル回線による多局間通信

3-2 Intercomputer Memory Swapping Unit (IMSU)

IMSUはUC間でメモリの交換を行なうための装置で、その主な特徴的機能は次の4つである。

- 1) メモリ交換
- 2) アドレスシフト
- 3) ハードウェアスタック
- 4) 重ね書き・透し読み

図5に示すように、2つのUCのCPUバスにIMSU内2組の128KBのメモリブロックがそれぞれ接がる。両UC間でハンドシェイクによりメモリブロックのバスを交換すると、実効的にメモリ内容の転送が行なわれる。IMSUによる通信は1対1の通信である。ハードウェアはかなりの規模になるが、通信手順も通信を行なうためのソフトウェアの負担も小さい。また、大量のデータを他の通信方法に比べて高速に送れるため、画像データのように一度に転送すべきデータ量が多い場合の高速処理に適している。

メモリブロック内のアドレス生成回路に上記2・3の機能を持たせている。UCの出力するアドレスにオフセットポートの値を加算して、IMSU内の実効メモリアドレスとする。また、アップ/ダウンカウンタの出力をメモリアドレスとしてUCがスタックポートを読み書きすることにより、スタック

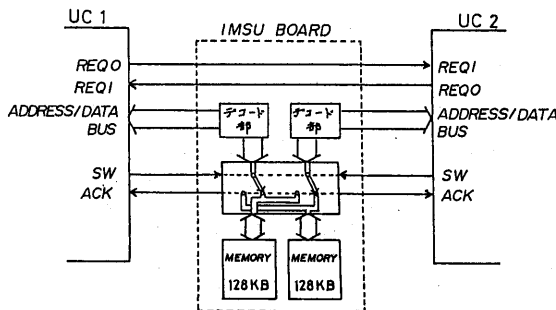


図5 IMSUの構造

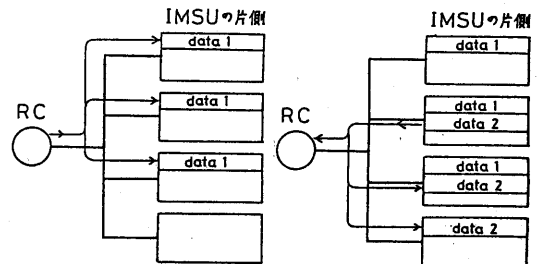
のプッシュ/ポップを実現する。

図5のデコード部はそれぞれ上記4の機能を含む。多数のNCに同一データを分配する場合、RCが個々のIMSUに対して別々にデータ転送する必要はない。図6(a)の様に、IMSUの重ね書き機能によって、異なるIMSUに同一データを書ける。また、図6(b)の様に透し読み機能によって、RCがデータを読めば読み出しと同時に別のIMSUに書くこともできる。アドレスシフト機能を併用すれば、RCは異なるIMSUの異なるアドレスに同一データを書き込むことも可能である。

3-3 データコレクタ (DC)

DCはNC64台から出力される画素データを集めてFMに出力するもので、図7の様な構造である。DCポートは各々NCのCPUバスに接続され、ここで、水平・垂直アドレス(各15ビット)と輝度データ(RGB各色8ビット)から成る画素データ(54ビット)が出力される。画素データはFIFO型バッファメモリを介して、木構造の54ビット幅のDCバスを通して集められる。これにより、NCはアービタ待ちの時間なく演算することが出来る。

DCからFMへの出力はワード幅を54ビットと広く、2.5Mword/sec(250万画素/秒)まで出力できる。しか



(a) 重ね書き (b) 透し読み

図6 重ね書きと透し読み

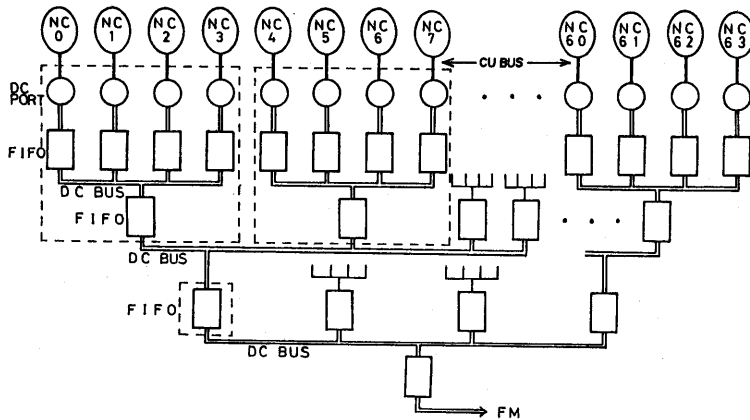


図7 データコレクタの構造

し、現在のシステムではまだまだ演算速度の方が遅く、DCの高速性を十分に活かしていない。また、DCはハードウェアが大掛かりになるのが欠点で、第2次試作ではDCほど高速ではないがハードウェアが簡潔になる図8の様なブロックデータコレクタ(BDC)を用いている。BDCバスは16ビット幅で、画素データを5ワードに分けて順次送信する方式である。BDポートはAPU内にあり、CU・APUのいずれからでも出力できる。BDCは、CUバスを直結しなければならないDCよりもケーブルの接続が簡単であり、ハードウェアも安定である。

3-4 バススイッチと
アニメーションコントローラ

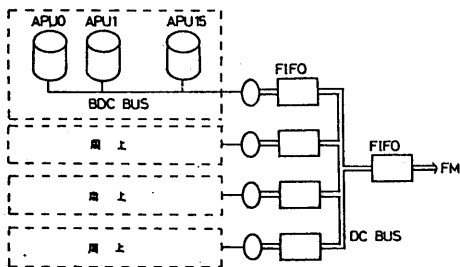


図8 ブロックデータコレクタ

バススイッチ(BS)はRCのバスドライブ能力を上げるためのバスバッファである。IMS Uは同一CUバスに12台までしか接続できないため、Z8001のメモリアクセス範囲が8MBまでであるため、BSは図9の様なバンクセレクト方式をとった。また、IMS Uの重ね書き・透し読み機能を、異なるバンク

間でも行なえるようにスイッチS2がコントロールされる。さらに、シリアル回線のバッファもBSに内蔵されている。

アニメーションコントローラ(AC)による表示中は、図9のS1によりIMS UがRCから切り離される。ACはZ8001のバス及びタイミングをシミュレートし、IMS Uのメモリ内容を読み出し、D/Aコンバータを介してCRTに表示する。ACの表示には

- 1) 256x256画素の白黒2値画像
- 2) 256x256画素の白黒16段階濃淡画像

の2つのモードであり、さらに高品質化も予定している。

BSに接続する側のIMS Uは合計8MBである。メモリ上の1画面分の画像データを1ページとし、モード1では1024ページ、モード2では256ペ

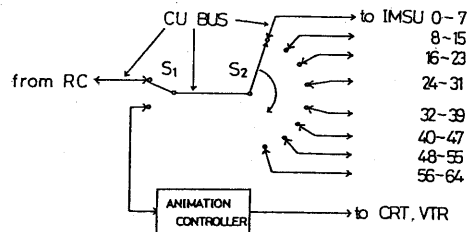


図9 バススイッチ

ージ連続表示可能である。ページングのスピードは30ページ/秒の整数分の1で選択できる。

ACを用いたアニメーション作成は次の通りである。RCは、モード1で16ページ分(モード2で4ページ分)の画面の原データをNCに渡し、NCがそれを透視変換、線画作成及び輝度計算を行ない、画像データをIMSU上に置く。RCはすべてのNCの処理の完了を確認後、IMSUを切り換えACに表示コマンドを送り、指定のページを順次表示する。

この方式でアニメーションを作成すると、NCの台数に比例して表示画面数が増加する一方、NC台数を増加してもNCの処理時間はNC1台の場合と同じである。本システムの大きな特徴のひとつである。

3-5 フレームメモリ (FM)

現在稼働中のFMは、次の2つの表示モードを持つ。

- 1) 1024 × 512画素
- 2) 1024 × 1024画素

モード1は、NTSC方式のビデオ信号に対応できる。FMの入出力は、RGB各色独立のアナログ信号であるが、カラーエンコーダ/デコーダを介することによりVTRの入出力も可能である。

モード2は、NHKで開発中のHDTV⁽⁴⁾に対応するもので、走査線1125本、30フレーム/秒の画面を表示する。

FMのメモリモジュールは3MBの容量を持ち、モード1では2フレーム、モード2では1フレーム記憶できる。各画素の輝

度データはRGB各色別に256段階に量子化され、24ビットの幅である。DCからの画素データは、輝度データにその画素の水平・垂直アドレスを加えたもので、ランダムアクセス方式でFMに書き込まれる。

コンピュータ用の入出力は、DCバスからの入力他にCUBASの入出力も備えている。図10に示すように、FMはフレームメモリ専用NC(NC64)に接続され、普通のメモリ同様に読み書きされる。FM上の画像データはNC64によりデータ圧縮され、IMSUとRCを介してBPに送られ、画像ファイルとして蓄積される。この様にして蓄積されたデータは逆の径路を通り、NC64でデータ伸張されFM上に表示される。さらにこれをVTRに出出力し、連続画像を順次コマ録りすることにより、高解像度画像のアニメーションが作成される。

3-6 BIOSプロセッサ (BP)

BPはプログラム開発とRCのファイルシステムに使うものである。現在72MBのハードディスク装置を備えたマルチユーザシステムをBPとしてい

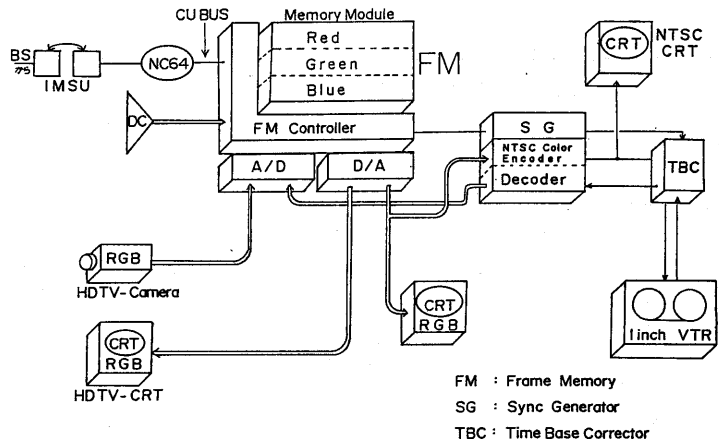


図10 フレームメモリとその入出力

る。

RCで使うZ8001用のDOSは、CP/Mと同一のファイル構造を扱うものでODOSと呼び、デバッグモニタ(後述)のDOSブートコマンドによりBPからブートされる。ODOSの特徴は次のとおりである。

- Z80用のDOSとODOSの間でディスクを共有できる。
- ブートファイル中に各BPに合わせたパラレル回線通信手順を用いるODOSを入れておくことで、RCに変更を加えることなくBPを取替えることができる。
- ODOSはCP/Mと同様に、基本的な入出力を行なうBIOS、基本的なユーザサービスを行なうBDOS、コマンドを解析実行するCCPの3階層の構造を持っており、入出力方式の変更が行ない易い。
- ODOSのコマンドやユーザサービスは、CP/Mとコンパチブルである。

BPはRCからコマンドを受け、CP/MのBIOS、BDOSに相当するファンクションを実行する。これにより、どんな形式のDOSがBPで動作していても、RC上のODOSの実行をサービスできる。

4. UCの管理ソフトウェア

UCの動作管理を行なうために最小限必要なソフトウェアが、CU内にファームウェア化されている。さらに上位のソフトウェアは、BPからRCへ、さらにIMSUを通してNCへロードされる。

RC用のファームウェアにはデバッグモニタが内蔵され、以下のコマンドがある。

- メモリとポートの表示・変更
- CPU各レジスタとブレークポイントの表示・変更

プログラムの表示・変更

- プログラムのトレース・実行
 - ファイル入出力とODOSブート
- NC用のファームウェアには次の機能が内蔵されている。

(1) 簡易マルチモニタ

NCが起動されるとこのモニタが働き、シリアル回線を介してRCとコマンド・ステータスのやりとりをする。以下のコマンドがある。

- ステータス要求：NCが待期中、処理中、入力待ち、出力待ちのいずれであるかを問合せる。
- プログラム・データのロード：IMSUを介してNCへ転送する。
- プログラムの実行
- メモリチェック
- デバッグモニタの起動

(2) デバッグモニタ

RC用デバッグモニタからファイル関係のコマンドを除いたもので、モニタリングはシリアル回線を通してRCにより行なう。

RC用マルチモニタはBPからブートし、すべてのNCへのプログラム・データの転送とNCの状態の監視を行なう。もし、マルチモニタ起動時に故障のNCがあれば切り離し、残りのNCで処理を行なう。

また、RCが特定のNCのデバッグモニタを起動すれば、そのNC上のプログラムデバックが可能になる。

5. 性能評価

ベクトル・行列演算において、Z8001(ノンセグメントモード)による場合と、i8086/87による場合で、演算時間を比較した結果を表1に示す。ベクトルは3元、行列は3×3のもので、各要素は仮数部24ビット、指数部8ビットの浮動小数点データである。表1に見るように、Z8001による場合より

表1 演算時間の比較

演算	z8001	i8086/87	時間比
行列と行列の積	7.4ms	1.25ms	5.9
行列とベクトルの積	2.6ms	0.39ms	6.6
ベクトルとベクトルの積	0.9ms	0.18ms	5.6
ベクトルの正規化	2.3ms	0.33ms	7.0

i8086/87による場合の方が5~6倍速い。APUとCUを用いた本システムでは、i8086/87とz8001が並行して動作するので、両者の機能的特徴を十分に活かすことができる。

図11は本システムで生成した画像で、楕円体78個、三角板9枚のデータから生成した。IMSU上にデータをロードしてから、全NCの実行が終了して画像が出力されるまでの時間をNCの台数を変えて計測した。その結果を、横軸にNCの台数、縦軸にNCが1台の時の1とした実行速度をとったグラフとして、図12に示す。図12が直線とならなかった理由は、各NCの負荷が均等でなく、実行の終了が同時でなかったことによる。

6. あとがき

以上、コンピュータグラフィックスシステムLINKS1の画像生成用マルチマイクロコンピュータシステムについて述べた。本システムの実験により、さらにNC台数を増加させてもそれだけの処理能力を得られる確信を得た。

次期システムでは、IMSUの回路

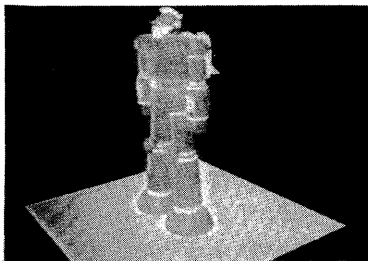


図11 画像生成例

の大部分をLSI化して実装密度を上げ、NCを256台まで増設する。また、APUをフルロジックの演算ハードウェア化することも予定しており、これによりCRAY-1の様なスーパーコンピュータ以上の演算能力の高いシステムが実現できると考えている。

参考文献

- (1) 吉村浩、大村皓一他：“LINKS1における画像生成手法” 情報処理学会マイクロコンピュータ研究会資料，1982年11月
- (2) 西村仁志、大村皓一他：“LINKS1：コンピュータグラフィックスシステム” 情報処理学会マイクロコンピュータ研究会資料，1982年11月
- (3) 大野廣司、大村皓一他：“汎用BIOSマシン” 電気学会情報処理研究会資料，1982年4月
- (4) 竹田実：“高精細度カラーテレビシステム” National Technical Report Vol.25 No.3，1979年6月

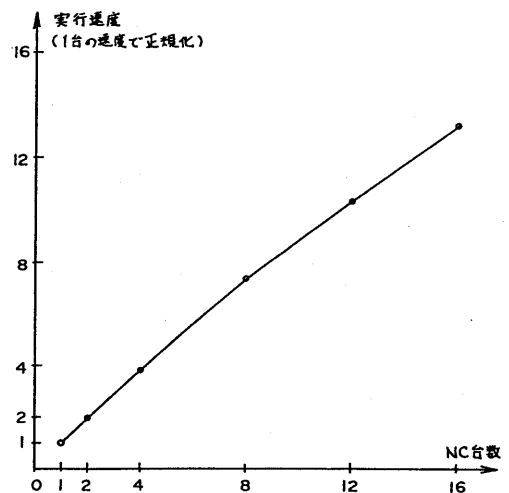


図12 画像生成速度