

3DモデリングのためのTDRに基づく ブロック構造識別システムの検討

齋藤 圭汰^{1,a)} 志築 文太郎^{2,b)} 川口 一画^{2,c)} 高橋 伸^{2,d)}

概要：我々は Time Domain Reflectometry (TDR) により、積み重ねられたブロックの種類および段数（以下、ブロック構造）を識別するシステムを提案する。提案システムでは、ブロックにコンデンサおよびコイルから構成される回路を内蔵する。ブロックを積み重ねることにより、梯子状の回路を形成する。この回路に対して TDR の測定を行った際に得られる波形を用いて、回路構造を識別する。また、回路構造に対応したブロック構造の 3D モデルを表示する。本研究において、我々は TDR を用いたブロック構造の識別原理および識別回路の設計を検討した。また、コンデンサおよびコイルを内蔵したブロック、TDR 測定ハードウェア、波形の識別および 3D モデル表示のためのソフトウェアを実装した。さらに、ブレッドボード上に 2 種類のブロックを 0-6 段目まで一列に積み上げた際にできる 127 個の等価回路を作製した。その回路を用いて識別精度の調査実験を行った結果、127 個の回路の識別精度は 99.0 % であった。

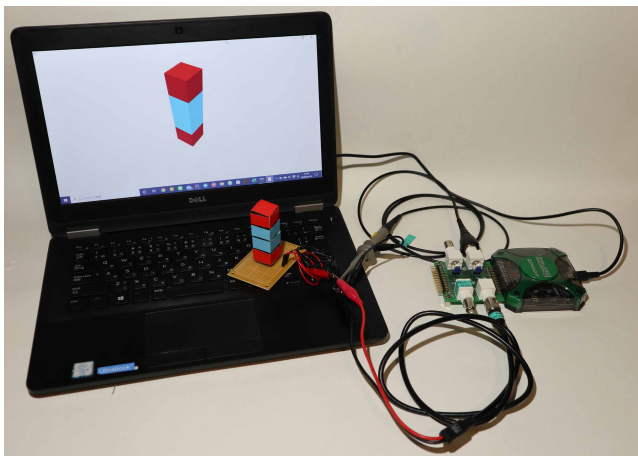


図 1 検討中のブロックシステム。ユーザが台座にブロックを積み重ねると、PC 画面上に対応した 3D モデルが描画される。

1. はじめに

ユーザが現実のブロックを用いて 3D モデリングを行うためのシステムの研究が行われてきた（例：[1, 10, 16]）。このシステムにおいて、3D モデルの入力は現実のブロックを積み重ねることによって行われる。また、システムが積み重ねられたブロックの構造を識別することにより、ブ

ロック構造物の形状が 3D モデルへ変換される。つまり、このシステムを実現するためには、ブロックの積み重ねられ方および各ブロックの種類（以下、ブロック構造）を識別する必要がある。

これまでに、大きく分けて 3 種類のブロック構造識別システムが提案されてきた。1 つ目は、各ブロックに能動素子によって構成される電子回路を内蔵し、電子回路を用いて各ブロックの角度またはブロック同士の接続状態を識別することにより、ブロック構造全体を識別するシステムである。このシステムは、外的要因を受けにくいと、安定してブロック構造を識別可能である。一方、各ブロックにバッテリーを内蔵するためメンテナンスコストがかかる。2 つ目は、カメラを用いて構造全体を識別するシステムである。このシステムのメリットとして、各ブロックの色および形状を識別可能であること、ブロックへの細工が必要ないことが挙げられる。一方、ブロック自体によるオクルージョンによって、内部に空洞を持つ構造を識別できない。3 つ目は、ブロックを透過する磁気を用いて構造を識別するシステムである。このシステムは、ブロックが浮いている状態および空洞を持つ構造を識別可能な一方、段数が多くなるほど識別精度が低くなる。

我々は Time Domain Reflectometry (TDR) により、ブロック構造を識別するシステムを検討している（図 1）。本システムにおけるブロックは、コイルおよびコンデンサから構成される回路を内蔵する。この回路に対してパルス波を入力してから反射波が測定されるまでの時間からブロッ

¹ 筑波大学コンピュータサイエンス専攻

² 筑波大学システム情報系

a) ksaito@iplab.cs.tsukuba.ac.jp

b) shizuki@cs.tsukuba.ac.jp

c) kawaguchi@cs.tsukuba.ac.jp

d) shin@cs.tsukuba.ac.jp

クの段数を識別する。また、回路内において多重反射を起こすことにより、複数種類のブロックを識別する。我々のシステムは、パルスを入力および反射波の測定をブロック構造物の底面のみにおいて行うため、見えない位置にあるブロックを識別できる。また、ブロックにバッテリーを内蔵しないため、バッテリー交換を必要としない。さらに、能動素子に比べてコイルおよびコンデンサは安価であることから、ブロックの作製コストを下げられる。そして、測定対象をパルス波の反射波とすることにより、距離に対する測定量の減衰を抑えることができるため、磁気を用いるシステムに比べて多段多種のブロックから構成される構造物の識別ができる。

本研究において、我々はブロック構造を TDR を用いて識別するための回路を設計した。また、設計した回路を内蔵したブロック、TDR の測定器、および識別のためのソフトウェアを実装した。さらに、ブレッドボード上に作製したブロックが形成する回路の等価回路を用いて、識別精度の調査実験を行った。本稿では、回路設計、システムの実装および実験結果を報告する。

2. 関連研究

本研究におけるシステムは TDR を用いてブロック構造を識別する。本節において、これまでになされてきたブロック構造識別システムを述べる。また、本研究と同様に、TDR を用いたインタラクション技術の研究を述べる。

2.1 ブロック構造識別システム

ブロック構造識別システムとして、電子回路を内蔵するシステム、カメラを用いるシステム、および磁気を用いるシステムが提案されてきた。

2.1.1 電子回路を内蔵するシステム

ブロックに内蔵したマイクロコントローラ、距離センサ、およびジャイロセンサ等の電子回路を用いて、各ブロックの角度またはブロック同士の接続状態を識別することにより、ブロック構造識別を行うシステムが提案されてきた。Gorbet ら [6] は正三角形の板に内蔵したマイクロコントローラを用いて板の接続状態を識別することにより、板を組み合わせてできる構造物の形状を識別するシステムを開発した。また、Anderson ら [1] は直方体のブロックにマイクロコントローラを内蔵し、また、マイクロコントローラ同士を通信させることにより、ブロック構造を識別するシステムを開発した。Ando ら [2] は、ブロックの各面にマトリクス上に敷き詰めた赤外線 LED およびフォトトランジスタを用いることにより、積み木のように任意の位置および角度にて積み重ねたブロック構造を識別するシステムを開発した。これらのシステムは、複雑な構造を識別できる一方、能動素子を動作させるためのバッテリーをブロックに内蔵する。そのため、バッテリー交換作業を必要とす

る。この問題を解決するため、Hsieh ら [8] はブロックに複数取り付けられた RFID タグを、ブロック同士の接続によって動作するスイッチとして用いることにより、動作するタグの ID から積まれたブロックの種類および位置を識別するシステムを開発した。このシステムではバッテリーが不要な一方、タグを読み取れる距離に制限があるため、識別可能なブロックの積み重ね段数に制限がある。我々の研究も同様に電気電子回路をブロックに内蔵するものの、これらの研究とは異なり、ブロックには受動素子のみを内蔵することによりブロック構造の識別を行う。

Chan ら [4] は静電容量式タッチパネル上のブロック構造を識別するシステムを開発した。このシステムでは、ユーザがブロックに触れることにより、ブロックに内蔵した導体を介してブロック構造に応じたタッチ点がタッチパネル上に生じる。また、静電容量測定を用いた他のシステムとして、吉田ら [16] のシステムがある。吉田らは、積み重ねられた静電容量を持つブロックの段数を、静電容量測定により識別するシステムを開発した。我々の研究も吉田らのシステムと同様に受動素子をブロックに内蔵する。一方、我々の研究においては、静電容量測定ではなく TDR によって測定される波形をブロック構造識別に用いる。

2.1.2 カメラを用いるシステム

Miller ら [12] および Gupta ら [7] は深度カメラを用いてブロック構造を識別するシステムを開発した。このシステムのメリットとして、各ブロックの色および形状を識別可能であること、ブロックへの細工が必要ないことが挙げられる。一方、ブロック自体によるオクルージョンによって、カメラから見えない位置にあるブロックを識別できない。この問題を解決するために、Baudisch ら [3] はグラスファイバおよびマーカによって構成されたブロックを用いた。カメラを用いて撮影したブロック底面のマーカの見え方の違いから、ブロック構造を識別する。我々の研究では、ブロックに内蔵される回路の測定を構造識別に使用することにより、オクルージョンの問題を解決する。

2.1.3 磁気を用いるシステム

磁気を用いて、ブロック構造を識別するシステムが提案されている。Liang ら [11] は、タブレット端末上に置かれた磁石内蔵ブロックの磁気を、液晶パネルの裏に取り付けた磁気センサアレイによって測定することにより、組み合わせたブロックの形状を識別するシステムを開発した。ただし、Liang らのシステムにおいて識別可能な形状は 2 次元形状であるため、ブロックの高さ方向への積み重ねは識別できない。Ikegawa ら [10] は磁気センサを用いることにより、磁石が内蔵されたブロックの 3 次元構造を識別するシステムを開発した。さらに柳原ら [17] は、ブロック内の磁石の向きを変えることにより、Ikegawa らのシステムを用いて種類識別を行うことを検討した。これらの研究は、ブロックが浮いている状態および空洞を持つ構造を識別可

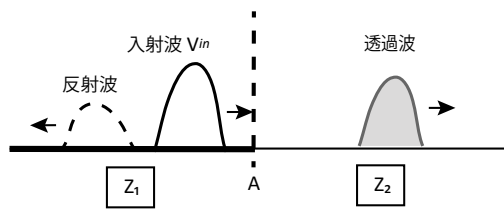


図 2 反射の原理.

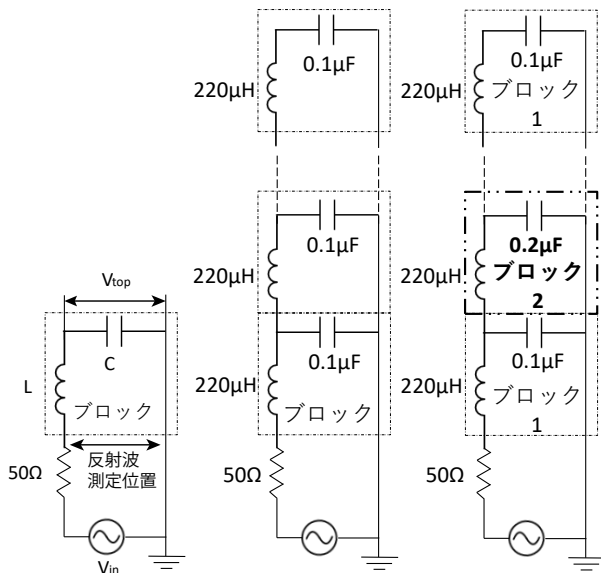


図 3 設計したパルス遅延回路. 左: 1つのブロックによって形成される遅延回路, 中央: 複数段のブロックによって形成される遅延回路, 右: 2種類のブロックによって形成される遅延回路.

能な一方、センサによる磁気の測定範囲が限られているため、段数が多くなるほど識別精度が低くなる。また、地磁気の影響を受けるため、システムの向きおよび使用場所を変えるたびにキャリブレーションが必要となる。我々のシステムは、ブロックに内蔵される回路の測定を構造識別に使用するため、環境の影響を受けずに安定したブロック構造の識別を可能とする。

2.2 TDR を用いたインタラクション技術

TDR は断線および短絡などのケーブルの状態を識別するために開発された技術である。一般に、インピーダンスの不連続点を持つケーブルにパルスを入力した際、パルスの一部は不連続点において反射されて入力側に戻る。TDR は、この反射波の形状および反射波が観測されるまでの時間からケーブルに起きている問題の原因および位置を推定する。

ケーブルのインピーダンスは人体の接触によって変化することから、TDR を用いてタッチセンシングが可能である。Wimmer ら [15] は TDR を用いた変形可能なマルチタッチセンサを開発した。また、Duong ら [5] は TDR を用いた任意の 2 次元形状を持つタッチセンサを作製する手

法を提案した。さらに、Hughes ら [9] は TDR を用いて、導電布へのタッチセンシングを行った。また、人体だけではなく物体が電極に触れることによりインピーダンスの変化を起こすことを利用することによって、Puentes ら [14] はベルトコンベア上の物体の位置の推定に TDR を用いる方法を提案した。我々の研究も Puentes と同様にタッチセンシングではなく物体のセンシングに TDR を用いる。一方、我々はセンシング対象であるブロックにインピーダンスが不連続となるように回路を内蔵することによって、ブロックの段数および種類の識別を行う。

3. 識別原理

TDR [13] に基づくブロック構造の識別原理、およびブロックに内蔵するパルス遅延回路を説明する。

3.1 Time Domain Reflectometry に基づくブロック構造の識別原理

TDR はケーブルをテストするために開発された手法である。ケーブルにパルス波を入力した際に観測される反射波を測定することにより、断線およびショートなどのケーブルの状態およびその位置を識別する。ケーブル内における反射波の反射係数は以下の式で表される。

$$r = \frac{Z_2 - Z_1}{Z_2 + Z_1} \quad (1)$$

図 2 におけるある地点 A から見て、入力側のインピーダンスを Z_1 および出力側のインピーダンスを Z_2 としたとき、 $Z_1 \neq Z_2$ の場合に反射が起きる。また、その時の反射波の電圧は入力電圧を V_{in} とすると、 rV_{in} となり、透過波の電圧は $(1-r)V_{in}$ となる。さらに、透過波は別の不連続点において反射する。このことから TDR は複数カ所のインピーダンスの不連続点を一度に識別できる。

我々は、ブロック構造によって異なる反射が起きるような回路を設計した。これにより、測定した回路の反射波を用いて、ブロック構造を識別する。

3.2 パルス遅延回路

導線内の電気の伝搬速度は材質にもよるが、内部導体に銅、誘電体にポリエチレンを用いた同軸ケーブルの場合、約 1.8×10^8 m/s である。そのため、ブロックに内蔵可能な数センチのケーブル長における反射波を測定するためには、GHz 帯のサンプリングレートが必要となる。GHz 帯のサンプリングレートを持つ測定器は大型かつ高価である。この問題を解決するために、我々はコイルおよびコンデンサから構成されるパルス遅延回路を設計した (図 3)。パルスを遅延させることにより、10MHz 程度のサンプリングレートの安価な測定器によって反射波の測定が可能となる。この回路を形成するために、1つのブロックにコイルおよびコンデンサをそれぞれ 1 つずつ内蔵することとし

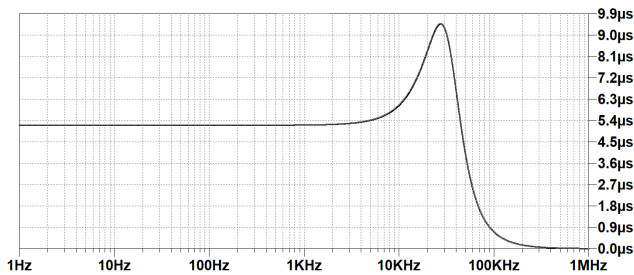


図 4 設計したパルス遅延回路の群遅延特性.

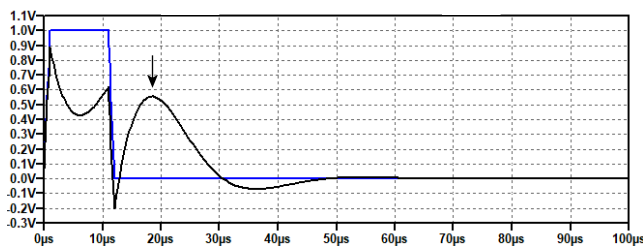


図 5 設計したパルス遅延回路にパルス (青) を入力した際に観測される波形 (黒).

た. このブロックは, 積み重なると, 図 3 中央の回路を形成する.

また, 図 3 における V_{top} の位置を開放とすることにより, 積まれたブロックの最上部において反射が起きるように設計した. この回路における遅延時間は次のように計算できる. まず, (図 3 左) において入力電圧を V_{in} , 最上部における電圧を V_{top} とした時, ω を角周波数とするとその比は次式で表される.

$$\frac{V_{top}}{V_{in}} = \frac{\frac{1}{j\omega C}}{R + j\omega L + \frac{1}{j\omega C}} \quad (2)$$

この $\frac{V_{top}}{V_{in}}$ の位相は次のようになる.

$$\phi(\omega) = \angle \frac{V_{top}}{V_{in}} = \tan^{-1} \frac{-j\omega RC}{1 - LC\omega^2} \quad (3)$$

また, 1 周期時間に対する角度の比である位相遅延を $T_d(\omega)$ とすると,

$$T_d(\omega) = -\frac{\phi(\omega)}{\omega} \quad (4)$$

となる. 群遅延 $T_{gd}(\omega)$ は位相遅延の微分型になることから,

$$T_{gd}(\omega) = -\frac{d\phi(\omega)}{d\omega} \quad (5)$$

となる.

今回我々はこの群遅延をもとに, 1 V, 1 kHz のデューティ比 1 % のパルスを入力した際に, 反射波がパルス幅 1 つ分 ($10 \mu\text{s}$) 遅延するように L および C の値を決定した. ここで, 入力パルスは測定可能な限り高い周波数のパルスとした. 高い周波数を用いることにより, L および C の値を小さくすることができる. その結果, 現実の L および C が持つ直流抵抗成分を減らし, パルスの減衰を防ぐ

ことができる. また, L および C の比率は同軸ケーブルが持つインダクタンスおよび静電容量の比 (2500:1) に近い値を用いることとした. ここで, $L = 250 \mu\text{H}$ は単一の素子として存在しないため, $L = 220 \mu\text{H}$ および $C = 0.1 \mu\text{F}$ を用いることとした. $T_{gd}(\omega)$ に $L = 220 \mu\text{H}$ および $C = 0.1 \mu\text{F}$ を代入して計算すると, 図 4 に示す群遅延特性になる. この群遅延特性は V_{in} から V_{top} までの遅延時間を表している. 1 kHz のデューティ比 1 % のパルスを入力した場合, $5 \mu\text{s}$ 遅延する. 反射波の測定位置は, V_{in} と同じ位置であることから図 4 に示す群遅延特性の 2 倍遅延する. 設計した回路 (図 3 左) に対し, 1 V, 1 kHz のデューティ比 1 % のパルスを入力した際に V_{in} の位置において観測される波形のシミュレーション結果を図 5 に示す. 図 5 の矢印の位置に反射波が確認でき, かつパルス幅 1 つ分 ($10 \mu\text{s}$) 程度遅延していることが確認できる.

さらに, 我々は回路内に多重反射を起こすことによってブロックの種類を識別できるようにするために, 静電容量の異なるブロック 2 を作製することにした (図 3 右). シミュレーション結果から透過と反射のバランスが最も良い $C = 0.2 \mu\text{F}$ を静電容量に用いることにした. 異なる 2 種類のブロックが連続して積み重なった際に, インピーダンスが不連続となり多重反射が起きる. また, 多重反射が起きる位置によって, 観測される波形におけるピークの高さ, 位置および数が異なるため, 2 種類のブロックの識別が実現できる. さらに, ブロックに内蔵するコンデンサの種類を増やすことによって, 3 種類以上のブロックの識別が可能となる.

4. 実装

我々のシステムは, ユーザが積み重ねたブロックの構造を識別し, その識別結果を 3D モデルとして描画する. システムはコンデンサおよびコイルを内蔵したブロック (図 6), パルス波を入力し, 反射波を測定するハードウェア (図 7), PC 上において動作する波形データ取得および 3D モデル描画ソフトウェア (図 8) から構成される. 本節では, これらの構成要素の詳細を述べる.

4.1 ブロック

我々は, コンデンサおよびコイルを内蔵したブロックを作製した (図 6). 回路を内蔵するための箱 (幅 2 cm, 奥行 2 cm, 高さ 1.3 cm) およびふたを PLA 樹脂にて 3D プリントした (図 6a および b). ブロック同士を接続するための電極には 5 本のピンソケット (MAC8 製 WD-15) を用いた. コンデンサ, コイルおよび電極を図 3 と等価な回路を形成するように, $1.4 \times 1.4 \text{ mm}^2$ に切り出したユニバーサル基盤へ取り付けられた (図 6c および d). ブロックの周辺部にある 4 つの電極がグランドに接続され, 中心部にある電極が V_{in} に接続される (図 6e). 今回, 2 種類のブ

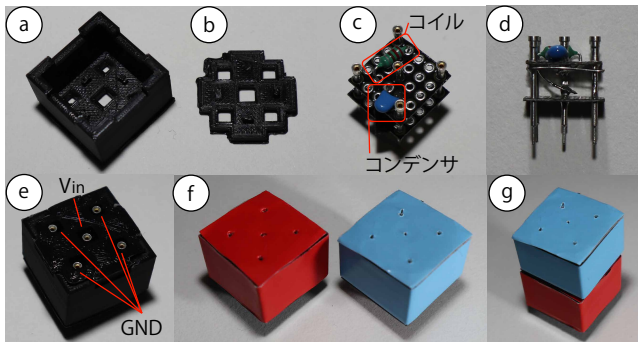


図 6 ブロックの構成. a) 回路を内蔵する箱, b) ふた, c) 内蔵する回路, d) 内蔵する回路の側面, e) 組み立てたブロック, f) 色分けしたブロック, g) 積み重ねたブロック.

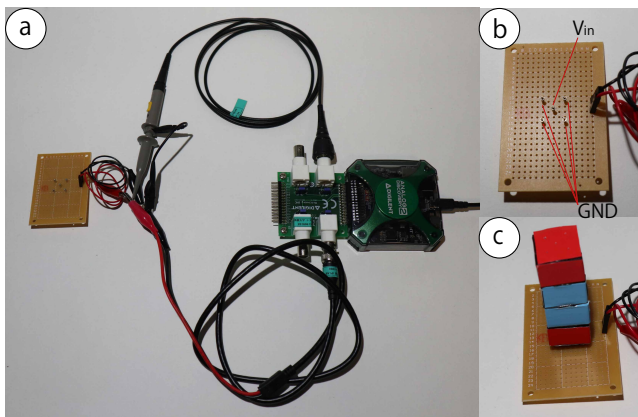


図 7 TDR 測定ハードウェア. a) 全体, b) ブロック接続用台座, c) 台座にブロックを接続した様子.

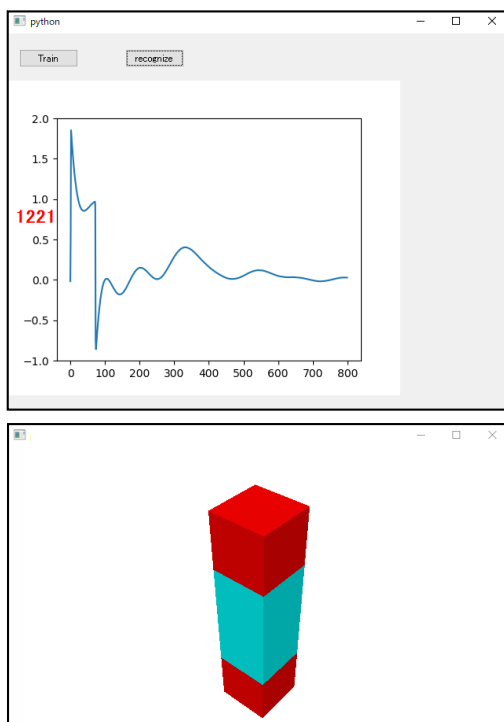


図 8 作製したソフトウェア. 上) ブロックを 1221 の順に積んだ際の波形データ取得, 学習および識別ウィンドウ, 下) 3D モデル描画ウィンドウ.

ロックを作製した. 作製したブロックを, 赤 ($C = 0.1 \mu\text{F}$, $L = 220 \mu\text{H}$) および青 ($C = 0.2 \mu\text{F}$, $L = 220 \mu\text{H}$) の 2 種類にコンデンサの値によって色分けした (図 6f).

4.2 TDR 測定ハードウェア

パルス波を入力し, 反射波を測定するために, 信号発生器およびオシロスコプの 2 つの機能を持つ複合測定器である Analog Discovery 2 を使用した (図 7a). また, 測定器とブロックを接続するための台座を作製した. 台座には 5 つの電極を取り付けた (図 7b). このうち, 周辺部の 4 つの電極は測定器のグランドに接続し, 中心部の 1 つを V_{in} に接続した. 台座を介してブロックに対して, 2V, 1kHz, デューティ比 1% のパルス波を入力し, 入力位置において反射波を測定する. また, 測定のサンプリング周波数を 7MHz とした.

4.3 ソフトウェア

積み重ねられたブロックからの反射波 (以降, 波形データ) を取得し, 波形データの学習および識別を行い, 識別した構造の 3D モデルを描画するソフトウェアを PC 上に実装した (図 8). アプリケーションの実装には Python 3.6.5 を用いた. また, TDR 測定ハードウェアを PC 上から制御するために WaveForms SDK, 波形データを分類するために Python の機械学習ライブラリである scikit-learn, GUI アプリケーション実装のために PyQt5 を用いた.

積み重ねられたブロックの構造をしきべつするには予め波形データを取得し, 学習を行う必要がある. その手順は次の通りである. なお以降において数字の 1 および 2 はブロックの種類を, 数字の並びはブロック構造を表す (例として, 122 は最上部に種類 1, 中央に種類 2, 最下部に種類 2 のブロックが積まれた状態) を表す. まず, ソフトウェアの起動後に r キーが押されると, ソフトウェアは TDR 測定ハードウェアとの通信を開始する. 次に, a キーが押されると, 7MHz のサンプリング周波数において, 入力パルスの立ち上がりを基準として $114 \mu\text{s}$ までの波形 (800 点の電圧値) を 120 個取得する (学習用 20 個, 調査用 100 個). ここで, サンプリング時間 ($114 \mu\text{s}$) は 10 段積み重ねたブロックの反射波が測定できる時間とした. これを CSV 形式において保存する. データの保存が終了すると, 取得した波形のグラフを GUI に表示する. ユーザは波形データの取得を, 台座に何も置かない状態, a キー, 1, a キー, 2, a キー, 11, a キー, 12, a キー, ... の順にブロックを積み, a キーを押すことを識別したい構造まで繰り返すことにより行う. 各構造 20 個の波形を学習用とし, 100 個は識別精度の調査用とする. 次に, training ボタンが押されると, 学習用データを使って識別用モデルを生成する. なお, 今回は識別器として Support Vector Machine (SVM) を用いた.

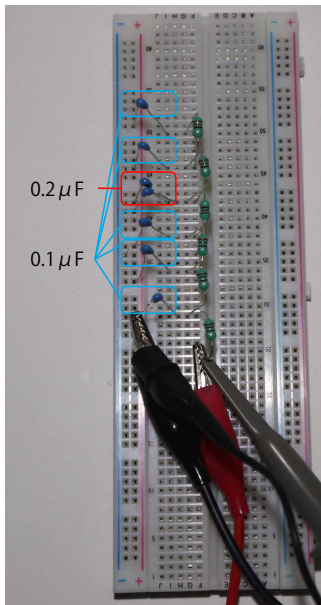


図 9 ブレッドボード上に作製した 112111 のブロックの等価回路。

表 1 0-N 段目までの波形の識別精度。

	0-1 段	0-2 段	0-3 段	0-4 段	0-5 段	0-6 段
精度 [%]	100	100	100	100	99.5	99.0

また、識別結果に対応した 3D モデルを表示する手順は次の通りである。recognize ボタンが押されるとソフトウェアは TDR 測定ハードウェアからリアルタイムに波形を取得し、識別用モデルを用いて識別する。識別後、取得した波形のグラフおよび識別結果をウィンドウに表示し（図 8 上）、別のウィンドウに識別結果に対応する 3D モデルを表示する（図 8 下）。

5. 識別精度の調査実験

我々は検討したシステムの識別精度を調査するために、ブロックが形成する回路の等価回路を用いて波形の測定を行い、その波形を SVM を用いて識別させる実験を行った。

5.1 実験方法

ブレッドボード上に 2 種類のブロック（種類 1: $C = 0.1 \mu\text{F}$, $L = 220 \mu\text{H}$; 種類 2: $C = 0.1 \mu\text{F} \times 2 = 0.2 \mu\text{F}$, $L = 220 \mu\text{H}$ ）を 0-6 段目まで一列に積み上げた際にできる 127 個の等価回路を作製した（図 9）。作製した回路に対し、2V, 1kHz, デューティ比 1% のパルスを入力した。サンプリング周波数 7MHz において、入力パルスの立ち上がりから 800 点（114 μs 分）の電圧値を各回路につき 120 個取得した。そのうち 20 個を学習に、100 個をテストに用いた。学習用データを用いて、最大 1 段を識別するためのモデル（すなわち、ブロックなし、種類 1、種類 2 の最初の 20 個ずつを学習データとしたモデル）、最大 2 段を識別するためのモデル（すなわち、ブロックなし、1、

2、11、12、21、22 の最初の 20 個ずつを学習データとしたモデル）など、最大 6 段を識別するためのモデルまでの 6 つのモデルを作成した。作成したモデルに対し、学習させた最大の段数までのテスト用の波形データを各回路につき 100 個入力し、識別精度を調査した。

5.2 実験結果

識別精度を表 1 に示す。全 12700 個のデータの内、誤識別となったのは 116 個であった。誤識別された 116 個全ては 5 段または 6 段のデータであった。また、このうち 85 個が上から 2 番目の種類、14 個が上から 3 番目の種類が誤識別されていた。さらに、116 個の内、10 個が 6 段から 5 段に誤識別され、7 個が 5 段から 6 段に誤識別された。

6. 議論および今後の課題

我々のブロックシステムに関する議論および今後の課題を述べる。

6.1 識別精度の向上

誤識別されたデータの内、73% が上から 2 番目の種類の識別誤りであった。これらのデータの内、6 段かつ上から 2 番目の種類の異なる 2 つの波形（222222 と 212222 など）を観察したところ、最後に現れる山なりの波形（最上端における反射波）の幅が 2 つの波形において異なることを確認した。つまり、誤識別されたデータを最上端における反射波の形状の違いを用いて識別できる可能性がある。識別誤りが生じたのは、2 つの波形の差がわずかであったことが原因であると考えられる。また、誤識別されたデータは 5 段および 6 段のデータであることから、反射波が測定位置に到達するまでに減衰したことが誤識別の主要な原因であると考えられる。この問題は、より高い入力電圧を用いること、または出力電圧を増幅することにより、解決される可能性がある。

また、今回の識別精度の調査実験はブレッドボード上に形成した等価回路を用いて行ったため、実際に作製したブロックを用いて識別精度の調査を行う必要がある。ただし、ブレッドボード上に作製した回路から取得した波形データを学習データとした最大 6 段までの識別用モデルに対し、実際に作製したブロックから取得した波形データ（1, 2, 122, 121, 1221 の 5 つのデータ）を入力したところ、正しい識別ができた。このことから、本システムには、素子の持つ誤差およびブロック同士の接触抵抗などに大きく影響されずにブロック構造を識別できる可能性がある。

6.2 実装の変更

現在一列に積み重なった構造のみの識別が可能であるため、複数列の配置ができるように台座にブロックを接続するための電極を増やすことが必要である。また、電極を増

やした場合、測定器の接続先を測定したい電極に切り替える必要がある。接続の切り替えにPCまたはマイコンを用いて切り替えが可能なスイッチICを使用した場合に、反射波の形状が変化するかどうか、また変化するとしてどのように変化するかなどを調べる必要がある。

さらに、波形の出力および測定に現在は AnalogDiscovery2 を用いているが、小型マイコンを用いて実装する方法について調査する。これにより、更なる小型化および作製コストの低減を目指す。

7. まとめ

我々は TDR を用いてブロック構造を識別するブロックシステムを検討した。検討したシステムは、コイルおよびコンデンサを内蔵したブロックを用い、積み重ねられたブロックに対してパルス波を入力し、その反射波の波形を SVM にて識別することにより、ブロック構造を識別する。本稿において、我々はこのブロックシステムの原理および設計を検討した。さらに設計に基づいたブロックシステムの実装を行った。そして、ブレッドボード上に作製した回路を用いた識別精度の調査実験を行った。その結果、2種類のブロックが6段までに形成する全127個の回路の等価回路の識別精度は99.0%であった。今後は、識別精度の悪い特定の構造を識別する手法、および複数列のブロックを識別する手法について検討する。

参考文献

- [1] David Anderson, James L. Frankel, Joe Marks, Darren Leigh, Eddie Sullivan, Jonathan Yedidia, and Kathy Ryall. Building Virtual Structures with Physical Blocks. In *Proceedings of the 12th Annual ACM Symposium on User Interface Software and Technology*, UIST '99, pp. 71–72, New York, NY, USA, 1999. ACM.
- [2] Masahiro Ando, Yuichi Itoh, Toshiki Hosoi, Kazuki Takashima, Kosuke Nakajima, and Yoshifumi Kitamura. StackBlock: Block-Shaped Interface for Flexible Stacking. In *Proceedings of the Adjunct Publication of the 27th Annual ACM Symposium on User Interface Software and Technology*, UIST '14 Adjunct, pp. 41–42, New York, NY, USA, 2014. ACM.
- [3] Patrick Baudisch, Torsten Becker, and Frederik Rudeck. Lumino: Tangible Blocks for Tabletop Computers Based on Glass Fiber Bundles. In *Proceedings of the 28th Annual ACM Conference on Human Factors in Computing Systems*, CHI '10, pp. 1165–1174, New York, NY, USA, 2010. ACM.
- [4] Liwei Chan, Stefanie Müller, Anne Roudaut, and Patrick Baudisch. CapStones and ZebraWidgets: Sensing Stacks of Building Blocks, Dials and Sliders on Capacitive Touch Screens. In *Proceedings of the 30th Annual ACM Conference on Human Factors in Computing Systems*, CHI '12, pp. 2189–2192, New York, NY, USA, 2012. ACM.
- [5] Minh Quan Duong, Yoshihiro Kawahara, and Tohru Asami. Design of Touch-sensitive Surface with Arbitrary Shape Based on Time-Domain Reflectometry Using Inkjet Printing. In *Proceedings of 2014 IEEE Radio and Wireless Symposium*, RWS 2014, pp. 16–18, 2014.
- [6] Matthew G. Gorbet, Maggie Orth, and Hiroshi Ishii. Triangles: Tangible Interface for Manipulation and Exploration of Digital Information Topography. In *Proceedings of the 16th Annual ACM Conference on Human Factors in Computing Systems*, CHI '98, pp. 49–56, New York, NY, USA, 1998. ACM.
- [7] Ankit Gupta, Dieter Fox, Brian Curless, and Michael Cohen. DuploTrack: A Real-time System for Authoring and Guiding Duplo Block Assembly. In *Proceedings of the 25th Annual ACM Symposium on User Interface Software and Technology*, UIST '12, pp. 389–402, New York, NY, USA, 2012. ACM.
- [8] Meng-Ju Hsieh, Rong-Hao Liang, Da-Yuan Huang, Jheng-You Ke, and Bing-Yu Chen. RFIBricks: Interactive Building Blocks Based on RFID. In *Proceedings of the 36th Annual ACM Conference on Human Factors in Computing Systems*, CHI '18, pp. 189:1–189:10, New York, NY, USA, 2018. ACM.
- [9] Dana Hughes, Halley Profita, and Nikolaus Correll. SwitchBack: An On-Body RF-Based Gesture Input Device. In *Proceedings of the 2014 ACM International Symposium on Wearable Computers*, ISWC '14, pp. 63–66, New York, NY, USA, 2014. ACM.
- [10] Koshi Ikegawa and Buntarou Shizuki. Tesla Blocks: Magnetism-Based Tangible 3D Modeling System Using Block-Shaped Objects. In *Proceedings of the 30th Australian Conference on Computer-Human Interaction*, OzCHI '18, pp. 411–415, New York, NY, USA, 2018. ACM.
- [11] Rong-Hao Liang, Liwei Chan, Hung-Yu Tseng, Han-Chih Kuo, Da-Yuan Huang, De-Nian Yang, and Bing-Yu Chen. GaussBricks: Magnetic Building Blocks for Constructive Tangible Interactions on Portable Displays. In *Proceedings of the 32nd Annual ACM Conference on Human Factors in Computing Systems*, CHI '14, pp. 3153–3162, New York, NY, USA, 2014. ACM.
- [12] Andrew Miller, Brandy White, Emiko Charbonneau, Zach Kanzler, and Joseph J. LaViola Jr. Interactive 3D Model Acquisition and Tracking of Building Block Structures. *IEEE Transactions on Visualization and Computer Graphics*, Vol. 18, No. 4, pp. 651–659, April 2012.
- [13] Bernard M. Oliver. Time Domain Reflectometry. *Hewlett-Packard Journal*, Vol. 15, No. 6, pp. 1–7, February 1964.
- [14] Margarita Puentes, Bernd Stelling, Martin Schüßler, Andreas Penirschke, Christian Damm, and Rolf Jakob. Dual Mode Sensor for Belt Conveyor Systems Based on Planar Metamaterials. In *Proceedings of the 8th Annual IEEE Conference on Sensors*, pp. 487–491, 2009.
- [15] Raphael Wimmer and Patrick Baudisch. Modular and Deformable Touch-Sensitive Surfaces Based on Time Domain Reflectometry. In *Proceedings of the 24th Annual ACM Symposium on User Interface Software and Technology*, UIST '11, pp. 517–526, New York, NY, USA, 2011. ACM.
- [16] 吉田有花, 志築文太郎, 田中二郎. Capacitive Blocks: 静電容量に基づくブロックシステム. 第23回インタラクティブシステムとソフトウェアに関するワークショップ論文集, pp. 1–6. 日本ソフトウェア科学会, 2015年12月.
- [17] 柳原直貴, 清佑輔, 志築文太郎. 磁力の異なるブロックを用いた種類の認識可能なブロック構造物認識システム. インタラクシオン 2020 論文集, pp. 236–241. 情報処理学会, 2020年3月.