

嶋田 強志 沖野 日出樹 高橋 隆一 吉田 典可

広島市立大学 情報科学部 情報工学科

1 はじめに

ノイマンマシンの内部にデータ駆動型の演算ユニットを搭載して高速化するという考えは古く、IBM 360/91に用いられたTomasuloのアルゴリズム [1],[2]にまで遡る [3],[4]。半導体技術の進歩により既に38Mトランジスタのマイクロプロセッサが出荷される時代を迎えている。データ駆動型ノイマンマシン (DDNM) は、10Mゲートを越える規模を前提として広いメモリバンド幅を確保し、内部的に1024個以上の演算セルからなるデータ駆動型の演算ユニットを具備することによって、単一のプロセスに対しては数百の命令を同時発行可能なスーパースカラプロセッサとして動作することを目標とする大規模な単一のコンピュータである。

DDNMアーキテクチャにおいては、整数ベンチマーク (SPECint95) で評価した場合は基本ブロック長の長い機械語を対象とする方が高い命令レベル並列度を期待できること [5]、浮動小数点ベンチマーク (SPECfp95) で評価すると、整数ベンチマークより1桁少ない分岐予測数で同じ並列度を期待できるが、高い並列度を有する処理は局在しており、複数のプロセスを対象に処理を行うべきであることが分かっている [6]。

演算ユニットは、乗算にWallace Treeを用いた場合で、これを含む1024個の演算セルを10M素子程度で実現できると予想できたが [7]、パケットの受け渡しをする相互結合網は、特に遅延時間の点で構成困難だった。他方で、大規模な構成要素のどれか一つが故障しただけで、全体の機能が停止することは許されないとされた。

本稿では、間接網 (indirect network) の多段網 (multi-stage network) を前提として、相互結合網の耐故障性と規模について考察する。

2 DDNMの概要

図1にDDNMの構成を示す。モジュールフェッチによってノイマン型のプログラムはモジュール単位でフェッチされ、モジュールバッファにとりこまれる。NDDコンバータはノイマン型のプログラムのデータ依存解析を行い、真のデータ依存関係のみを抽出する。プログラムの初期データはパケットマネージャに渡され、演算命令はオペレーションアロケータに渡される。データ駆動型の演算ユニットは、初期データをもとに、指令された演算を依存関係の限界の処理速度で実行する。最終的な結果はパケットマネージャに返され、結果が出力される [4]。

NDDコンバータにおける真の依存関係抽出はレジスタリネーミングに相当していると言える。しかしDDNMにレジスタは存在せず、すべてデータフローグラフ上のアークに変換される [4],[5],[6]。この意味において相互結合網におけるパケット交換はフォワーディングに相当しているといえる。但し小規模に実現する場合は適宜バッファを用意する。

粒度は命令レベルであるという意味において、NDDコ

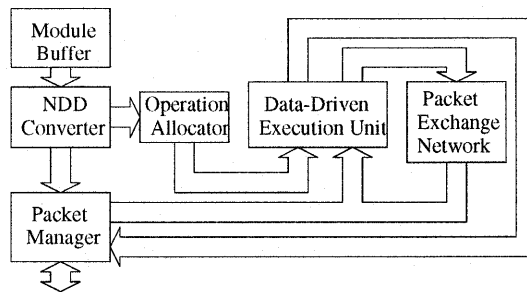


図1: DDNMの構成図

ンバータまわりのすべてをソフトウェアで実現した場合のDDNMは純粋なデータフローコンピュータだと言える。NDDコンバータは並列性の抽出を行うコンパイラでもあり、オペレーションアロケータは並列性を動的に検出するリオーダーバッファだとも言える。

DDNMは、半導体技術の進歩によって可能となった、新たなスーパースカラプロセッサ構築手法の提案だとも言える。この意味においては、レジスタを持たず、フォワーディングしか行わない点が特徴的である。

3 多段網による実現

本稿では相互結合網に多段網を用いた場合を論じる。本稿ではクロスバ網を多段構成した網を多段網と呼ぶ。図2に2入力-2出力のスイッチングユニット (SU) を $\log_2 N$ 段結合した場合を例示する。

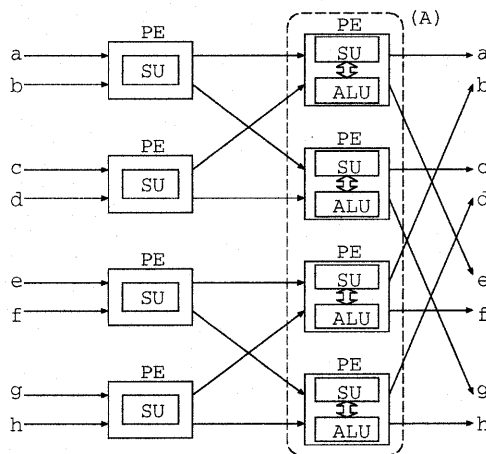


図2: C-Banyan網のトポロジー

4 オペレーションアロケータ

オペレーションアロケータの機能の一つにスケジューリングがある。図3にASAP (As Soon As Possible), ALAP (As Late As Possible) によるスケジューリング [8] を示す。ノードは演算に対応している。

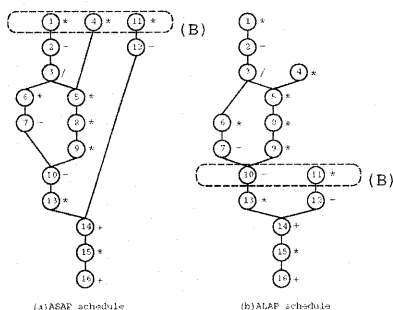


図3: 単純なスケジューリング

図2のCircular-Banyan(C-Banyan)網では(A)で示す1段にのみALUを配置している。図3のステップ単位の演算(B)がこの1段のPEに割り当てられる。2ステップの演算を抽出する場合は2段のPEにALUを配置する。

5 故障診断

相互結合網では配線の負担が一つのボトルネックであり、高信頼化のためにパケット交換とは別系統の配線を付加することはできるだけ避けたい。パケット交換には単一パリティ符号、ALUにはビットスライス構成の2線式論理を用いる方法が考えられる。図4は2線式符号から単一パリティ符号への変換器である。

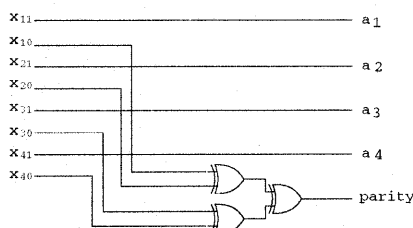


図4: 4対2線式-単一パリティ変換器

変換結果を監視して故障を検出するために、変換器にはコードディスジョイント性が求められる。図4の変換器は単一ビットスライス故障に対してセルフテストングかつフォールトセキュアである。PE間の結線と並行に通信チャネルビットを設け、網全体による巡回符号語での通信をすることによって故障診断が行なえる。64ビット幅のデータパケットと並行に巡回符号の1ビットを送る。変換器の出力で非符号語が検出されたとき、この1ビットに誤りが発生し、最終的に受信される符号語で2重誤りとして検出されれば、網の各段での写像が全単射のとき故障PEを特定できる。

6 評価

C-Banyan網をVerilog-HDLで記述し、Synplify5.0.6で論理合成して、ALLIANCE2.1で配置配線をし、規模と遅延のおよその評価を行なった。評価対象はC-Banyan

網のPEのALU部を除いたSU部である。SUの機能はセルフルーティングによる64ビット幅のパケット転送のみで、バッファは設けず、パケットの衝突による処理機能は含めなかった。

表1: 評価結果

規模	LUTs	合成時間	配線本数	配線時間	周波数 (MHz)
4×2	3251	3.7m	11895	1h18m	28.6
8×3	9980	17.8m	34046	7h33m	25.9
16×4	27133	35.6m	-	-	-

使用したワークステーションはSPARC station5 (主記憶64MByte), OSはSolaris 2.6, テクノロジーは、Xilinx社のVIRTEX,xcv1000,-4とした。合成時間、配線時間はCPU時間である。表1の結果はDDNMの実現が十分に現実的であることを示している。

7 まとめと今後の課題

本稿では、細粒度データ駆動型演算ユニットを内蔵することによる高速化が多段網を用いることで高信頼化を含めて実現可能だという見通しを示した。PEの詳細設計、相互結合網の漸次縮退戦略の模索、オペレーションアロケータの設計と評価、投機実行による高精度分岐予測の実現などが今後の課題である。

参考文献

- [1] Kogge P. M.:The Architecture of Pipelined Computers, McGraw-Hill, New York(1981)
- [2] Hennessy J. L. and Patterson D. A.:Computer Architecture A Quantitative Approach 2nd edition, Morgan Kaufmann Publishers, Inc.(1996)
- [3] 高橋隆一, 吉田典可:" システムのインテリジェント化を支えるデジタル設計教育" 信学誌 Vol.81, No.9, pp.908-912(1998)
- [4] Ryuichi Takahashi and Noriyoshi Yoshida: "Diagonal Examples for Design Space Exploration in an Educational Environment City-1" Proc. 1999 International Conference on Microelectronic Systems Education pp.71-73 (1999)
- [5] 田中 美喜, 谷川 一哉, 高橋 隆一, 吉田 典可:" データ駆動型ノイマンマシン (DDNM) を前提とする整数ベンチマークにおける命令レベル並列度" 第60回情処全大5J-05(2000)
- [6] 村上 和希, 谷川 一哉, 高橋 隆一, 吉田 典可:" データ駆動型ノイマンマシン (DDNM) を前提とする浮動小数点ベンチマークにおける命令レベル並列度" 第60回情処全大5J-06(2000)
- [7] 小椋 祐治, 高橋隆一, 吉田典可: "データ駆動型ノイマンマシン(DDNM)の構築", 第58回情処全大2H-10 (1999)
- [8] 高橋隆一, 吉村猛: "ハイレベルシミュレーションの動向", 信学論 A Vol.J 74-A No.2 pp143-151(1991)