

FPGA を用いた画像処理の高速計算システムの実現

1ZB-04

藤本 健二

丸山 勉

筑波大学 機能工学系

1 はじめに

近年、マイクロプロセッサの処理速度の上昇は目覚ましいものがある。しかし、画像処理のような処理データの極めて多いものをマイクロプロセッサで処理する場合、まだまだ膨大な時間がかかってしまう。

FPGA は、書き換え可能なハードウェアであり、必要とする処理に合わせて回路を再構成することができる。本研究では、マイクロプロセッサが苦手とする処理を行う専用ハードウェアとして FPGA をシステムに組み込み、画像処理の高速化を行うことを考える。FPGA の書き換え可能という特徴を生かし、システム実行中に様々な画像処理を高速に行う。

2 システムの概要

FPGA を専用ハードウェアとしてシステムに組み込むためには、FPGA と PC とのデータ通信を行う必要がある。また、カメラからの入力画像を取り込むために、キャプチャボードと FPGA との通信を行う必要がある。本研究では、PCI バスをを用いてこれを実現する。PCI バスをを用いることでデータ幅 32bit、最大動作周波数 33MHz で通信を行うことが可能である。このシステムでは、RC1000-PP(Celoxica 社製) という FPGA(Xilinx 社製) 搭載の PCI ボード、PXC200 キャプチャボード (imagination 社製)、VC-C4 カメラ (Canon 社製) を用いる。

FPGA に回路データをダウンロードする際には、プログラム実行中に目的の関数を呼び出すだけで実行することができる。このため、システム実行中に何度でも FPGA を書き換えながら様々な処理を行うことができる。本研究では、計算量の非常に多い画像処理の計算を FPGA で行い、PC では通信の制御、回路データのダウンロード、ディスプレイへの画像の表示等を行う。

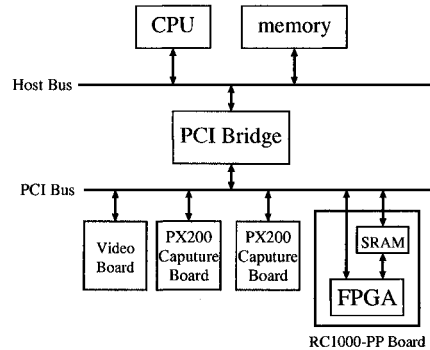


図 1: システム構成

PC と RC1000-PP との通信を行う際には、C 言語のプログラム内で Celoxica 社から提供されている RC1000-PP 専用の関数を用いる。PXC200 から RC1000-PP への通信を行うために、専用の関数を作成する。また、FPGA 側では通信のインタフェースとなる回路を作成する。これらの関数、回路を用いることにより、通信が実現される。

3 ステレオ画像処理

本研究では、画像立体認識の手法の 1 つであるステレオ画像処理を行うシステムを作成する。ステレオ画像処理は、2 枚の画像から物体の距離情報を得るものである。位置をずらした 2 台のカメラから取得された 2 枚の画像に生じる視差を利用することにより、画像中の物体の距離情報が得られる。左右 2 枚の画像を相互相関関数によって比較し類似度を計測することにより、画像中の物体を対応づけ、その距離の差からカメラと物体との距離を計算する。今回は用いるカメラを平行に設置し、平行ステレオで研究を進める。

図 2 に示すように、左画像の 1 点につき、大きさ $(2n+1, 2m+1)$ のウィンドウ (参照画像) を設定し、その点と右画像の同じ行の各点を中心とするウィンドウ (探索画像) との類似度を計る。その中で類似度が最も高いものを対応とする。類似度の評価はさまざまあるが、本研究では、相関値を用いて評価を行う。相関値

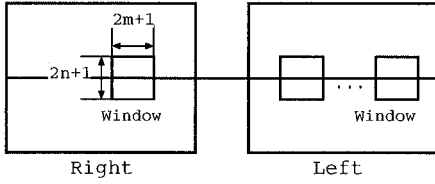


図 2: 相関値による対応づけ

S は次の相関関数によって計算される。

$$S(m_1, m_2) = \frac{\sum_{i=-n}^n \sum_{j=-m}^m (I_1(u_1+i, v_1+j) - \bar{I}_1) (I_2(u_2+i, v_2+j) - \bar{I}_2)}{(2n+1)(2m+1) \sqrt{\sigma^2(I_1) \times \sigma^2(I_2)}} \quad (1)$$

但し、

$$\bar{I}_k = \sum_{i=-n}^n \sum_{j=-m}^m \frac{I_k(u_k+i, v_k+j)}{(2n+1)(2m+1)} \quad (2)$$

と表される。 $I_k (k=1, 2)$ は参照画像または探索画像の各画素値の平均値であり、 $\sigma(I_k)$ は次式によって計算されるその標準偏差である。

$$\sigma(I_k) = \sqrt{\frac{\sum_{i=-n}^n \sum_{j=-m}^m I_k^2(u_k+i, v_k+j)}{(2n+1)(2m+1)} - \bar{I}_k^2} \quad (3)$$

相関値は-1 から 1 までの範囲内にあり、1 に近ければ近いほど、参照画像と探索画像の類似度が高い。相関関数の計算は計算量が膨大なため、この処理を FPGA で行う。その回路化について考察する。

4 相関関数の回路化

1 対の参照画像と探索画像の各画素の相関値を取るための計算を行う回路を作成する。相関関数は上記(1)式であるが、この式の計算をハードウェア化するにあたり、分子と分母それぞれ分けて考察する。

4.1 分子の計算

上記(1)式の分子部分を変形すると、

$$\sum \sum (I_1 \times I_2) - \frac{\sum \sum I_1 \times \sum \sum I_2}{(2n+1)(2m+1)} \quad (4)$$

と表され、 I_1 と I_2 の積の和の項(第 1 項)と和の積の項(第 2 項)になる。そこで、積を求める計算を行う乗算器について考えていく。

各画素値 I_1, I_2 をモノクロ 8bit で表現するため、第 1 項は 8bit × 8bit の計算を繰り返し行うことにな

るので、FPGA 上に 8bit の乗算器を構成する。参照画像と探索画像の大きさをそれぞれ $15 \times 15 (n=7, m=7)$ とするため、8bit × 8bit の乗算器を $15 \times 15 = 225$ 個使用し、並列に計算を行うことになる。この乗算器による計算結果の和をとることにより、第 1 項全体の計算結果を得ることができる。また、第 2 項は 8bit × $15 \times 15 = 8bit \times 225$ 同士の積となるため、16bit の乗算器を使用して計算する。

4.2 分母の計算

上記(1)の分母部分を変形すると、

$$\sqrt{I_1 \cdot I_2 - K(I_1 \cdot \bar{I}_2^2) - K(I_2 \cdot \bar{I}_1^2) + K^2(\bar{I}_1^2 \cdot \bar{I}_2^2)} \quad (5)$$

但し、

$$I_k' = \sum_{i=-n}^n \sum_{j=-m}^m I_k^2(u_k+i, v_k+j) \quad (6)$$

と表され、 $K = (2n+1)(2m+1)$ である。 I_k' は 8bit × 8bit の和であり、8bit 乗算器を 225 個使用し、並列に計算する。

第 1 項は I_k' 同士の積であり、 I_k' は 16bit × 15 × 15 であるため、24bit の乗算器を使用して計算する。第 2、第 3 項は共に I_k' と \bar{I}_k^2 の積であり、 \bar{I}_k は 8bit であるため、8bit × 8bit × 24bit の計算となる。第 4 項は $8^2bit \times 8^2bit$ の計算となるため、8bit の乗算器と 16bit の乗算器で計算する。これらの計算をパイプライン化する。

5 おわりに

FPGA を専用ハードウェアとして用いた画像処理の高速システムについての考察をした。これを実現するため、PC、FPGA、キャプチャボードとの通信について考えた。また、相関値を求める乗算を並列に行い、それぞれの計算をパイプライン処理することで高速化を考えた。今後は、FPGA の再構成可能という特徴を生かして、様々な画像処理用の回路を作成し、このシステムに取り込んでいく。

参考文献

- [1] Virtex 2.5V Field Programmable Gate Arrays, Preliminary Product Specification ver.1.3
- [2] 除剛、辻三郎：3次元ビジョン、共立出版