

～キャッシュを活かしたコーナーターン法の異機種での性能比較～

和泉 秀幸[†] 佐々木 和司[‡] 水野 政治[†] 中島 克人[†]

[†] 三菱電機 (株) 情報技術総合研究所 [‡] 三菱電機 (株) 鎌倉製作所

1 はじめに

SAR(Synthetic Aperture Radar : 合成開口レーダ) は、天候を問わずに、高い分解能で地表を撮像できるセンサである。SAR では、人間が理解可能な画像を生成する処理 (SAR 画像再生処理) が必要になる。この処理は演算量が多いため、我々は、SMP(Symteric Multi-processor) でマルチスレッドプログラムによる処理の並列化 (高速化) を進めている。

SAR 画像再生処理の 1 部分処理であるコーナーターンでは、単純に並列化するとキャッシュミスを起こしやすい。このため、我々は、キャッシュのヒットを考慮したコーナーターンの高速化方法を考え、評価を進めている。ここでは、SUN Enterprise で 1 次評価を、SGI ORIGIN 2000 でより詳細な評価を行い、提案法によってプロセッサ台数を上回るスーパーリニアな高速化や台数効果の改善を確認した [1] [2]。本稿では、ORIGIN と Enterprise での評価結果を比較する。

2 コーナーターン

SAR 画像再生処理は、レンジ方向圧縮処理と、コーナーターンと、アジマス方向圧縮に分けることができる (図 1 参照)。レンジ方向はセンサがマイクロ波を照射する方向であり、アジマス方向はセンサを搭載したプラットフォームの進行方向である。レンジ方向とアジマス方向の圧縮処理では、プロトタイプ試作により、簡単な並列化方法で高速化を行える見込みを得ている [3]。

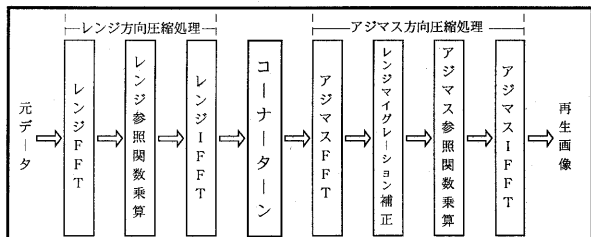


図1 レンジ・アジマス方向

コーナーターンは、各方向での信号処理を効率良く行うために、画像のメモリ上の配置を変更する処理で、逐次処理の場合、全処理時間の 10% 強を占める。図 2 はレンジからアジマス方向への例である。

コーナーターンの並列化を行う時に、処理前の画像を基準に単純に並列化を行うと、書き込み側である処理後の画像側でキャッシュのライトミスを起こしやすい (図 2 参照)。逆に、コーナーターン処理後の画像を基準にすると、読み込み側である処理前の画像側でキャッシュのリードミスを起こしやすい。

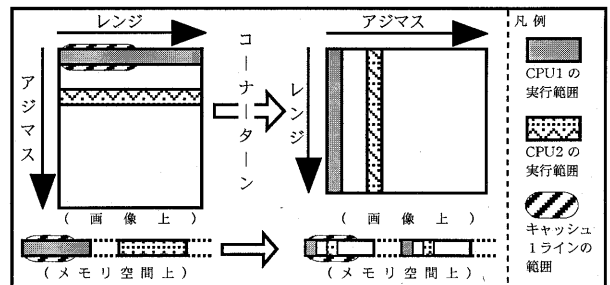


図2 問題となるアクセスパターン

3 並列化方法

コーナーターンでのキャッシュミスを改善するために、我々は、キャッシュのラインにちょうど納まる幅の画素数を 1 辺とする正方形を“画像ブロック”として定義し、この単位で処理をプロセッサに分割してコーナーターンを並列実行する (図 3 参照)。

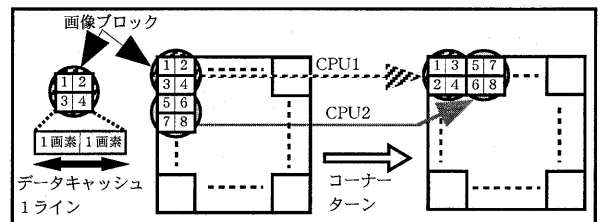


図3 画像ブロック単位でのコーナーターン

階層型のキャッシュの場合、まず、プロセッサに最も近い最上位のキャッシュで画像ブロックのサイズを決定する。その後、下位のキャッシュで、ラインにちょうど納まる幅の“1つ上位のキャッシュの画像ブロック”数を 1 辺とする正方形を画像ブロックとして順次決定する。下位の画像ブロックでは、上位の画像ブロックのコーナーターンを繰り返す形式で実行する。

3.1 対象システムと画像ブロック

本稿では、SGI ORIGIN 2000 と SUN Enterprise450 で評価を行う。ORIGIN は MIPS R10000 × 8CPU 構成、Enterprise は Ultra SPARC II × 4CPU 構成の並列計算機である。ORIGIN は CC-NUMA アーキテク

Parallelization of SAR Image Reconstruction on SMP: Optimizing and Evaluating the Corner-turn by improving cache access for SGI and SUN Work Stations
Information Technology R&D Center, Mitsubishi Electric Corporation, 5-1-1 Ofuna, Kamakura, Kanagawa, 247-8501, Japan

チャだが、マルチスレッドアプリケーションのレベルでは SMP と同様に扱えることから、我々は SMP での並列化の一環として開発を進めている。

両者のデータキャッシュ構成を表 1 に示す。両システムとも 1 画素は 8byte(単精度 float × 2) である。

表 1. キャッシュサイズ

ORIGIN	Line size	Total Size
1st Cache (D-Cache)	32 byte	32 Kbyte
2nd Cache	128 byte	4 Mbyte
Enterprise	Line size	Total Size
1st Cache (D-Cache)	16 byte	16 Kbyte
2nd Cache	64 byte	2 Mbyte

従って、ORIGIN では、1 次キャッシュのラインに納まる 4 画素分のデータを 1 辺とする正方形を「1 次画像ブロック」とする。次に、2 次キャッシュのラインに納まる 4 個分の 1 次画像ブロック (16 画素分) を 1 辺とする正方形を「2 次画像ブロック」とする。同様に Enterprise では、2 画素を 1 辺とする正方形を「1 次画像ブロック」、8 画素を 1 辺とする正方形を「2 次画像ブロック」とする。

4 性能計測

ここでは、レンジ方向からアジマス方向へコーナーターンを行う。プロセッサに分割して実行する単位を、画素、1 次画像ブロック、2 次画像ブロックと変更する。また、処理全体を進める方向を読み込み側 (レンジ方向) と書き込み側 (アジマス方向) に分けて評価する。

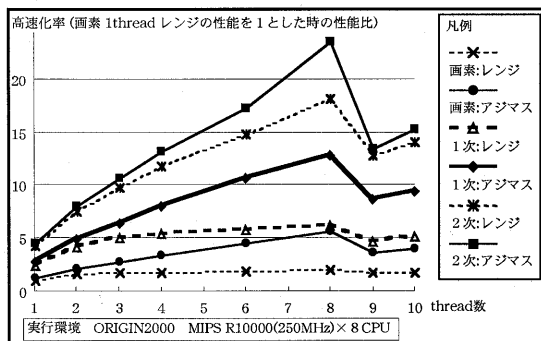


図 4 ORIGIN 計測結果

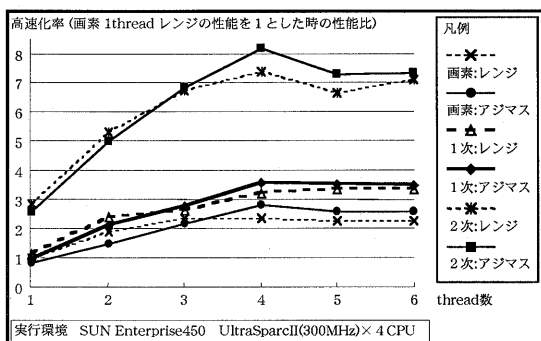


図 5 Enterprise 計測結果

プログラム並列化手段は、簡易スレッドライブラリ SPL(Simple Parallel Library) を利用した [4]。この結果を図 4, 5 に示す。ここでは、それぞれ“画素:レンジ 1thread”の実行性能を 1 とした時の性能比で結果を示す。なお、逐次 (1 スレッド) 処理では、並列化オーバーヘッドを含まない。

この結果、ORIGIN と Enterprise で、画像を分割実行する処理単位では 2 次画像ブロック単位で性能が良く、アクセス方向では、プロセッサ台数の増加に伴い、アジマス (書き込み) 方向の性能が良くなるなど、同じ傾向の結果となった。ただし、次の点で違いがあった。

- Enterprise では、1 次ブロック単位の実行で、ORIGIN と比べて改善量が小さい。これは、両者の 1 次キャッシュサイズの差が原因と考える。
- 処理を進める方向の影響は ORIGIN で大きく、Enterprise では小さい。

処理を進める方向での差は、キャッシュへの書き込みでミスが発生した場合のペナルティが、性能に与えるインパクトの差にあると分析する。これは、ORIGIN のキャッシュサイズが大きいことや、Enterprise は 1 次がライトスルー、2 次がライトバックに対し、ORIGIN は 1 次 2 次キャッシュともライトバックといった、キャッシュの書き込み方式の違いに起因すると考える。さらに、Enterprise は 4CPU の完全な SMP であるのに対して、ORIGIN では 2CPU ずつ搭載したボードを 4 ボード接続した構成の CC-NUMA であることも、影響していると考えられる。

5 まとめ

SAR 画像再生処理のコーナーターン部分処理で、画像ブロック単位での並列実行法を考え、SGI ORIGIN と SUN Enterprise で比較した。両者とも同じ傾向の評価結果を示し、プロセッサ台数を上回るスーパーリニアな高速化を達成できたことから、提案方法が SMP でのコーナーターン方法として有効だと考える。また、両者で性能差があった、処理を進める方向と 1 次画像ブロックでの実行についても、原因を考察した。

参考文献

- [1] 和泉 秀幸 他:SMP での SAR 画像再生処理の並列化 ~ キャッシュを活かしたコーナーターンの高速化~ 第 60 回 情処全国大会 5H-05, 2000.3.
- [2] 和泉 秀幸 他:SMP での SAR 画像再生処理の並列化 ~ キャッシュを活かしたコーナーターン方法と性能評価~, 本会研究会 HPC-82-30, 2000.8.
- [3] 和泉 秀幸 他:SAR 画像再生処理への並列プログラミング 支援環境の適用検討, 第 59 回 情処全国大会 5L-4, 1999.9.
- [4] 福地 雄史 石塚 章子, 和泉 秀幸: マルチプロセッサ対応 UNIX 上での並列プログラム開発支援環境の開発, 第 48 回 情処全国大会 2G-9, 1994.3.