

～MMUアーキテクチャ～

佐藤雅人, 村田裕, 岩崎保男, 毛利篤史

三菱電機(株)情報技術総合研究所

1. はじめに

M32Rは三菱電機(株)の32ビットマイクロコンピュータであり、デジタルカメラ等の組み込み機器用途として多数採用されている。一方、今後市場拡大が予想されるホームネットワーク、カーナビゲーション等に於いては、メモリ管理機能が要求されている。

M32Rの適用拡大を狙い、今回新たにMMUを定義しMMUを持つM32Rとして設計開発を行った。

本稿では、今回我々が開発を行ったMMU内蔵M32RマイクロコンピュータのMMUアーキテクチャについて述べる。

2. M32R MMUアーキテクチャ

2.1 開発方針

本開発は、既存チップへの新規アーキテクチャ導入である為、主に下記事項に留意して開発を行った。

- ・ 現行M32R命令セットアーキテクチャの継承
- ・ 現行M32Rハードウェアアーキテクチャ(パイプライン制御、キャッシュメモリ等)の継承
- 一方、MMUアーキテクチャとして、下記方針に基づいて開発を行った
- ・ ソフトウェア制御TLBによるシンプルなハードウェア構成
- ・ 命令、データTLBの分離によるアクセス競合の回避

また、今回の開発は、システムLSI用CPUコアとしての用途も想定し、可搬性及び再利用容易化の為に、以下の方針に基づいて設計を行った。

Development of M32R with MMU(1)

～MMU Architecture～

Masato Sato, Hiroshi Murata, Yasuo Iwazaki, and Atsushi Mohri

Mitsubishi Electric Corporation,
Information Technology R&D Center

5-1-1 Ofuna, Kamakura, Kanagawa, 247-8501, Japan

- ・ Verilog HDL記述によるシンセサイザブルなCPUコア化
- ・ 将来的なIP化へ向けたHDL記述ルールに沿ったHDL設計

2.2 MMUアーキテクチャ

M32RにてMMUを使用する事により、32ビットのアドレスを仮想アドレスとして扱う事が出来、これにより、仮想記憶をサポートしたOSを搭載することが可能となる。本MMUの主な仕様を下記に示す。

- ・ 最大64エントリのフルアソシアティブ命令TLB及びデータTLB
- ・ TLBミス時のソフトウェアによるアドレス変換処理
- ・ 可変なページサイズ(4K、16K、64K)
- ・ 最大256の多重アドレス空間
- ・ スーパーバイザモード/ユーザモードによる記憶保護

図1にMMU内蔵M32Rブロック構成を示す。

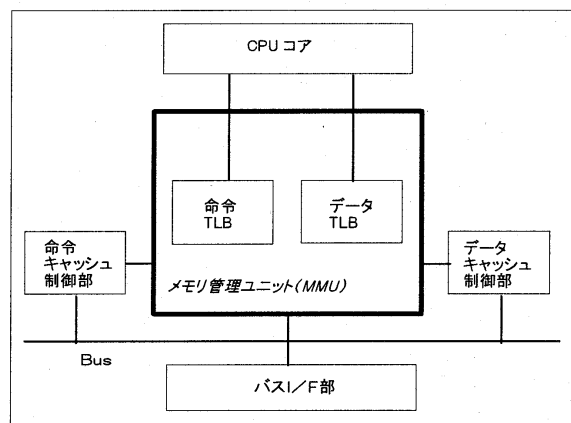


図1 MMU内蔵M32Rブロック構成

(1) アドレス空間

アドレス変換はメモリ空間のみ行い、多重仮想アドレス空間をサポートする。また、プロセス間での不正なアクセスを防止する為、オペレーティングモード毎に異なるメモリアクセス制御を行う。

(2) メモリ管理機構

①アドレス変換方式

CPU で生成される命令アドレス、オペランドアドレスは TLB でアドレス変換され、TLB に変換情報がない場合は例外が発生し、ソフトウェアがアドレス変換を行う。図 2 に TLB によるアドレス変換方式を示す。図 3 にアドレス変換手順を示す。

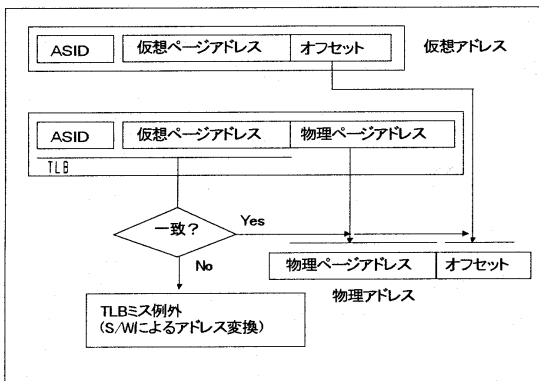


図 2 アドレス変換方式

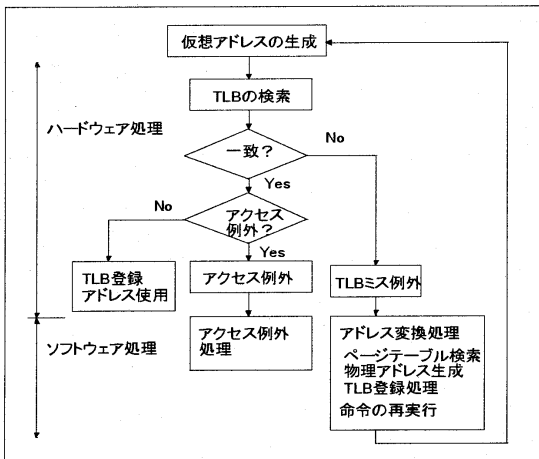


図 3 アドレス変換手順

②TLBの機能及びメンテナンス処理

TLBはハードウェアにより構成され、エントリの一致検出と物理アドレスの生成を行なう。また、下記 TLB メンテナンス機能を持つ。

- ・ TLB リード/ライト処理
- ・ TLB パージ/サーチ処理

TLB エントリをソフトウェアから直接アクセス可能にする為、TLB の各エントリをメモリマッピングする。

TLB ミス時のエントリ置換えアルゴリズムに対するハードウェアサポートは行なわず、エントリのステータス管理、置換え対象エントリ指定はソフトウェアが行なう。

③例外検出機構

TLB により下記例外を検出する。

- ・ TLB ミス例外
- ・ TLB アクセス例外

上記 2 つの例外は今回新たに追加したものである。TLB ミス例外発生時はソフトウェアによりアドレス変換を行なう。

(3) MMU 制御用レジスタ

TLB のメンテナンスや例外処理の為、新規に 10 種類のレジスタを追加した。

(4) 機種依存アーキテクチャ

M32R は内部に、高速メモリである SRAM、DRAM 及び Flash ROM を内蔵可能である。

これらのメモリ内蔵可否等については機種に依存する為、下記仕様についてはシステム起動時にソフトウェアにより認識させる。

- ・ 内蔵 SRAM の容量と先頭アドレス
- ・ 内蔵 DRAM の容量と先頭アドレス
- ・ TLB エントリ数

3. おわりに

MMU 内蔵 M32R マイクロコンピュータの設計開発を行った。本開発に於いて既存チップのアーキテクチャの基本的継承を行なう事により、現行 M32R との互換性を保ちつつ、新規アーキテクチャの導入を行なう事が出来た。また、本開発を HDL ルールに沿ってシンセサイザブルな CPU コア化した事により、システム LSI としての可搬化及び再利用容易性が可能となった。