

N-025

## パイプラインプロセッサ設計教育システム MEIMES-DESIGN の初期開発 Early Development of Microprocessor Design Education System MEIMES-DESIGN

森本 智之十 堤 利幸十  
Tomoyuki Morimoto Toshiyuki Tsutsumi

### 1. 概要

近年、高度なマイクロプロセッサ高速化技術の教育が必要になってきている。しかし、パイプライン処理も含めマイクロプロセッサの設計は複雑で難しく、教育の大前提である「わかりやすい」と矛盾している。そこで、一般には理解が難しいパイプラインプロセッサの設計を簡単に理解できる教育システム MEIMES-DESIGN (MEiji Microcomputer Education System-DESIGN) を開発中である。コンピュータアーキテクチャに重点を置き、非パイプラインプロセッサをパイプライン化させていくことにより、わかりやすさを実現する。

### 2. 研究背景

大学でのマイクロプロセッサ設計教育の必要性が高まってきた。教育用パイプラインプロセッサの開発が行われ、学生実験に用いた研究が報告されている[1][2][3]。マイクロプロセッサ設計技術が高度化してきており、これらの教育システムでは高度な設計技術の教育が行われている。しかし、マイクロプロセッサが高度化してくると、設計技術の教育と同様、高度化された仕様の理解が最も重要になってくると考えられる。

### 3. 研究目的

マイクロプロセッサが持つ仕様をわかりやすく学習できる教育システムはまだ無い。そこで我々の研究室では、マイクロプロセッサを設計するにあたって、マイクロプロセッサの仕様の意味と効果を理解させながら、マイクロプロセッサを設計できる力を簡単に身に付けさせることのできるシステムを開発している。

### 4. 設計教育システム MEIMES-DESIGN

高性能なマイクロプロセッサを設計するためには、様々な高速化技法を理解する必要があるが、中でもパイプライン処理は、高速化技術の基本となる技術である。そこで、一般には理解が難しいパイプラインプロセッサの設計を簡単に理解できる教育システム MEIMES-DESIGN (MEiji Microcomputer Education System-DESIGN) を開発中である。

開発中の MEIMES-DESIGN はマイクロプロセッサの仕様の意味と効果を理解させるため、非パイプラインプロセッサからパイプライン化させていく手法を採用している。非パイプラインプロセッサからパイプライン化する手法を用いることによって、パイプラインプロセッサ設計の仕様の意味と効果を学習することができ、また設計技術力を身

に付けることができる。

MEIMES-DESIGN において、パイプラインプロセッサの元となる非パイプラインプロセッサは(独)情報処理推進機構が定めた COMET I を採用した。COMET I は、マイコンの構造と動作、命令セットが最も簡単である。よって、非パイプラインプロセッサからパイプライン化していくにあたり、仕様の追加、変更をしていくことにより、パイプライン化が持つ意味や効果を学習することに適している。

非パイプラインプロセッサを、図1に示すように簡易パイプライン化、通常パイプライン化、高性能パイプライン化と順次、パイプライン化していく。

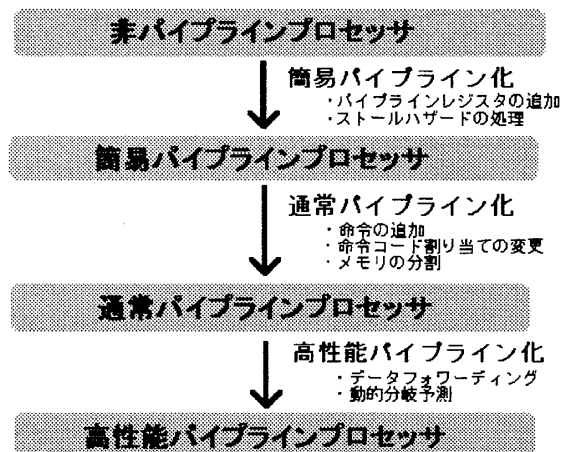


図1 パイプライン化の過程

#### (1) 簡易パイプライン化

簡易パイプライン化では非パイプラインプロセッサを単純にパイプライン動作させるための最小限の仕様変更を行う。具体的には、5段のパイプライン構造にし、パイプラインレジスタの追加と、矛盾無くパイプライン動作させるための制御の変更を行う。最小限のパイプライン化では満足いく速度で動作しないことをシミュレーションによって確認する。パイプラインハザードが大量に発生し、パイプラインをストールさせなければならぬため高速動作せず、高速に動作させるためには工夫が必要であることを学習する。

#### (2) 通常パイプライン化

通常の性能が出るパイプラインプロセッサにするために仕様の追加を行う。通常のパイプライン化ではレジスタ間演算命令の追加、命令コード割り当ての変更および、命令メモリとデータメモリの分割を行う。シミュレーションを行うことによって速度が向上することを確認する。仕様の変更により、制御回路・演算手順の簡単化が行われ、パイプラインハザードのうち構造ハ

ザードが無くなり、データハザードと分岐ハザードだけになることにより、高速に動作することを学習する。

(3) 高性能パイプライン化

高性能なパイプラインプロセッサのために、必要な仕様変更を行う。データハザードと分岐ハザードに注目し、データフォワーディングと動的な分岐予測機構をパイプラインプロセッサに追加する。シミュレーションを行い、高性能パイプラインプロセッサと通常パイプラインプロセッサと比較すると、高性能パイプラインプロセッサはより高速に動作し、非パイプラインプロセッサに比べ2~4倍性能が向上することを学ぶ。データフォワーディングを用いることにより、データハザードが軽減される。動的な分岐予測を用いることにより、分岐成立時のペナルティが低減される。これらのことを通して、高性能なパイプラインプロセッサを設計するには、効率よくパイプラインを動作させることが重要になることを学習する。

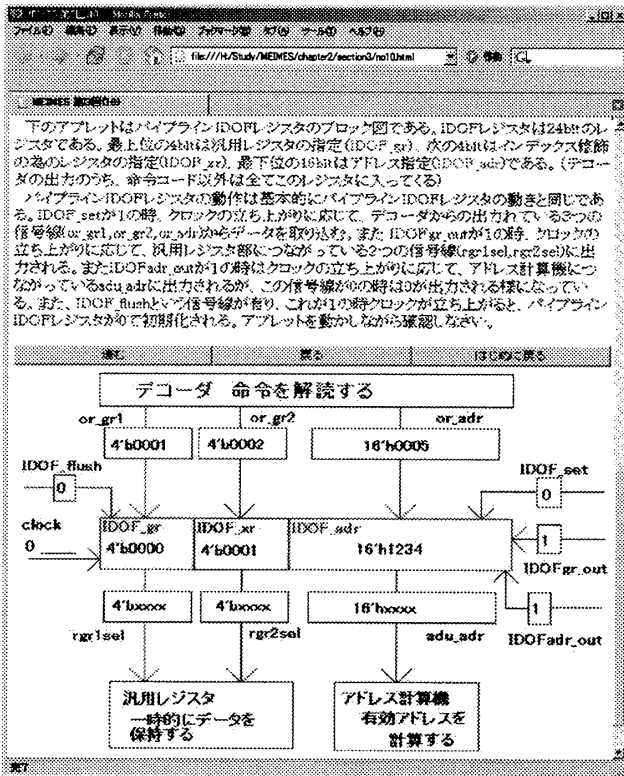


図2 初期開発した MEIMES-DESIGN の概観

(4) 初期開発した MEIMES-DESIGN

非パイプラインプロセッサからパイプラインプロセッサに改造していく過程を通して仕様の意味と効果を学習することのできる MEIMES-DESIGN を初期開発した。図2に初期開発した MEIMES-DESIGN の WEB 画面を示す。

この初期開発した MEIMES-DESIGN はマイクロプロセッサ各部の動作のアニメーションを java アプレットで実現している。このアニメーションは時間を進める、もどすといったことが可能なので、学生はマイクロプロセッサ各部の仕様をわかりやすく学習できる。

5. 実験

現在、初期開発した MEIMES-DESIGN を大学院の授業に実験的に用いている。授業終了時に実施したアンケート結果から、パイプラインプロセッサの仕様の意味と効果を理解させる方法として、非パイプラインプロセッサからパイプライン化させていく手法が有益であることが確認されている。学生からのフィードバックをもとに改善していきたい。

6. 結論

コンピュータアーキテクチャに重点を置いたパイプラインプロセッサ設計教育システムの初期開発を行った。授業に実験的に使用し、非パイプラインプロセッサからパイプライン化していく手法が有効であることを確認した。GUIの充実やより設計力をつけさせる機能を盛り込んだ設計教育システムとして完成させる予定である。

謝辞

アンケートに回答してくれた、院生の皆様、本研究に協力してくれた当研究室の松田健氏に感謝します。

参考文献

- [1] 桜井 祐市他, 「教育用 RISC 型マイクロプロセッサ MITEC-II を用いた演習環境の開発及び MITEC-II を用いた演習の実施」, 情報処理学会研究報告. CE, 2001(101), pp 47-54
- [2] 西村 克信他, 「教育用パイプライン処理マイクロプロセッサ PICO^2 の開発」 電子情報通信学会技術研究報告. CPSY, 99(532), pp 61-68
- [3] 高橋隆一, 大岩元, 「FPGA を用いたスーパースカラ設計教育に関する一考察」, 情報処理学会研究報告. CE, 2003(49) pp 43-50