

CADを使用した実践的論理設計教育の効果

2X-7

青木 収 片山滋友
日本工業大学

1. はじめに

これまで論理設計の講義では、回路図設計を基本とした組み合わせ論理回路設計、計算機論理回路設計、順序回路設計、簡単なシーケンサ回路設計程度までを行い、これらの知識を活用する実験として、テストボードに汎用ICを使って回路を組み、動作検証を行う実験を主に行ってきた。しかしながら、近年のデバイス設計技術・デバイス製造技術の動向を鑑みて、大規模な論理回路設計への対応とハードウェア記述言語教育の必要性を考慮し、CADを用いた論理設計実験科目を設置した。

本稿では、CADを用いた論理設計教育で陥りがちな、実際のハードウェアとの関連の欠落を補うため、設計した回路を実際のハードウェア上で動作可能とする実験装置を開発した。CADとこの実験装置を併用することで実際のハードウェアとの関連を明確にし、総合的な回路設計を深く理解させることを目的とした論理設計教育の実践経過について報告する。

2. CADを導入した科目と講義内容

CADを導入した科目は3年前期の論理設計実験(週3コマ, 2単位)で、表1に示す論理設計に関連する履修科目一覧からわかるように、この科目の履修時期までに一通りの論理設計およびCPUに関する基礎知識を習得した学生を対象とする科目である。講義内容は、CADを使った回路図ベースの設計、ハードウェア記述言語を使った論理設計、階層設計、論理合成、シミュレータ、デバイスの配置配線等、論理設計CADの基本機能を各種回路の設計を行いながら学習する。主な設計回路は、組み合わせ論理回路に始まり、順序回路、同期型順序回路、やや複雑な動作を行うシーケンサ回路、独自の8ビットCPU設計、

表1 論理設計に関連する履修科目一覧

科目名	学年	単位	内容
ハードウェアの基礎	1年前	2単位	論理式, 論理回路の基礎
デジタル回路	1年後	2単位	ブール代数, 組合せ論理回路, 単純化, 順序回路
計算機ハードウェア	2年前	2単位	CPUアーキテクチャ
デジタル回路設計法	2年後	2単位	デジタルIC, 計算機基本論理回路
コンピュータ・アーキテクチャ	2年後	2単位	計算機システム, 入出力方式, 割込み機構, キャンセル

独自CPUへの命令の追加課題に至る。途中数回は設計データを実験装置にダウンロードして、実際のハードウェア上で動作を検証する。CADソフトとしては、回路図ベース設計、言語ベース設計の混在が可能で、操作性が非常に優れたAltera Corp. のMAX+PLUS IIを採用した。

3. 実験装置

この科目で使用した実験装置は(株)アルティマ社と共同で開発したもので、主目的はCPUの設計・動作検証を目的とする装置である。装置内部は図1に示すように、大きく分けて2つのブロックで構成され、右側は設計したCPU構成データを書き込んで実際にマイクロプロセッサ・システムとして動作を行う回路ブロックであり、左側は、デバッグ支援回路ブロックで、PLD(Programmable Logic Device)への設計データのダウンロード制御、PLD出力端子のモニタリング機能、プロセッサ・ブロック部のクロック制御機能等の回路ブロックである。設計回路の構成データを書き込むデバイスには、SRAMタイプのPLDを使用している。実験装置とパーソナルコンピュータ(PC)はシリアルケーブル1本で接続され、ハードウェアの動作をPCから制御することができる。デバッグ機能としては、ステップ動作や各部の波形をロジックアナライザで観測しているように見こともできる。この装置は、本来CPUを設計して動作の確認を行うための装置として開発したが、デバイスの出力端子は多数のLEDに接続されているので、それらの端子に信号を出力するように回路を設計すれば、あらゆる

Effect of practical logic design education that used CAD

Shu AOKI and Shigetomo KATAYAMA

e-mail:shu@nit.ac.jp, shige@nit.ac.jp

Nippon Institute of Technology

4-1 Gakuendai, Miyashiro, Saitama, 345-8501, Japan

る目的の回路の検証に使用することができる。

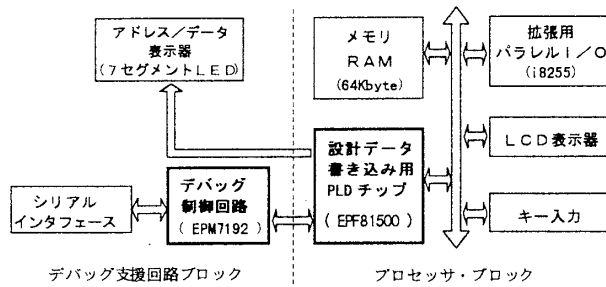


図1 実験装置のブロック図

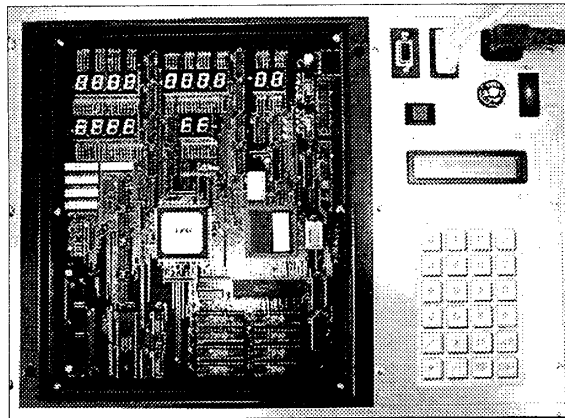


図2 実験装置の概観

4. 講義内容

表2にこの科目の実験課題一覧を示す。この科目の受講者は、CADに対する予備知識がほとんどないので、最初は回路図ベースの設計を用いて、シミュレーション、階層設計、配置配線等を織り交ぜて実験装置に設計データをダウンロードして動作させるまでの実験を4週で行っている。この中で、CADが処理する最適化、できあがったRTL (Resistor Transfer Level)と回路図、設計データの関係などについても触れる。5週から8週は、ハードウェア記述言語による設計で、回路図と言語の関係を理解した上で、各種回路の設計、シーケンサ設計などを行い、CPUへの発展を理解させる。9週以降は、CPUの動作を理解させるために開発した独自CPUに対する実験を行い、最終的には実験班毎で独自の命令を追加する課題を完成させる。これらのテキストはすべてネットワークを使って提供^{1),2)}している。

5. 実施経過

今回対象とした科目は2年間に渡り実際の授業を行ってきた。初年度は実験装置をフルに活用する目的で、Z80 CPUサブセットの設計データを使って、CPUの動作検証、アセンブラプロ

グラミングなども行ったが、これではCPUの規模が大き過ぎるため、動作を十分に検証することはできず、独自命令の追加を行うことは到底不可能であった。そこで次年度はCPUの動作を理解させる第一段階として、メモリ上に存在するデータを順次読み込んで、それぞれのデータに対応した動作を行うシーケンサ回路を設計させることにした。このシーケンサとCPUの違いを理解させ、CPUにするためにはなにが必要かを考えさせる方法を導入した。次の段階で単純なCPUの設計データを提供し、CPU設計を理解させるとともに、CPU動作の詳細に対する理解を深めさせることができた。また、最後には独自の命令を追加する課題を課したが、ほぼ全員が課題を完成させることができた。

CADを導入することにより設計できる回路規模を飛躍的に拡大できるが、その設計した回路をシミュレーションだけではなく、ハードウェア上で実際に動作させることによって、設計の達成感を与えることができ、より深い理解とより高度な技術への興味を喚起させることができた。

表2 実験課題一覧

第1週	組合せ論理回路回路設計
第2週	順序回路の設計回路シミュレーション
第3週	階層設計(カウンタ、レジスタ等)
第4週	32ビット同期形カウンタ回路のPLDチップへの実装
第5週	AHDLによる設計1 (CPU機能回路設計)
第6週	AHDLによる設計2 (ステートマシン)
第7週	AHDLによる設計3 (シーケンサ・PLDチップへの実装)
第8週	シーケンサからCPUへの展開
第9週	8ビット独自CPU
第10週	独自CPUの改造
第11週	最終課題 (独自CPUに独自命令を追加)
第12週	最終課題 (独自CPUに独自命令を追加)

6. おわりに

今回、CADで設計した回路を実際のハードウェア上で動作可能とする実験装置を開発し、CADと実際のハードウェアとの関連を明確にした論理設計教育の実践経過について報告した。

この結果、設計対象であるハードウェアを明確にすることによって、設計の達成感を与えることができ、より深い理解とより高度な技術への興味を喚起させることができることをわかった。

参考文献

- 1) 青木: "ネットワークを利用した実験・演習講義支援システム", 第12回私情協大会資料D-2, pp. 134-135, 1998
- 2) 吉川, 青木, 片山, 松田: "WWWを活用した実験支援システムI", 第56回情報処理学会全国大会6K-2, 1998