

Field Programmable Gate Array による

1H-3

複雑適応系の計算の高速化

船津輝宣 (筑波大学) 丸山勉 (同) 星野力 (同)

1. はじめに

複雑適応系の計算は、膨大な量の単純な計算を行うことによって予測できない現象を引き起こすものであり、汎用のプロセッサでは非常に多くの計算時間がかかる。そのため、ある程度の時間で計算が制限され、それ以降の振る舞いを観察することは難しい。そこでその処理をハードウェア化し、高速化することによって、今まで見えなかった先の振る舞いを観察できる事が期待される。

Field Programmable Gate Array (以下：FPGA) は演算子の種類、配線等をプログラミングで簡単に構成/変更することができ、各問題毎に適したハードを提供することができるため、このような場合に適している。近年、FPGA の処理速度、回路規模の向上は著しく、複雑系の計算をハード化することも容易になってきた。

今回、複雑系の計算の処理として「テープとマシンの共進化モデル」を例にとり、ハード化するための回路を設計した。またその処理性能をソフトウェアと比較した。

2. Field Programmable Gate Array

FPGA は製品によってその仕様は異なるが、今回用いた ALTERA 社の FLEX10K シリーズは、4 入力の Look up Table と FlipFlop が各 1 個含まれている Logic Element (LE) と、各 LE 間の配線をプログラミングにより設定することにより、自由に回路を構成/変更可能なデバイスである。

3. テープとマシンの共進化モデル [1][2]

このモデルは高分子が自己複製するきっかけを模索

High speed computation of complex adaptive system with FPGA

Terunobu Funatsu,

Tsutomu Maruyama and Tsutomu Hoshino

University of Tsukuba

するために、自己複製というシステムにおいて、「記述と本体の分離」を扱うためのモデルである。

このモデルでは記述をテープ、本体をマシンと考える。テープは円環状のビット列 (ここでは 16bit) で表される。一方マシンは 3 つの異なる部分「ヘッド」、「テール」、「遷移表」からできている。「ヘッド」と「テール」は 4 ビット長のビットパターンで表されており、テープと参照し、テープとマシンが反応できるかどうかを決定する。反応できれば、マシンによりテープは複製される。このとき複製されたテープにはその痕跡が残る。その痕跡はマシンがその内部状態に照らし合わせながらテープを複製時に書き換えることによって生まれる (遷移表による変異)。また複製されたテープを並べ変えることにより新しいマシンを生成する (図 1 左)。この反応は以下のような式で表現される。

$$M_i + T_j \Rightarrow M_k + T_l + M_i + T_j$$

テープとマシンを複数ずつ用意し、このような操作を何世代も施していく。あるテープとあるマシンが反応すると、本体 (マシン) はその記述 (テープ) を複製するが痕跡が残るため全く同じようには複製されない。しかしその痕跡が残ったテープがさらに複製され、また痕跡が残る。と言うように何世代も続けると、ある時始めのテープが複製される (図 1 右)。このような自己複製という動作の振る舞いを上記のモデルによって観察することができる。

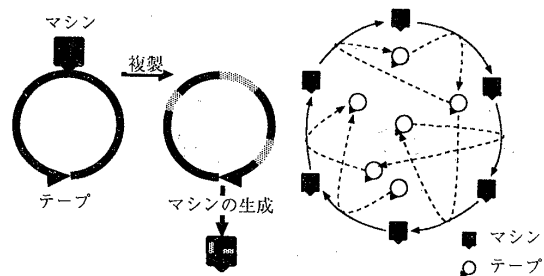


図 1: テープとマシンの共進化モデル

4. 回路構成

本論文では上記のようなモデルを次のような手順で行う。1. 初期集団をランダムに生成。2. テープとマシン

ンを現世代からランダムに選択し、最大個体数の4割に至るまで次世代個体としてそのままコピー。3. 残りの6割は、ランダムに選択したテープとマシンを反応させて新テープを生成。4. テープの並び変えにより新マシンの生成。5.2へ戻り繰り返す。

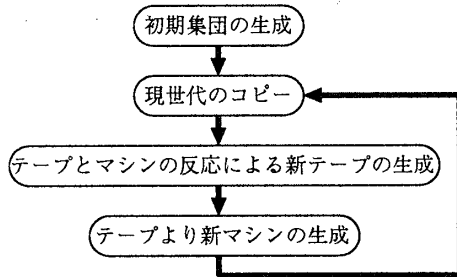


図 2:

ソフトウェアではこのような処理をそのまま行なった。

上記の処理は図3のような回路構成になる。ReactionはMemoryより入力されたテープとマシンを比較し反応するかどうか(「ヘッド」と「テール」の照合)を調べる。反応したらマシンによりテープを書き換え、新しいテープを出力する。このReactionは並列に24個並べられており、1clockづつずれて、同時に24組のテープとマシンを比較することが出来る。Selectorは24個のReactionからの出力からその時有効な出力を選び、同時に新しいテープから並び変えによってマシンを生成する。新しいテープとマシンが生成されるとMemoryにそれぞれ格納され、次世代の個体生成に使用される。Reactionはテープとマシンが入力されてから33clock後に新しいテープを出力する。そのためこの33clockを基準として動作する。Memoryへのアクセスは始めの24clockで各Reactionへの入出力、その後8clockかけて現世代の個体をそのままコピーする。またMemoryは2Block用い、世代毎にReadとWriteを切り替えて使う。

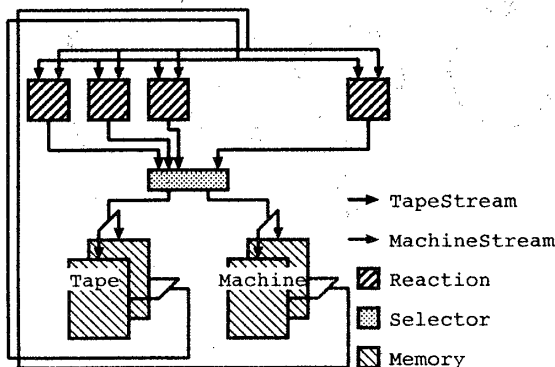


図 3: 回路構成

5. 性能比較

上記のように作成した回路をシミュレータによって動作周波数を計測したところ56MHzであった。最大個体数を256、世代数を3000としたときのハードウェアとソフトウェアの処理時間を比較したのが以下の表である。また参考のためReactionを一回だけ行ったときの処理時間も表記した。

表 1: 性能比較

	FPGA	ソフトウェア
全体の処理時間	0.026sec	7.7sec
全体の速度比	296	1
Reaction のみの処理時間	0.59us	4.31us
Reaction の速度比	7.3	1

ここで表1が示しているように、Reactionのみで約7.3倍の速度向上が得られている。これは、

1. ハードウェアがビット列の計算に適していること。
 2. 「ヘッド」「テール」の照合、テープの書き換えをパイプラインで同時に処理できること。
- 等が原因としてあげられる。このReactionの処理を並列に24個同時に行っているので24*7.3でReaction部だけで約175倍となる。また旧個体のコピーもReactionと並列に行っており、その他Reactionからのselect、memoryへのread,write等のパイプラインにより296倍まで得られたと考えられる。

6. おわりに

今回、複雑適応系の計算の例として「テープとマシンの共進化モデル」をハードウェア化するための回路をFPGA上に設計し、その処理速度においてソフトウェアと比較した。FPGA上での動作周波数は56MHzとなり、ソフトウェアの296倍の速度向上が得られた。

参考文献

[1] Takashi Ikegami and Takashi Hashimoto. Active Mutation in Self-Reproducing Networks of Machines and Tapes Artificial Life2 305-318 (1995)

[2] 池上高志 「テープとマシンにみる自己複製と突然変異」 北野宏明 編 「遺伝的アルゴリズム3」