

## SOFTにおける耐故障性アプリケーション構成法\*

4 F - 8

高西 裕治 上原 稔 森 秀樹<sup>†</sup>  
東洋大学 工学部 情報工学科<sup>‡</sup>

## 1. はじめに

近年 VLSI 技術の発展に伴いマルチプロセッサが考案されている。マルチプロセッサでのプロセッサ故障の問題は避けられない。その中で、ストリームに基づく耐故障性プロセッサ接続方式 (SOFT) [1][3] が考案され、ASIC により試作されている [4]。SOFT は実行したい計算を 3 つのプロセッサで同時に計算し、その演算結果を次段の 3 つのプロセッサに渡して互いに多数決をとるパイプライン構成により耐故障性を達成する。そのため 3 つのプロセッサの組を一つの演算単位 (L-turn) として演算を行なうことになる。その SOFT に対してアプリケーションを考えるとアプリケーションによってデータサイズや処理が異なるので、アプリケーションを構成するためには多バイトデータの転送方式やいろいろな処理の基本が必要になる。そこで、本論文ではマルチバイトデータ転送方式とアプリケーション構成に欠かせない条件分岐やループ処理、基本演算について考察する。そして、ソフトウェアで解決できない問題を上げ次の SOFT システムへの必要事項を述べる。

## 2. SOFT

SOFT は多数決を基本として時間冗長を加味することで三重化より少ないゲート数で故障が回避でき、ハードウェア資源を有効にする特徴がある。また、図 1 に示すように、SOFT は 3 つのセルをグループとした実行単位 (L-turn) で 1 つのパイプラインステージを構成し [2]、その処理結果を次のパイプラインステージの 3 つのセルに渡す時それぞれのセルで多数決を行なう。SOFT の動作確認するために開発された試作 SOFT アーキテクチャはセル同士のデータ転送が一度に 8bit しか転送できない。それはセル内部の CPU の外部 I/O ポートが 16bit で制御に 8bit 使うためデータサイズが 1byte になっている。よって 1 バイト以上のデータを扱うためには 3 章で述べる方法が必要になる。

\* Implementations of Fault Tolerant Applications for SOFT Architecture

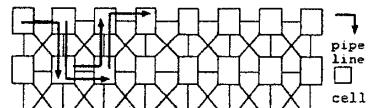
<sup>†</sup> Yuji TAKANISHI, Minoru UEHARA, Hideki Mori<sup>‡</sup> Department of Information and Computer Sciences,  
Toyo University

図 1: SOFT 実行単位概要図

cell	t1	t2	t3	t4	t5
c0	id3, vd3	id2, vd2	id1, vd1	id0, vd0, od3	
c1	id3, vd3	id2, vd2	id1, vd1	id0, vd0, od3	id3, vd3
c2	id3, vd3	id2, vd2	id1, vd1	id0, vd0, od3	id3, vd3
c3					id3, vd3

表 1: 4byte データタイミング

## 3. アプリケーションを構成するための基本処理

## 3.1 マルチバイトデータの転送

一般的にプログラムで扱う基本データサイズは char 型 8bit、short 型 16bit、float 型 32bit、double 型 64bit である。ここでは 4byte(32bit) データサイズのときを例に転送方式並びに L-turn の組合せを考える。そしてマルチバイトデータに対する転送方式を提案することにする。今までデータは L-turn 一回で 1byte 転送したら次の L-turn と流れていった。今回はそうではなくまず 4byte のデータを 1 バイトごとに転送する。これにより必要データサイズを受けとてから次の処理 (L-turn) に移る。図 2 は L-turn の組合せを示している。データ d(4byte) を 1byte

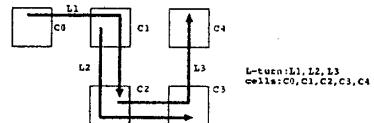


図 2: 多数決データ転送図

ごとに分割したデータを上位から d3, d2, d1, d0 とし、input を i、vote を v、output を o とするとき、L-turn 2 段までの各セルのタイミングを表 1 に示す。4byte 転送を例に上げたが、byte 数の異なる L-turn どうしで違うデータをある L-turn が受けとるには byte 数の大きい方

cell	t1	t2	t3	t4
c0	id1, vd1	id0, vd0, od1		
c1	id1, vd1	id0, vd0, od1	od0	
c2	id1, vd1	id0, vd0, od1	id1, vd1, is, vs, od0	id0, vd0, is, vs
c3	is, vs	it, vt, os	ot	
c4	is, vs	it, vt, os	is, vs, id1, vd1, ot	it, vt, id0, vd0
c5	is, vs	it, vt, os	is, vs, id1, vd1, ot	it, vt, id0, vd0

表 2: 別データサイズ入力タイミング

に合わせるしかない。これを破ると各セルの受けとるデータがすべて 3 つのセルで同じ処理をすることができないになってしまう。つまり試作 SOFT チップを用いてマルチバイトデータを扱う場合にはデータサイズの大きい方の転送タイミングに合わせる訳だが、少ないデータサイズのセルが待ち状態が多くなる。そこで演算の種類によるが、例えば一方のセルが 2byte のデータを処理している間にもう一方の L-turn では 1byte のデータを 2 回処理する(図 3、表 2)。こうすることにより、かなりのむだを省くことができる。ここで、2byte のデータを d1(1byte)、d0(1byte)、1byte のデータを s、t とする。

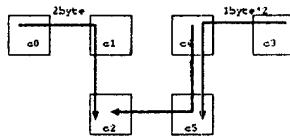


図 3: 異なるデータサイズの転送

### 3.2 繰り返し演算と条件判定

繰り返し条件は判定の割り当てを図 4 に示す。繰り返し演算はループする分の段数だけ、出力段を増やす必要がある。それは、もし段数を付加しないと、同じ値を戻り段数分だけ出力し続けるためである。よって割り当てる時に戻り段数だけ出力段数を間引く。これにより SOFT で繰り返し演算が実現できる。条件判定は b、t、f の 3 入力で b が真なら t を偽なら f を出力する。b を入力する時に t、f も入力する。データ合流する L-turn(L1) は始めに b を受けとる。後は 3.1 で述べた時と同じ方法で t と f が数バイトであっても処理する(L2, L3)。これにより判定条件を b として真の時と偽の時で L1 の出力をそれぞれ t と f にすれば条件判定が SOFT で実現できる。

### 3.3 行列

ここではデータサイズを抜きにして配列計算について述べる。加算については乗算の各要素で実現できるのでこ

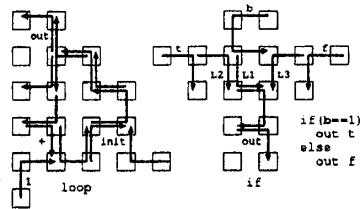


図 4: 繰り返し演算と条件判断

こでは乗算について検討する(図 5)。

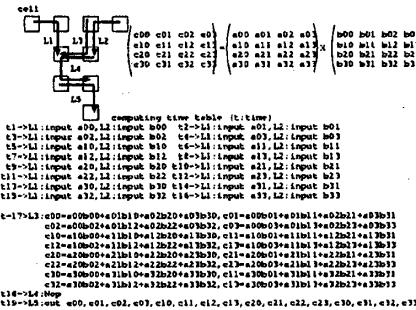


図 5: 行列の乗算

L1, L2 のターンで並列の要素をマルチバイトデータの時と同じように必要な要素分入力を繰り返しそろったところで演算をする。そして、答の配列も L5 で連続して各要素を出力する。乗算以外の配列演算(逆行列、連立方程式)も同じである。

### 4.まとめ

試作 SOFT の仕様に合わせて、いろいろな演算について考案した。一番重要なのは L-turn 一回で 8bit しか送れないことである。今回は転送量の多いターンに合わせるようにしたがこれから SOFT は全セルで同期信号を渡し合いデータが揃った時点で次の L-turn をするようなハード設計が必要である。そのために、同期信号が Fault を起こしてはならないのでこの部分の Fault-Tolerant を考慮した SOFT アーキテクチャが必要である。

### 参考文献

- [1] Hideki Mori, Minoru Uehara and Junichi Tamaki."Stream Oriented Fault Tolerant Array". In International Conference on WAFER SCALE INTEGRATION.IEEE,Jan,1995
- [2] 玉木 淳一, 田口 英伸, 森 秀樹, 上原 稔."SOFT における耐故障性アルゴリズム". 電子情報通信学会技術研究報告,1995
- [3] Patric T.Gaughan."Data Streaming:Very Low Overhead Communication for Fine-grained". 7th EIGHTH IEEE SYMPOSIUM ON PARALLEL AND DISTRIBUTED PROCESSING,1995
- [4] 高西 裕治, 上原 稔, 森 秀樹, 鳥矢部 遼."耐故障性マルチプロセッサ用マスクチップの作成". 第 8 回 PARTHENON 研究会,1996.4.7