

一時的観測不能領域抽出による超高速ベクトル化故障シミュレータの開発

7N-10

南雲 宇晴 永井 正彦 西田 隆夫 三善 正之 宮本 俊介

(株)日立製作所

1. 背景

計算機を構成するLSIの製造においては、歩留まりの向上および不良品の確実な排除のため、診断の工程が不可欠である。LSIの規模は年々拡大され、この工程で使われる診断データの作成時間短縮は常に課題となっている。これに対応するための有効な診断容易化手段として、スキャン設計は現在広く用いられている。

スキャン設計されたLSIは、組合せ回路部分とスキャンクロックで制御された同期順序回路部分とに別けて診断される。同期順序回路部分(スキャン回路)はRAMまたはレジスタのような単純な構造をしており、スキャンの操作そのものを組合せて完全なテスト生成[1]を容易に実現できる。一方、故障シミュレータの高速化に関しては、組合せ回路部分を対象として数多くの有効な報告[2],[3]がなされているが、スキャン回路に適用できる決定的な手段はまだ一般的でない。

そこで、25kゲート級LSIのスキャン回路に対して従来のソフトウェア順序回路用コンカレント故障シミュレータと比較して百倍程度高速となることを目標に、スーパーコンピュータの利用を前提とした故障シミュレータ(VFSIM*)の開発を行った。

本稿では、高速化方式の概要と、これを利用したLSIスキャン回路部分の診断システム(VITAL**)の適用結果とについて報告する。

2. VITAL システム構成

ベクトル処理装置の利用効率を上げるため、VFSIMはスーパーコンピュータ(S-820)で実行し、論理コンパイラとテスト生成は汎用機(M-680)で実行する(図1)。また、VFSIMは論理シミュレータ(VELVET)用の専用機構[6]を利用する。

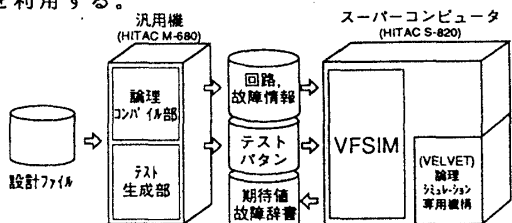


図.1 VITAL システム構成

A vectorized fault simulator using dynamic reduction by excluding temporarily unobservable faults

Takaharu Nagumo, Masahiko Nagai, Takao Nishida, Masayuki Miyoshi and Shunsuke Miyamoto

HITACHI, Ltd.

3. VFSIMにおける高速化方式

VFSIMでは、故障処理量を削減するため、観測不能故障除外(UOR抽出)方式[4],[5]を採用する。また、単一故障伝播を基本としたイベントドリブンで、ボタン-ゲートパラレルにベクトル処理をして高速化する。

3.1 UOR抽出方式

観測不能領域(UOR**)とは回路内の'0'または'1'に固定された信号線のために外部端子から観測できない領域である。VITALテスト生成部はスキャンアドレスデコーダの構造に依存して、テストボタンをアドレス群毎にボタングループとして作成する機能がある。各グループ内では選択されないフリップフロップ群が存在する。VFSIMはボタングループ内で固定となる外部入力端子の値を伝播させ、外部出力端子より観測可能な信号線をトレースし、残りの領域をボタングループ別UORとして抽出する(図2)。このUORに含まれる故障をそのボタングループの処理から一時的に除外することで大幅な処理量削減[5]が期待される。

3.2 ボタン-ゲートパラレルベクトル処理

並列処理可能な事象は、素子、故障、ボタンの3方向存在する。VFSIMでは、素子を入出力の前後関係のないグループ(ランク)に分け、ランク毎にイベントを一括してベクトル処理する(図3)。

故障とボタンを同時にベクトル処理すること[7]は順序回路であるため困難である。複数故障からなる故障セットを作成して一括処理をする場合、故障ドロップによるベクトル長の減少が深刻となる。故障セット

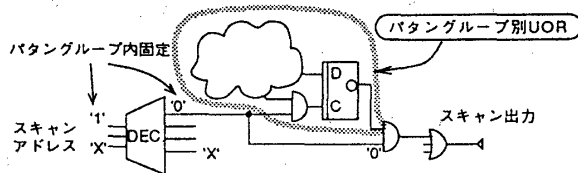


図.2 ボタングループ別UOR抽出概念図

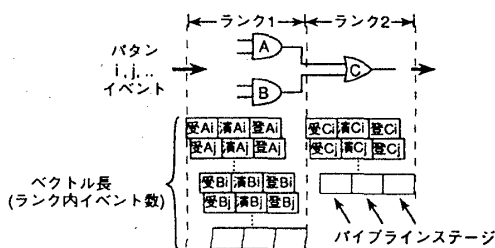


図.3 ランク毎ベクトル化イベント処理

を再編集してベクトル長を確保しようとする、故障状態の退避回復のオーバーヘッドが顕著となる。

VFSIMでは、故障は逐一取扱い、511ボタンからなるボタンセット単位に、イベントを一括してベクトル処理する(図3)。フリップフロップは特別なランクに集め、511内の何れかのボタンにてイベントを受理していると、ボタンセット内全ボタンについてベクトルイテレーション命令を利用して演算される。一見大きなオーバーヘッドであるが、適用結果から問題のないことが示された。

4. 適用結果

大型計算機のLSI約100種(VELVET用基本素子[6]換算3~40kゲート、フルスキャン設計)の診断に適用した。各LSIとも冗長な6故障を除いて検出率100%、20kゲート近傍で従来速度比80倍となり、目標を達成した(図4)。

4.1 UOR抽出効果

回路規模がおよそ10kゲート以上ではボタングループ数が2以上となる。このため処理時間はゲート数に対して2乗であったものが、10kゲート以上ではリニアとなる。リニア化の効果は20k, 200kゲート規模で各々3と20倍である。一般の同期順序回路に対する効果見積[5]より数倍大きいのはスキャン回路がアドレス群によって論理的に分割されやすいためと考えられる。

ある20kゲートLSIについての故障検出曲線と一時的観測不能として除外された故障の数とを図5に示す。無駄な未検出故障処理の80%以上が節約されている。

4.2 ベクトル処理効果

UOR抽出効果を除いた約30倍がベクトル処理の効果である(図4)。12~30kゲートのLSI数種に対して1イベント当りの処理時間を計測した(図6)。ベクトル長500以上で1.5Mイベント/秒を達成している。これは専用ハード利用[8]による順序回路故障シミュレータ等と比較して数倍速い。ベクトル長の分布はほぼ全て100以上に片寄っており、効率よくベクトル処理されている(図6)。

イベント発生率の解析から、ボタンセット毎に各ランク内でイベントを受理するフリップフロップの数は平均1~2と推定される。従ってフリップフロップランクでの複雑な演算処理が時間的に大きなオーバーヘッドとはなっていない。

処理時間全体を、素子数とボタン数と故障数で割ると、例えばイベントドリブンはない組合せ回路故障シミュレータ[8]等と比較できる。この場合、約70Gゲート評価/秒となり、2倍以上速い。

5. 結論

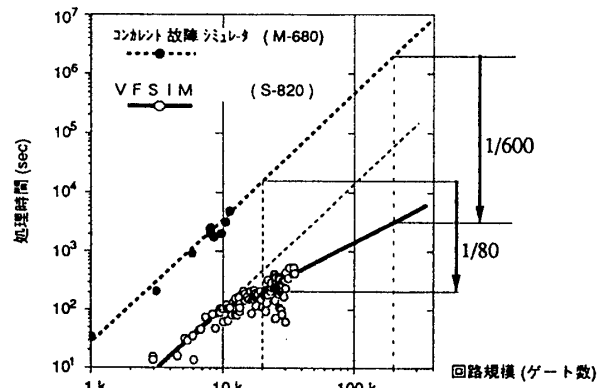


図4 故障シミュレーション時間比較

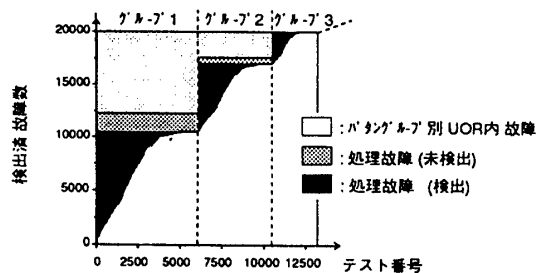


図5 UOR抽出効果

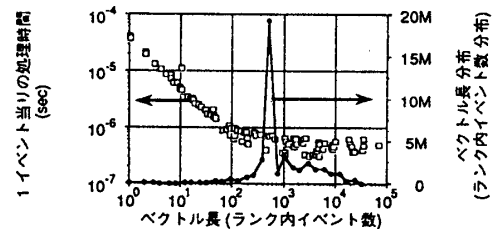


図6 ベクトル処理性能解析結果

一時的観測不能領域抽出と、ボタン-ゲートパラレルベクトル処理とを特徴とする超高速故障シミュレータを開発した。大型計算機用LSIの診断に適用し、従来比約百倍を達成した。回路規模が大きいくほど観測不能領域抽出効果も大きく、将来の大規模回路に対しても対応できると考えられる。

* VFSIM: Vectorized Fault Simulator
 ** VITAL: Vectorized processing system for Information on Testing And Locating
 *** UOR : UnObservable Region

[参考文献]

[1] 林, 他, 情報処理学会第41回全国大会, 5N-9, 1990.
 [2] A. Batatineh, et al., ICCAD, 1992, pp. 369-372.
 [3] Z. Barzilai, et al., IEEE Trans. CAD, vol. 6, 1987, pp. 601-617.
 [4] 上藤, 他, 情報処理学会第42回全国大会, 3J-7, 1991.
 [5] 南藤, 他, 情報処理学会第42回全国大会, 3J-8, 1991.
 [6] S. Nagashima, et al., ICCAD, 1986, pp. 390-393.
 [7] N. Ishiura, et al., IEEE Trans. CAD, vol. 9, 1990, pp. 868-875.
 [8] S. Bose, et al., Proc. 29th DAC, 1992, pp. 332-335.