

階層化手法を前提とする LSI間ディレイ計算精度向上の一考察

豊島禮治 本郷秀知 河田幸恵
日立コンピュータエンジニアリング(株)

石井建基 川島誠一 山本雅一
(株) 日立製作所

1. はじめに

計算機の処理速度の高速化に伴い、信号伝播遅延時間(以下ディレイと呼ぶ)計算システムで使用する計算モデルも精度向上を図る必要がある。

従来、LSI、基板といった階層部品から構成される計算機のLSI間ディレイ計算では、各階層毎に計算した結果を合計する階層化手法を用いていた。

しかし、この手法では、信号波形等、階層を渡る遅延要因について考慮されないという問題点があった。

本論文では、階層化手法を前提とした信号伝播遅延時間計算システムにおける、LSI間ディレイ計算精度向上のための一手法について述べる。

2. 従来システムの計算方法と問題点

従来の信号伝播遅延時間計算システムでは、図1に示す様に、LSI内ディレイ①、③とLSI間ディレイ(②)を個別に計算し合計する階層化手法を採っていた。

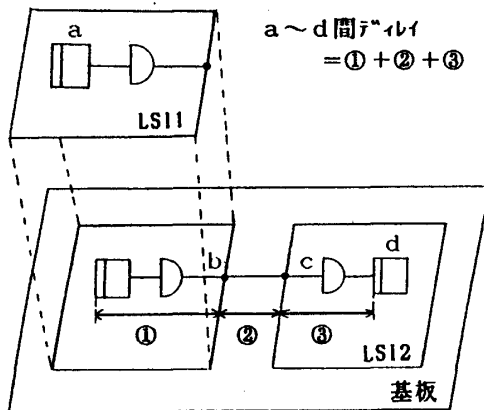


図1 階層化手法によるディレイ計算

ディレイ計算は、マイクロバスと称するゲートからゲートまでを一つの計算単位として行う。ディレイ計算の要因には、ゲート種、負荷容量、入力立上り/立下り時間等があり、これらの情報を入力してディレイ計算を行う。この中で入力立上り/立下り時間は、マイクロバスディレイ計算と並行して、前段の入力立上り/立下り時間から次段の

入力立上り/立下り時間を計算で求める。(図2)

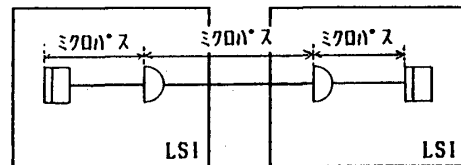


図2 ミクロバスディレイ計算

LSI内ディレイについては、LSI入力エッジに、標準と定めた、入力立上り/立下り時間で信号が入力されるという前提で計算を行っている。ところが、実際には、標準の入力立上り/立下り時間で入力されるわけでないで、LSI内ディレイ計算値は、標準の時間と実際に入力された信号の入力立上り/立下り時間の差分から生じる計算誤差を含んでいる。

また、従来の階層化手法では、②の部分は、マイクロバスを分断してディレイ計算を行っていた。このため、LSI1の出力ゲートの種類、立上り/立下り信号波形が考慮されていなかった。即ち、この部分の計算値も誤差を含んでいる。

一方、階層化されている論理を、一括展開し、ディレイ計算を行えば、計算によって求めた入力立上り/立下り時間を用いて、順次計算を行うことができる。そのため、マイクロバスを分断せずにディレイ計算を行うことが可能である。ところが、システムメモリ等の資源制限から、実現は困難である。

3. 計算精度向上の一手法

3.1 LSI間ディレイ計算におけるLSI内ディレイ要因の考慮

LSI間ディレイ計算における、マイクロバスを分断するという問題に対して、始点側LSI内のディレイ要因と、終点側LSI内のディレイ要因をLSI間ディレイ計算時に参照し、1マイクロバスとして計算を行うようにした。

A Consideration of Improving Delay Calculation Precision between LSI and LSI Based on Hierarchical Method

Reiji Toyoshima¹ Hidetomo Hongo¹ Sachie Kawada¹

Tatsuki Ishii² Seichi Kawashima² Masakazu Yamamoto²

1. Hitachi Computer Engineering Co., Ltd. 2. Hitachi, Ltd.

これにより、LSI内ディレイ要因情報をとりこむと同時に出力ゲートに対する負荷条件も考慮したディレイ計算を行うことが出来た。(図3)

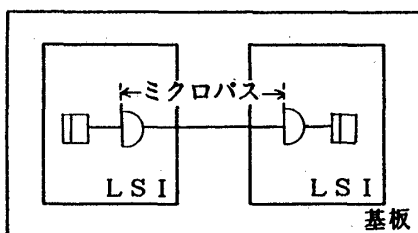


図3 LSI間ディレイ計算区間

3.2 回路特性とLSI内一段目マイクロバス補正

回路の特性として、入力立上り/立下り時間と出力立上り/立下り時間には、入力立上り時間が大きくても、出力立上り時間は入力立上り時間より小さくなるという関係がある。(図4)

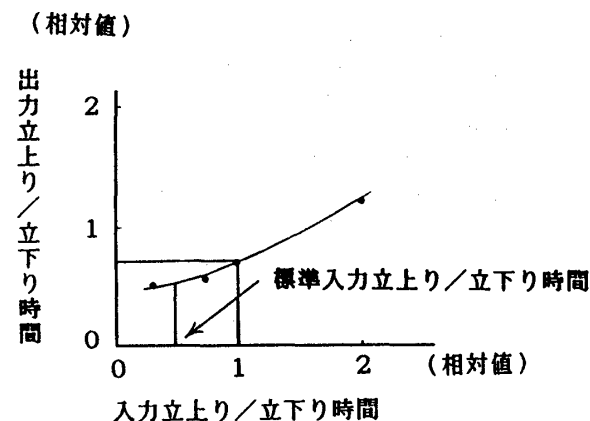


図4 入力立上り/立下り時間と出力立上り/立下り時間

この回路特性から、LSIの入力エッジに、標準立上り/立下り信号波形と異なる波形が入力された時、各段のマイクロバスでディレイ値の誤差が一番大きいのは、LSIの入力ゲートから、次のゲートまでのマイクロバス(以下一段目マイクロバスと呼ぶ)である。なぜなら、出力立上り/立下り時間が次段の入力立上り/立下り時間となることから、入力立上り/立下り時間と出力立上り/立下りの誤差は、段数を追うに従い、小さくなる傾向があるからである。

そこで、この一段目マイクロバスディレイを再計算し、LSIの既計算結果に対し、補正する手法を採った。

4. 効果

(1) LSI内ディレイ要因考慮による効果
LSI内ディレイ要因情報を取り込むことにより、LSI間ディレイを分断せずに、1マイクロバスのディレイ計算として行うことができる。

(2) LSI内一段目マイクロバスディレイの補正による効果

入力立上り/立下り時間とディレイ値の関係を図5に示す。

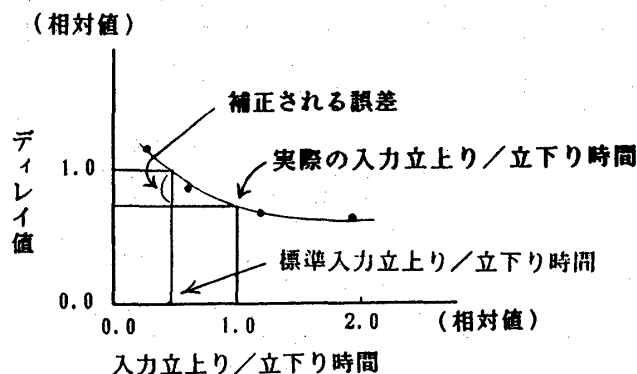


図5 入力立上り/立下り時間とディレイ値

標準入力立上り/立下り時間に比べ、実際の入力立上り/立下り時間の分布は大きい方に偏る傾向にあるため、結果として、LSI間ディレイ計算値の計算精度が大きく改善された。

4. おわりに

階層化手法を前提とした信号遅延時間計算システムにおいて、

- (1) LSI出力ゲートの立上り/立下り時間を考慮したLSI間ディレイ計算
- (2) LSI入力ゲートの立上り/立下り時間を考慮した一段目マイクロバスディレイ値の補正計算

の2つの方法が、LSI間を渡るバスディレイの計算精度向上に有効であった。

〈参考文献〉

1. Toyoshima, R. et al. : An Effective Delay Analysis System for a Large Scale Computer Design, 23th Design Automation Conference (1986)
2. 滝口 他: 大規模論理回路のバストレース法 第31回情報処理学会全国大会