

デスクトップ Lisp マシン MacELIS のハードウェア

2W-4

渡辺和文*、山崎憲一**、三上博英**、梅村恭司**

*NTT ヒューマンインタフェース研究所

**NTT ソフトウェア研究所

1 はじめに

ELIS は、Lisp 専用のアーキテクチャを持ったプロセッサであり、インタプリタの性能が高いことが大きな特徴である。この高い Lisp 処理能力を優れたユーザインタフェースと融合させることにより、ELIS の利用分野を新たに開拓、広められる可能性がある。筆者らは、ユーザインタフェースに定評のある Apple 社の MacintoshII(以下 Mac II と呼ぶ)を選び、これに ELIS を接続した(これを MacELIS と呼ぶ)。本報告では、MacII への接続ハードウェアについて述べる。

2 接続インタフェース

2.1 デバイスインタフェース

ELIS は、設計当初から汎用バスに接続したバックエンド型プロセッサとして設計され、汎用機(以下、フロントエンドプロセッサ-FEP と呼ぶ)の I/O アドレス空間に、走行制御レジスタ、通信用レジスタ、内部状態レジスタ等を置くことにより、FEP からプロセッサが単一のデバイスとして見えるようにしている。また FEP システムと ELIS との間の大量のデータ転送には、DMA(Direct Memory Access) 転送を用いているが、DMA 転送制御レジスタをやはり I/O 空間上に置くことにより、DMA コントローラ(DMAC)もひとつのデバイスとして見える。

すなわち ELIS の CPU は、ハードウェアとしてはバス上のデバイスであるので、FEP の変更の際にもバスインタフェース回路の変更のみで接続でき、広く他機種マシンを FEP にすることが可能である。例えば、ELIS 開発当初ではミニコンの PDP11/60(Uni-bus)、その後 ELIS 複製機の FEP として LSI

11(Q-bus)、また VAX11/780(Uni-bus)、最近では AI ワークステーションの FEP である MC68010(VME-bus) への接続実績がある [1]。

2.2 ELIS-FEP 間通信

フロントエンド処理における主要なインタフェースレジスタとして、コマンドステータスレジスタ(CSR)と、アテンションコードレジスタ(ACR)の2つがある。CSRは、走行制御指定、エラーの表示の他、割り込み許可ビット、また FEP から ELIS への要求フラッグ(REQ)ビット、ELIS から FEP へのアテンションフラッグ(ATN)ビットがある。ATN ビットは、割り込み許可であれば FEP への割り込みを発生する。ACR は 16 ビット長の、ELIS と FEP の両方から読み書きできる通信用レジスタである。ACR を用いた要求コード、およびデータの受け渡しには、REQ と ATN ビットを用いたソフトウェアによるハンドシェイクで同期が取られる。

3 MacII との接続

3.1 データ転送

ELIS は従来非同期のバスに接続してきた。MacII のバスは Nu-bus で、アドレスとデータが多重化された同期バスであるが、基本的な Nu-bus 制御回路でデバイスとして容易に接続できた。図 1 にレジスタ割付けを示す。制御レジスタの読み書きではスレーブ動作となり、また DMA 転送ではマスター動作をし、サイクルスチールモードでデータ転送を行う。バス権調停は、(スロット)ID コードに基づいたアービトレーションによって行われる。

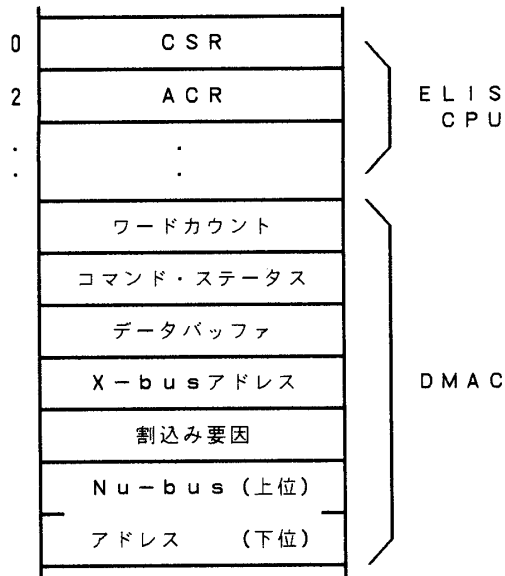


図1 レジスタ割付け (Nu-bus スロット空間)

3.2 割り込み

ELISでは、割り込みは3種あり、これまでベクター割り込み方式を取ってきた。ところがMacIIでは、ひとつのスロットに設けられている割り込み線はただ一本だけであり、これを用いた単一割り込みのみが扱える。そこで、ELIS側の3種の割り込みを一本にまとめ、これをNu-busの割り込み線(/NMRQ)に乗せた。割り込み要因の区別は、別に要因レジスタを設け、割り込み後このレジスタを読み出して行うこととした。要因には、(1)MacIIへのアテンション(前述)、(2)DMA転送終了、(3)ELIS停止、がある。

4 ハードウェア構成

4.1 基板設計

今回は、Nu-bus インタフェース基板1枚と、DMA インタフェース基板1枚を新たに設計、開発した。図2にその構成を示す。Nu-bus インタフェース基板には、Nu-bus 制御回路、割り込み回路の他、DMACのアドレスカウンタがある。またELISとMacIIプロセッサのMC68020とはバイトの並びが逆であることから、バイトスワップ回路を設けている。Nu-busからの転送単位は(DMA転送を含め)16ビットである。MacIIのカードは、約30cmX10.5cmと比較的小型のため、PALを多用している。素子には、ALS-TTL

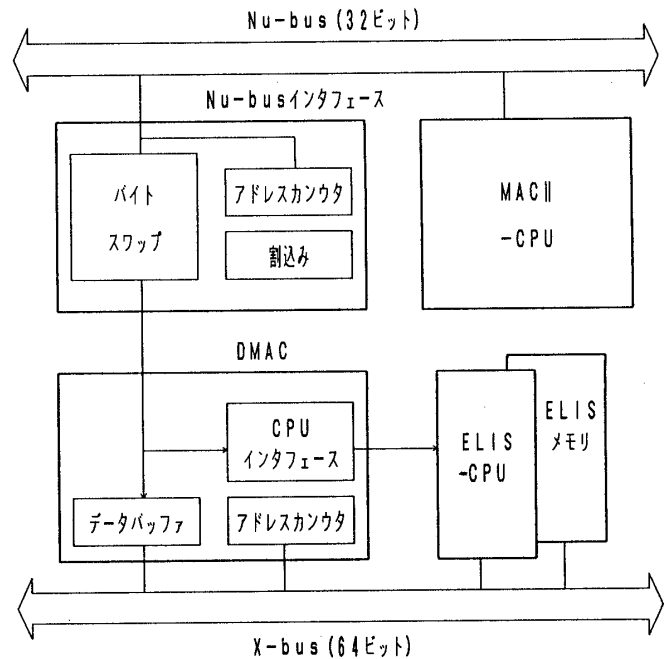


図2 MacII-ELIS インタフェース回路構成

ファミリーを使用した。

4.2 装置形態

専用のきょう体を試作し、ELISのCPU、メモリ、DMACの各基板を収納している。CPU基板とメモリ基板(32MB)は、AIワークステーションELIS(8100シリーズ)で使用しているものである。きょう体は幅をMacIIと同じにし、この上にMacIIを乗せて操作できるようにしている。

5 おわりに

MacELISは現在、MacIIの環境でELIS上のLisp(TAO)を利用できる[3]。今後は、MacII本体内部へのELISプロセッサの組み込みを進めていきたい。

参考文献

- [1] 渡辺, 石川, 山田, 日比野: 知能処理用ワークステーションELIS, 研究実用化報告, No.37, Vol.2 (1988).
- [2] "Designing Cards and Drivers for MacintoshII and Macintosh SE", Apple Computer Inc. (1987).
- [3] 山崎, 三上, 梅村, 渡辺: 優れたユーザインタフェースをもつデスクトップLispマシンMacELIS, 情報処理学会第39回全国大会 (1989).