

時間協調を含むシーケンス制御回路の
設計検証システム(2)
— 検証手法及び検証例 —

5V-4

山田 直之、小林 康弘、藤井 大介、上田 至克、伊藤 順子(日立製作所)
松田 聖、吉澤 純一(東京電力)

1. はじめに

前報¹では、定理証明法による時間協調を含むシーケンス制御回路の設計検証システムについてそのシステム構成を示した。

本報告では、述語論理による時間変化情報の表現、及びそれを利用した定理証明の制御戦略について説明すると共に、設計検証例についても示す。

2. 検証手法

(1) 回路構成要素の動作表現

一般に、一階述語論理では時間変化情報を直接記述することには困難が伴い、表現上の工夫が必要である。特に、シーケンス制御回路を構成する要素のうち限時動作を行なうタイマーや記憶素子では、時間要素として時刻と同時に時区間を導入する必要がある。そこで、本検証システムでは検証に使用する公理数を減らすことができ、かつ回路全体のマクロな動作把握に適した動作のイベント表現を採用した。即ち、各構成要素の時間的に変化する動作状態を、入出力間のイベント伝播則として表現する。シーケンス制御回路で現われる全てのイベントは、①イベントが発生していない(noevent)、②立ち上がり時刻が指定され、その後ONの状態を維持する(Step)、③立ち上がり、及び立ち下がり時刻が指定される(Pulse)の三種類で表現できる。この結果、例えばタイマーの動作の一つは、次のように表現する。

```
(if (and (Comp-type $x TR)
        (Step (inport 1 $x) $t1)
        (= $tx (+ $t1 tu)))
    (Step (outport 1 $x) $tx))
```

タイマー-\$xは、入力が\$t1を起点とするステップであり、\$t1とタイマーの立ち上がり設定値tuの和を\$txとすれば出力は\$txを起点とするステップである。

(2) 定理証明法

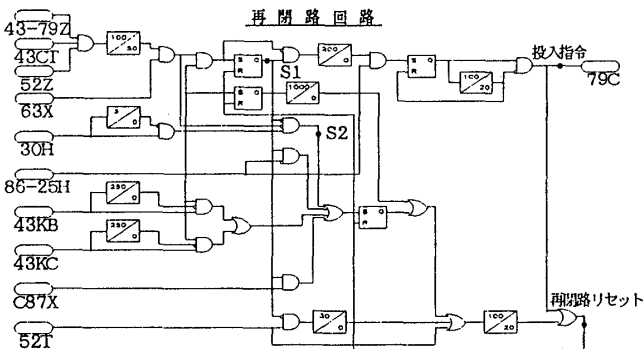


図1 再閉路回路

前報¹に示したように、シーケンス制御回路の設計検証では、与えられた機能の検証だけでなく、機能の抽出も必要となる。本検証システムではこれらの両機能を同一の定理証明プログラムで処理している。

時間協調を含むシーケンス制御回路の検証では、前述した各要素のイベント伝播則が主要な公理となる。従って、証明過程は一般の表現上の階層性を辿る処理ではなく同一表現レベル間の連鎖を行なう処理が中心となる。そこで、証明戦略として、効率的な連鎖処理が可能で、証明過程での情報抽出が容易な肯定型の超導出法(Positive Hyperresolution)を採用し、探索の効率化のために結合グラフ法と組合せた定理証明プログラムを開発した。また、イベント伝播則に現われる時間関係表現を処理するために、付加手続きとして等式、不等式処理プログラムを開発した。機能抽出の場合は、与えられた条件下で等式、不等式の処理が不定の場合、それを新たな仮説として設定し、以後の証明過程を管理する機構を作動させることによって、回路に発生し得るイベントを抽出することができる。

3. 設計検証例

本システムは、HITAC M77-X上でVOS3LISPを利用して作成し、入出力は、ワークステーション2050を使用している。本システムを、変電所の再閉路回路(タイマー、記憶素子、13個を含む要素数31個)の設計検証に適用した。図1に機能分割点S1、S2を設定した場合の表示画面例を、図2に投入指令を含む部分回路に対する機能抽出結果の例を示す。図2では、設定した入力信号、入力条件と、証明過程で生成された仮説、及びその際の投入指令の出力信号が示されている。

本例を通じて、開発したシステムが、設計検証システムとしての基本機能を持つことを確認した。

[参考文献] 情全大第39回「時間協調を含むシーケンス制御回路の設計検証システム(1)」

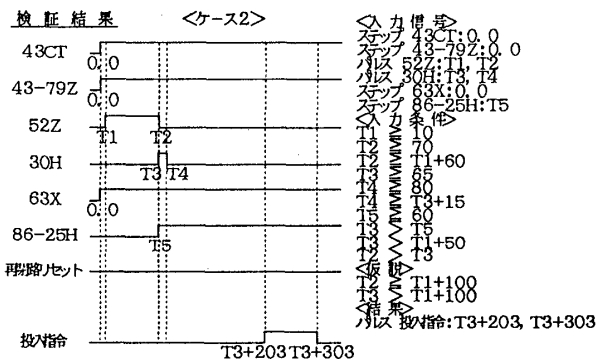


図2 機能抽出結果例