

7S-6

論理認識の一手法

澤田義明**、井上雅夫*、田中節子*、羽山 繁*

*松下電器産業(株) 半導体研究センター ** (株)松下ソフトリサーチ

1.はじめに

近年、VLSIの大規模、高集積化に伴い、設計精度の向上や設計期間の短縮が要求され、設計の自動化が進んでいるが、一方では、チップ面積の最小化等のため、設計の自由度を生かしたマニュアル設計が必要とされている。

その結果、マニュアル設計固有の誤りの混入を避けることができない。

そこで我々は、VLSIの設計ミスによる損失を回避することを目的として、レイアウト検証システムFRIEND²⁾(User FRIENDly Hierarchical VLSI Layout Verification System)を開発し、実品種に対して運用を行なっている。

本稿では、今回新たに開発したFRIENDにおける論理認識の手法及び、適用結果について報告する。

2.従来の問題点

従来の論理認識においては、論理ゲートの認識手順がプログラムとして組み込まれていたため、回路技術の進歩と共に、認識できないゲートが生じたりする問題点を有していた。

3.本システムの特徴

上記問題点を解決するため、下記特徴を有する論理認識手法を開発した。

- (1) ゲート定義情報を設け、任意のトランジスタ回路をゲートに認識。
- (2) distance matrix¹⁾を用いたグラフ同形判定による論理の認識。
- (3) 複合ゲートを一度に認識。
- (4) ドライブ能力を考慮した認識。

4.システム構成

図1は、本論理認識システムの処理の流れである。以下、各項目別に論理認識の手順を示す。

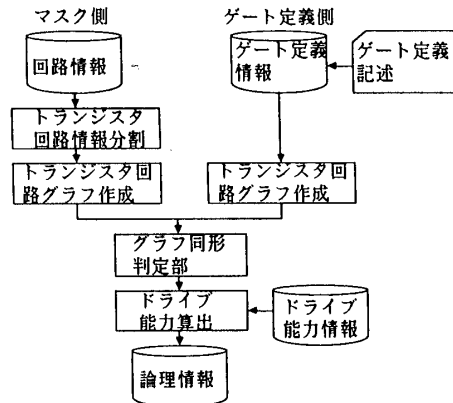


図1 システムの流れ

4.1 ゲート定義情報

ゲート定義情報は、各論理を構成しているトランジスタの接続状態を記述したものである。

記述内容は、(1)論理名、(2)入力ピン名、(3)出力ピン名、各ネットにつながるトランジスタの(4)極性、(5)番号、(6)端子名で構成されている。

4.2 トランジスタ回路情報の分割

以下のルールに従って、トランジスタ回路情報の分割を行なう。

- (1) ソース・ドレインノードが共に直列PNノード*であるトランジスタをトランスファァーゲートとして1つのグループとする。
- (2) 極性の異なるトランジスタでソース・ドレインノードが共通であるトランジスタを1つのグループとする。
- (3) 直列PNノードから電源、グランドまでのパスを構成するトランジスタを1つのグループとする。

*: 直列PNノードとはPch、Nchのトランジスタが共有しているドレインノードのことである。

4.3 トランジスタ回路グラフの作成

本手法のトランジスタ回路グラフの要素はつ

ぎの様に定義している。

頂点は、トランジスタと等電位ネットから構成し、ラベルはそれぞれ素子固有名、配置固有名とする。

各頂点間の接続は枝で表し、任意の等電位ネットがトランジスタのゲートノードと接続する枝は有向枝、トランジスタのソース・ドレインノードと接続する枝は無向枝とする。なお、ラベルは無しとする。図2に、インバータの回路グラフの例を示す。

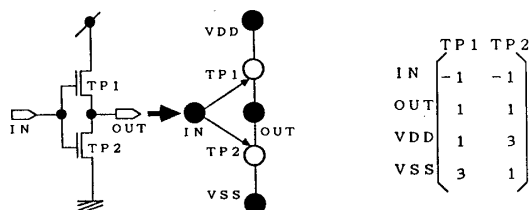


図2 トランジスタ回路グラフ 図3 distance matrix

4.4 グラフ同形判定

以下、論理認識する際に用いるグラフ同形判定のアルゴリズムを示す。

STEP1. distance matrixの作成

distance matrixとは、トランジスタグラフを基として、各等電位ネット頂点から各々のトランジスタ頂点までの距離を示す行列である。なお図3は、図2のトランジスタ回路グラフ基に作成したdistance matrixである。

つぎに、距離の算出方法を示す。

- (1) 無向枝の接続は、初等的でかつ、最短な長さのパスとし、この長さを距離とする。
- (2) 有向枝の接続は、距離を-1とし、無向枝と区別する。

STEP2. ユニークな接続のネットの対応

distance matrixより、各ネット頂点ごとに全トランジスタ頂点までの距離別の累計を算出し、他ネットと同一にならなければユニークな接続のネットとなり、マスク側と定義側で同一種類のネットを対応付ける。

STEP3. ユニークな接続のトランジスタの対応

STEP2の手法で、ユニークな接続のトランジスタを抽出し、対応付ける。

STEP4. 交換可能ネット、トランジスタの対応

マスク側、定義側それぞれの未対応ネットの

距離が-1のトランジスタグループについて着目し、既に対応済みのネットまでの距離が互いに等しいとき、着目ネットおよびトランジスタを対応付ける。

5. ドライブ能力の算出

ドライブ能力は、前節4.4で認識した論理を構成するトランジスタのLとWの比より算出し、ドライブ能力情報を参照して、該当する論理を認識する。

6. 評価

図4は、本システムにより論理を認識し、その結果得た論理情報を基に出力した論理図の一例である。なおこの論理図は、当社で開発した論理合成エキスパートシステムLODESの論理図生成部³⁾を用いて作成した。本システムを実品種に適用した結果、100%の認識率を得、処理時間は、約200トランジスタ当たりCPU TIMEで20秒程度(1MIPS相当の計算機)を要する。

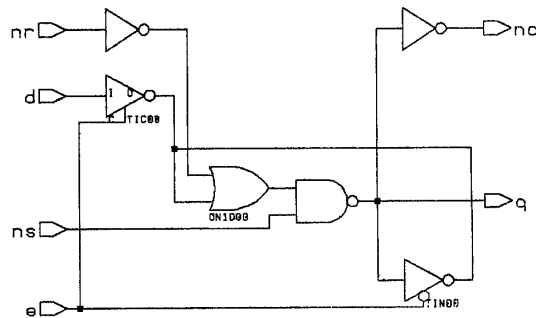


図4 論理図の一例

7. まとめ

レイアウトパターンより得たトランジスタ回路接続情報およびゲート定義情報よりdistance matrixを用いたグラフ同形判定によって、論理

を認識する手法を開発した。

特に、ゲート定義情報を設けることにより、いかなる集積回路のレイアウトパターンを設計しても、論理を認識することが可能になった。

参考文献

- (1)D. C. Schmidt and L. E. Druffel: A fast Backtracking algorithm to test directed graphs for isomorphism using distance matrices, J. ACM, vol.23, No.3, pp.433-445(1976)
- (2)羽山 繁、渡里祐子、京井淳子、間野洋治郎: MOSマスク解析における論理検証. 設計自動化19-6(1983.11.15)
- (3)泉野祥吾他: 論理図自動生成の一手法. 情報処理学会第37回全国大会講演論文集, pp.1778-1779,1988.