5U-2 PROCEED－DEX 機能マクロ選択エキスパートシステム

中茎 洋一郎　上村 宣孝　新美 文彦　藤田 友之
（日本電気株式会社）

1．はじめに

近年、半導体技術の進歩に伴う回路規模の増大や多品種・多様化が進み、電子回路の設計期間の短縮への要求はますます高まってきている。

本稿では、EWS上の回路図エディタと連動して回路設計を支援する機能マクロ選択エキスパートシステムPROCEED－DEXについて述べる。本システムにより、標準的な回路や設計者が過去に設計した回路の部品化・ライブラリ化を実現し、設計時に与えられた要求仕様にもとづいて推論を行い、適切な回路を選択して設計を進めることを可能にした。

2．提案する回路設計方法

通常、設計を行う場合、標準的によく用いられる回路や過去に設計した回路の一部を組み合わせて設計を進める場合が多い。実際には、ある機能を満足する回路は多数あり、データブック等の資料を参考にしながら、性能等に関して要求を満足するものを選択・採用していくことになる。これは非常に手間と時間がかかる作業である。従って、適当な回路を効率的に選択・利用できるような環境の実現が望まれており、回路合成システムの研究開発が進められている［1］。

本システムでは、回路設計中に、対話的に要求仕様を入力して、その仕様を満足する回路を選択する知識処理機能を実現した。回路の選択は、ルールとして記述された設計知識を用いて、知識処理ツールExpert Essence［2］によるトレードオフ推論によって行われる。要求仕様の柔軟な解釈（要求条件の自動緩和等）を行うことにより、適切な回路を選択することができる。

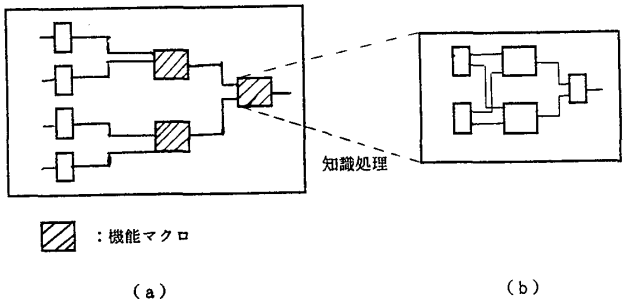
本システムは、回路図エディタPROCEED－DRAW［4］と並列実行され、選択された回路図の表示・編集をその場で行うことができる。具体的には次のような2通りの使い方が可能である。

（1）フラットな回路図設計

回路の設計中に、これから設計しようとする部分の仕様を入力し、処理の結果得られた回路図を作成中の回路図内へコピーし設計を進める。

（2）マクロ図面を用いた階層型設計

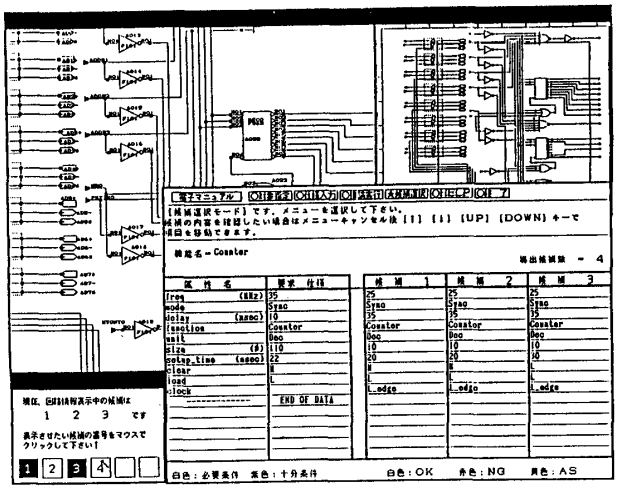
一方、あるまとまった機能単位を「機能マクロ」として回路図を記述して設計を進め、その機能マクロの具体的な実現方法は、後から別の図面（下位図面）として設計を行うような階層型の設計を行う場合もある。この場合、機能マクロを用いた回路図を記述した後（1図(a)）、そのマクロに対する要求仕様から得られた回路図をその下位図面とする（1図(b)）。



第1図　マクロ図面を用いた階層型設計

3．回路の選択処理方法

回路図エディタPROCEED－DRAWを用いた回路の設計中に、回路の選択処理用のコマンドを実行すると、PROCEED－DEXが別プロセスとして起動される。以後、必要に応じて互いにプロセス間の通信を行いながら処理が進められる［5］。処理画面例を第2図に示す。



第2図　PROCEED－DEX処理画面例

PROCEED-DEX: An Expert System for Circuit Design
Yoichiro NAKAKUKI, Nobutaka UEMURA, Fumihiko NIIMI, Tomoyuki FUJITA
NEC Corporation

3．1　要求仕様入力

第２図右下のウインドウで要求仕様の入力を行うことができる（第３図）。要求条件の入力は表形式のインタフェイスで行うが、速度・消費電力等の各項目について、

① 必ず満足すべき条件
② できれば満足してほしい条件
③ 特に条件を指定しない項目

等の指定が可能である。

また、第１図で示すような機能マクロの下位図面の設計を行う場合、回路図エディタ上で予め各機能マクロに対して要求仕様を属性として付加しておけば、自動的にその要求仕様を表の中に読み込める機能を持っている。

3．2　適切な回路の提示

要求仕様の入力に続いて回路の選択が行われる。つまり、指定された条件をできるだけ良く満足する解が指定した個数、選択される［２］。選択された解の性能等は入力した要求仕様の横に表形式で表示される（第３図）。このとき、要求を満足している項目、満足していない項目等が色別に表示される。さらにこれらの回路について、回路図を表示させることが可能である。

機能マクロ選択エキスパートシステム

機能指定　仕様入力　回路検索　HELP　終了

機能名　＝/Counter　　検補数　＝　4

回路決定　説明　検補変更

項目名	要求値	検補１ (CXT003) 図面	検補２ (CXT005) 図面	検補３ (CXT009) 図面
◎function	Counter	Counter	Counter	Counter
◎mode	Async	Async	Async	Sync
delay (nsec)	10	15	10	30
freq (MHz)	35	25	45	20
◎unit	Dec	Dec	Dec	Dec

第３図　表形式入出力ウインドウ

3．3　回路の選択

ユーザはそれらの情報をもとに適切な回路を選択し、ＰＲＯＣＥＥＤ－ＤＲＡＷのコマンドを用いて、

(1) 設計中の図面にコピー
(2) 下位図面に指定

等の操作を行い、設計を進めることが可能である。また、提示された図面が満足できなければ要求仕様の一部を修正することにより別の解を得ることができる。

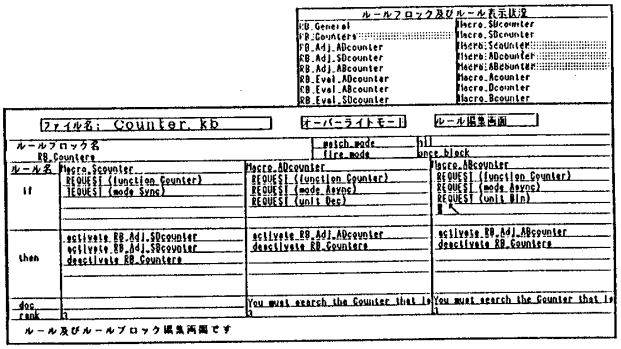
4．回路図及び知識の登録

本システムでは、標準的に使用される回路をライブラリとして登録し、それに対応するルールが書かれた知識ベースを用意している。

しかし、実際の運用では、ライブラリの追加、変更が頻繁に行われる可能性があり、それに伴ってルール等の書き換えも必要となる。

4．1　知識ベースの登録

リスト形式で表されるExpert Essenceの知識ベースを簡単に編集するために、「知識ベースエディタ」が用意されている。本エディタは、ルールやフレーム知識間の操作を扱い易くしており、コピー編集等の機能を備えている。また、表形式インタフェイスであるので、煩わしい括弧の入力が不要であり、容易に知識ベースの編集を行うことができる。（第４図）



第４図　知識ベースエディタ画面例

4．2　回路登録機能

システムで提供される標準のライブラリの他に、各ユーザ毎に、後に再利用したい回路図を登録する機能を持っている。実際には登録図面を指定し、その機能・性能を第３図と同様の表形式のインタフェイスで入力することで、自動的にルールが生成され、知識ベースに追加される。以後、システムで用意された回路と共に選択の対象となる。

5．おわりに

本システムにより、ＰＲＯＣＥＥＤ－ＤＲＡＷを用いた対話型の設計を支援する環境が実現された。今後は、さらに設計ノウハウ等の蓄積を行い、知的設計支援環境を充実させていく予定である。

【参考文献】

［１］Niimi et al., "Hierarchical logic synthesis for VLSI," ISCAS '85.

［２］中茎、他　"Expert Essenceにおけるメタ・ルール機構"，情処全大（1987前期）．

［３］Fujita et al., "A new knowledge based approach to circuit design," ICCAD '87

［４］市原、他　"ＰＲＯＣＥＥＤ－ＤＲＡＷ　回路図エディタ"，情処全大（1988後期予定）．

［５］中茎、他　"ＥＷＳ用会話型ＣＡＤシステム構築用インタフェイス"情処全大（1988前期）．