

## 7R-6

FLAP: 故障解析プロセッサ  
—シミュレーション部評価—

牛久保 正憲 辺保 久 菊地原 秀行 村上 道郎

沖電気工業(株) 超LSI研究所

## 1. はじめに

弊社では、50Kゲート級のVLSIに適用すべく故障解析プロセッサ(FLAP: Fault Analysis Processors)を開発し、実用化した<sup>[1][2]</sup>。

今回、FLAPの核である、コンカレント手法<sup>[3]</sup>を用いた故障シミュレータの高速化を目的とした評価検討を行った。その中で、故障リスト中のX(Un-known)状態が約8割にもなり得ることを見出し、その削減手法について試行し、評価した。

本稿では、その評価結果および試行結果について報告する。

## 2. 背景

FLAPは、弊社の論理CADシステムBINALY<sup>[4]</sup>と強く結合しており、論理シミュレーション完了後、常に適用されている。

本故障シミュレータのCPU時間は、論理シミュレータBINALYに比べ約5倍増程度に納まっている。しかし、中には、10倍増を越えるものが存在することが分かった。今回、その原因を追求するため評価検討を行った。

## 3. 評価と考察

評価には、表1に示す2種類の回路を用いた。回路Lは、BINALY比のCPU時間が3.2倍と標準的であるが、回路Mは、13.4倍と異常に遅い。

評価のもととなるデータとしては、(1) 故障リストの長さ(1素子当

りの故障数の平均値)

(2) 正常／故障のイベント数の比

(3) 正常／故障の演算回数の比

を以下の理由で取り上げた。

コンカレント法においては、故障リストが長くなると、CPU時間が増大する傾向がある。これは、故障イベント数、故障演算回数が増加するためであり、また、故障リストの検索処理に大きな負荷がかかるためである。

表2に得られた結果を示す。BINALY比のCPU時間が大きい回路Mでは、故障リストが異常に長いことが分かる。

次に、故障リストの内容を詳しく調査したところ、回路Mでは、X状態がかなり多く(約8割)存在していることが分かった(表3参照)。

表1 評価に用いた回路

回路名	ゲート数	故障数	検出率 [%]	BINALY比 のCPU時間
L	1134	831	90.9	3.2
M	3518	3984	74.9	13.4

表2 評価結果

回路名	故障リスト の長さ	正常: 故障 イベント数	正常: 故障 演算回数
L	6	1: 3.6	1: 4.6
M	23	1: 16.6	1: 15.1

表3 故障リストの内容

回路名	全故障状態中にX状態 が存在する割合 [%]
L	29.8
M	81.1

我々は、この故障状態 X に着目し、その減少手法について検討した。

#### 4. 故障状態 X の減少手法

故障リスト中に存在する X 状態を削減する一つの方法として、故障回路に生じるすべての X 状態を伝搬しないアイデアがある<sup>[5]</sup>。これを、X 不伝搬と呼ぶ。

##### 4.1 X 不伝搬の手法

図 1 に、X 不伝搬の例を示す。ここで、ゲート A の入力 2 の 1 縮退故障を考える。

この故障回路では、ゲート A の演算後、A の出力で X 状態が生じる。しかし、ファンアウト先のゲート B および C の入力には、故障状態を伝搬しない。このように、X 状態が生じたゲート A の出力には、故障状態 X を持つが、それ以外のゲート B および C の入力には、持たない。

この結果、故障状態 X がかなり減少すると期待できる。また、故障状態 X が、仮に外部出力で観測できたとしても、それら故障は、検出できない。

よって、大部分のケースで正常論理値と同じに扱っても良いと言える。

##### 4.2 適用結果

X 不伝搬を前に示した回路 L および M に適用した結果を表 4 に示す。ここで CPU 時間、故障イベント数、故障リストメモリ量は、X 状態をそのまま伝搬した場合を 1 として正規化している。

X 不伝搬の場合、いずれの値も減少している。回路 M の場合、およそ 1/5 に減少し、特に顕著である。また、他の数例の回路に対して適用したことろ、同様の結果を得ている。

これら結果から、X 不伝搬は、CPU 時間、使用メモリ量を削減する上で非常に有効であると言える。

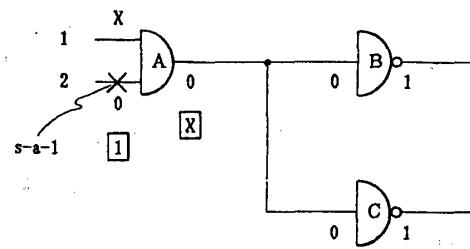


図 1 X 不伝搬の例

表 4 X 不伝搬による評価結果

回路名	CPU時間	故障イベント数	故障リスト メモリ量	検出率 <sup>*1</sup> [%]
L	0.74	0.65	0.80	91.3(90.9)
M	0.22	0.25	0.25	75.5(74.9)

\*1: ()内は、Xをそのまま伝搬した場合の検出率

##### 4.3 X 不伝搬の不具合

表 4 には、得られた故障検出率も示してある。これによると、X 不伝搬の場合、真の値より 0.4-0.6% 程度増加していることが分かる。この差異を詳しく調べたところ、以下のケースによるところが殆どであった。

- ある故障による故障効果が、あるファンアウトネットで分岐し、再び収れんする場合、そのいずれかの経路において、その故障効果が X 状態に変化してしまう場合に起こる。

##### 5. おわりに

故障リスト中に存在する X 状態の削減が、高速化のための 1 つのキーであることを示した。これは、検出率の差異に有意差がないとすれば、十分実用的かつ効果的なものである。

今後は、この問題を含めて、より一層の高速化を図って行く予定である。

最後に、日頃、御指導戴く平川 L S I C A D 研究部長に深謝致します。

##### 6. 参考文献

- [1] 辻保他、「FLAP: 故障解析プロセッサー機能概要」、本大会 7B-5
- [2] 牛久保他、「大規模階層モデルにおけるコンカレント故障シミュレーションの高速化手法」、第31回情報処理学会
- [3] B. Ulrich et al., 'The concurrent simulation of nearly identical digital networks,' 1974 DAC
- [4] 白木他、「BINALY-階層モデルを扱う論理シミュレータ」、電子装置設計技術, 1-3
- [5] D. W. Stuhler et al., 'An efficient method of fault simulation for digital circuits modeled from boolean gates and memories', 1977 DAC