

マスラスライスのセル自動合成の検討

4R-2

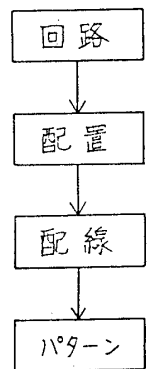
佐藤真司 町田泰秀 堤定雄* 後藤源助
 (株)富士通研究所 *(株)富士通

1. はじめに

マスラスライスはチップ内のセルの配置配線を自動で行うため、チップ開発のターンアラウンドタイムの短い、有効な設計方法である。しかし、チップの大規模化に伴い、予め用意しておくセルの数が大幅に増加し、セルパターンを人手で準備しておくことが大変な作業になり始めている。そこで我々は、セルパターンを自動的に作成して行く方法の検討を行った。

2. 従来のセル自動合成

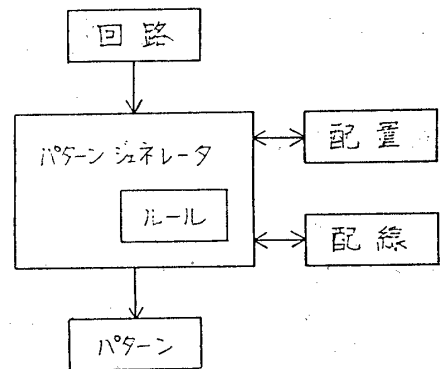
セル内の配線レイアウトはトランジスタパターン上で行なわれるため、その場所によって配線規則が異なり、複雑である。またセル内の配置を考える場合、配線を抜きにして考えることは不可能であり、配置、配線の密接な連係が必要とされる。しかしながら、従来配置と配線は各々、独立したプロセスとして考えられており、その連係は困難であった。(図1)



(図1)

3. セル自動合成

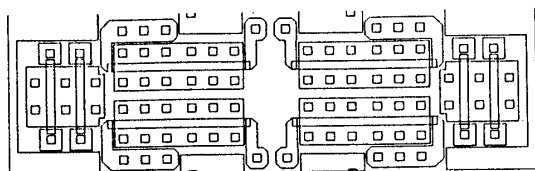
そこで、人手でセルの設計を行う場合、どのようなプロセスで作業を行っているかを調査することによって、配置、配線にからむルールやノウハウの抽出を行うことを考えた。有効なルールやノウハウが得られれば、少ない労力で、配置と配線が有機的に結びついたシステム(図2)の作成ができる可能性がある。



(図2)

4. ルールの抽出

検討は30Kゲートのしきつめ型マスラスライスについて行った。バーシックセル(図3)は大小6つのトランジスタを持っている。このマスラスライスでは横方向のバーシックセルを組合せることができるため、様々な形状のセルを作成することができる。



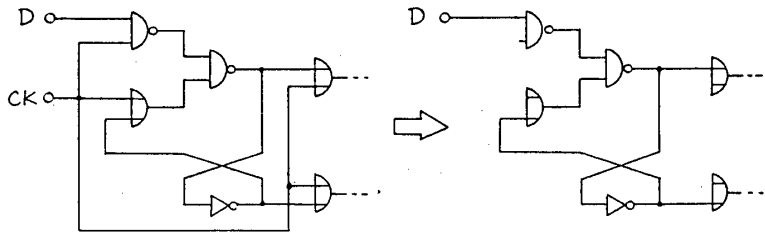
(図3)

The Analysis of Cell Pattern Generation for M/S
 Shinji Sato, Yasuhide Machida, Gensuke Goto
 FUJITSU LABORATORIES LTD.
 Sadao Tsutsumi
 FUJITSU LIMITED

5. ルール

検討の結果得られた主なルールを述べる。

- (1) セル内の配線の優先順位は隣り合って配置された回路ビラシの配線を第1とする。
- (2) CK信号、セレクト信号など多数のゲートに入力しているネットは除外した状態でセル内の配置を決定する。(図4)
- (3) トランスミションゲートのゲート入力は2チャンネル分の配線領域を必要とする
- (4) 同じ構成の回路群があるときは、ブロックとしてまとめ、階層的に扱う。この場合、ブロックビラシに多少の相違があっても、同じブロックとして扱った方が効率が向上する。(図5)



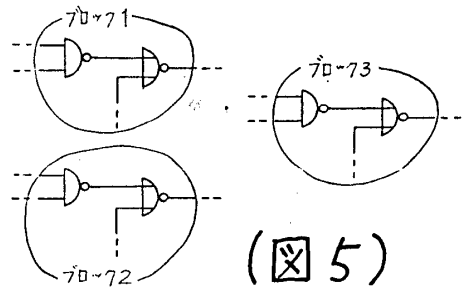
(図4)

6. 結論

人手によるセル設計の方法の検討を行った結果、セルの作成が比較的、明確なルールに基づいて行われていることがわかった。そのため、従来の自動合成の考え方からは整理の付け難かった配線相互の優先順位の決定が、かなり簡略化できる見通しが得られた。また、規模の小さいセル(～10ゲート程度)については人手設計も自動合成もあまり差が出る余地はないが、大きなセルについてはその差が大きく、その理由が人手設計での階層的な設計方法にあることがわかった。

ク、まとめ

以上より、マスタスライスのセルを自動合成するための第1段階として、人手設計におけるルールおよびノウハウの抽出を行うことができた。その結果、セルの自動合成についての指針を得ることができた。そこで、現在、得られたルールに基づいてセル自動合成のシステムの構築を行っている。



(図5)