

Synthesijer を使った Java による FPGA 開発のはじめ方

三好 健文[†]

一般に, FPGA のロジックは HDL により RTL で設計されているが, 複雑な処理の RTL 設計は繁雑でバグの温床ともなるためコストが大きい. 高水準言語による開発を可能にする高位合成処理系を使う FPGA 開発手法は, コスト削減に有効なアプローチである.

Synthesijer (<http://synthesijer.sourceforge.net/>) は, Java プログラムを HDL に変換するオープンソースの高位合成処理系である. パソコン上でソフトウェアとして実行, 動作を検証した Java プログラムをハードウェア化できるため機能レベルのデバッグコストの大幅な削減が期待できる.

本チュートリアルでは, 実際に Synthesijer を使ってアプリケーションを開発する方法を紹介する. また, 今後の開発ロードマップを紹介する.

[†] わさらば合同会社