

## 2 命令インオーダー発行仕様のスーパースカラプロセッサの設計

枝元正寛<sup>†</sup> 林田隆則<sup>†</sup> 佐藤寿倫<sup>†</sup>

### 1. はじめに

情報処理学会計算機アーキテクチャ研究会の主催でプロセッサ設計コンテスト[1]が開催されることになり、我々も2命令インオーダー発行仕様のスーパースカラプロセッサで挑戦することにした。本稿ではこのアプローチを採用した理由と実装における工夫点を説明する。

### 2. スーパースカラ採用の背景

コンテスト主催者からリファレンスデザインとして提供されているプロセッサは、5段パイプライン処理の典型的なMIPSプロセッサ[2]である。プロセッサの計算性能を高める手法であるパイプライン処理は逐次的な動作を複数のモジュールに分けることで高速化を実現できる技術である。このプロセッサをさらに高速化するには、コンテストのHPに書かれているように「コンパイラ、スーパースカラ、ベクトル命令、専用ハードウェアなど、様々なアプローチが可能」である。我々はこの中から最もオーソドックスと思われるスーパースカラ化による高速化を選んだ。

スーパースカラはパイプラインの数を増やす技術である。パイプラインの段数を増やせばクロック周波数を高めることができる。しかし、命令を1つずつしかフェッチしていないため、1クロックに処理できる命令は高々1個という壁を超えられない[3]。そこで複数命令をフェッチして可能なら複数の命令の同時発行を行うスーパースカラが誕生した。

この設計を選んだ理由は、我々には設計リソースが少なく、しかも設計者にはその経験が無いためである。教員は助言をするのみであり、設計には加わっていない。性能改善度よりも確実に機能することを優先し、出来るだけ複雑にならない方式を選択することとした。そのため、より高い性能が期待できるアウトオブオーダー発行[4]ではなくインオーダー発行のスーパースカラとし、発行幅も2命令とした。このような単純な構成であっても約1.7倍の性能改善が期待できる[5]ため、コンテストで十分戦えると判断した。

### 3. 実装における工夫

実装においても複雑度を増さない工夫をした。文献[6]を参考にして、追加資源の無駄を少なくする実装を心がけた。具体的には、各パイプラインへ発行可能な命令が異なる

非均質なスーパースカラ[2]ではなく、あらゆる命令が2つのパイプラインのどちらへも実行可能な均質なスーパースカラとした。ただし、ロード・ストア命令が同時に2命令発行されることは禁止し、フェッチされた2命令がどちらもロードあるいはストア命令の場合には、後続の命令を1サイクルストールさせることとした。分岐命令については、MIPSの仕様上、分岐遅延スロットに分岐命令は配置され得ないため、ロード・ストア命令の様な配慮は不要である。

上述のようなパイプラインストールや分岐先が64ビット境界に置かれぬ命令である場合には、直後のサイクルでフェッチされる命令と連結することは避け、2命令発行を諦めた。この選択も確実に機能することを優先したためである。

### 4. まとめ

コンテストで提供されるリファレンスデザインのプロセッサ[1]を高速化するために2命令インオーダー発行仕様のスーパースカラプロセッサを選択した理由と、その実装上の工夫を述べた。Atlysボード[7]上でこのプロセッサが動作することが確認出来ている。

### 謝辞

本研究の一部は科研費挑戦的萌芽研究（課題番号：23650026）によるものである。

### 参考文献

- [1] The 1st IPSJ SIG-ARC High-Performance Processor Design Contest, [www.arch.cs.titech.ac.jp/contest/](http://www.arch.cs.titech.ac.jp/contest/) (2013年12月5日アクセス)
- [2] パターソン, ヘネシー: コンピュータの構成と設計 第4版 上, 日経BP社(2011)
- [3] 高橋隆一: Verilog HDLによるシステム開発と設計, 共立出版 (2008)
- [4] 坂井修一: コンピュータアーキテクチャ, コロナ社 (2004)
- [5] N. P. Jouppi and D. W. Wall: Available Instruction-level Parallelism for Superscalar and Superpipelined Machines, 3rd ASPLOS (1989)
- [6] 中野巧: 実践コンピュータアーキテクチャ MIPS のアセンブリ言語とVHDL設計, オーム社 (2010)
- [7] Digilent社, Atlys Spartan-6 FPGA Development Board, [www.digilentinc.com/Products/Detail.cfm?Prod=ATLYS](http://www.digilentinc.com/Products/Detail.cfm?Prod=ATLYS) (2013年12月5日アクセス)

<sup>†</sup> 福岡大学  
Fukuoka University