

部分一括露光パターン抽出効率向上化技術の提案

野里博和^{†1} 松縄哲明^{†2,*1} 坂無英徳^{†1}
村川正宏^{†1} 樋口哲也^{†1,†2}

本論文では、半導体リソグラフィのマスク製造において、LSIのLogic部への部分一括露光法(Character Projection: CP)の適用効果を向上させるための、CPパターン抽出効率向上化技術を提案する。電子線描画技術であるCP法は、特定の繰返しパターンを1つのCPパターンとして、1ショットの電子線で描画する方式で、従来の可変成型描画法に比べ、総ショット数を低減させ、マスク描画に必要な時間を大幅に短縮することが可能な手法である。しかしながら、LSIのLogic部では、CP法に効果的な繰返しパターンの抽出が行えず、CP法の適用が困難であるとされてきた。なぜならば、Logicセルは不規則に配置されているため、それぞれの繰返しパターンの周囲に配置される隣接パターンの違いにより、生成される光近接効果補正(OPC)図形が異なり、1つの繰返しパターンから複数の異なる派生パターンに多様化しているからである。そこで、本研究では、LSIのLogic部へのCP法の適用効果を向上させることを目的とした、CPパターン抽出効率向上化技術を提案する。本研究により、Logic部でのOPC処理による繰返しセルパターンの多様化を抑え、抽出効率の向上を実現した。実験の結果、テストパターンを用いたシミュレーション実験により30%のCPパターン抽出効率向上に成功した。

Improving the Efficiency of Pattern Extraction for Character Projection Lithography

HIROKAZU NOSATO,^{†1} TETSUAKI MATSUNAWA,^{†2,*1}
HIDENORI SAKANASHI,^{†1} MASAHIRO MURAKAWA^{†1}
and TETSUYA HIGUCHI^{†1,†2}

This paper proposes an approach to improving pattern extraction efficiency for character projection lithography (CPL). CPL is a promising technology for electron beam direct-write lithography. The advantage of CPL is the reduced number of electron beam (EB) shots compared to conventional variably-shaped beam lithography, because character patterns that frequently appear within a layout can be simultaneously written by a single EB shot with a CP aperture

mask. This means that it is important to extract frequently-used character patterns and prepare CP aperture masks in order to reduce the number of EB shots. However, with random logic devices, each character pattern is subject to being deformed into many different patterns that have complicated optical proximity correction (OPC) features, which cannot be extracted as a unique CP aperture mask. In order to overcome this problem, we propose a method of improving the efficiency of pattern extraction for CPL with random logic devices by employing OPC optimization. Our proposed method can reduce the variety in the deformed patterns. In conducted experiments, we successfully achieved a 30% improvement in extraction efficiency.

1. はじめに

近年、半導体デバイス製造において、デジタル情報家電の需要の高まりにより、これまでのパソコンに代わりデジタル情報家電向けのシステムLSI製造が主流となりつつある。このシステムLSIでは、デジタル家電製品の短い世代交代に合わせた生産方式となるため、これまでの汎用DRAMなどとは異なり、多機能を有する少量多品種デバイスをいかに短い期間でコストを抑えて生産できるかが重要となっている。しかしながら、半導体デバイスの微細化にともなうマスク製造コストの増大やTAT(Turn Around Time)の長期化といった問題が、システムLSIを用いたデジタル情報家電の迅速な製品展開の障害の1つとなっている。これらマスク製造コスト増大やTAT長期化の主な要因としては、微細化にともなうLSI回路の複雑化とデータ量増加に加え、ウェハ上に転写する回路パターンの忠実性を維持するための補正図形を生成する光近接効果補正(Optical Proximity Correction: OPC)に要する計算負荷(計算時間、データ量)の増加があげられる。

現在、これら問題を解決する手法の1つとして、マスク製造時の高速描画方式である、部分一括露光法(Character Projection: CP)¹⁾が開発されている。このCP法は、マスクレイアウト中で頻出する繰返しパターンを1つのCPパターンとして、1ショットの電子線で描画する方式で、従来の可変成型描画法(Variably Shaped Beam: VSB)²⁾と比べ、ショット数を低減させ、マスク描画に必要な時間を大幅に短縮することが可能である。しかしなが

^{†1} 産業技術総合研究所

National Institute of Advanced Industrial Science and Technology (AIST)

^{†2} 筑波大学大学院システム情報工学研究科

Graduate School of Systems and Information Engineering, University of Tsukuba

*1 現在、株式会社東芝セミコンダクター社

Presently with Toshiba Corporation Semiconductor Company

ら、OPC 処理済みのマスクレイアウトにおいて、繰返しパターンの多い Memory 部での CP 法適用の効果は期待できるが、Logic 部に関しては、現状の OPC 処理での CP 法適用は困難であるとの調査結果が報告されている³⁾。この理由として、Logic 部はセルが不規則に配置されているため、同種の繰返しパターンであっても周囲に配置されるパターンにより光近接効果 (Optical Proximity Effect: OPE) が違うため生成される OPC 図形が異なり、繰返しパターンが様々な派生パターンに多様化してしまうことが考えられる。

そこで本論文では、LSI の Logic 部への CP 法の適用効果向上を目的とした、CP パターン抽出効率向上化技術を提案する。本技術により、Logic 部における不規則なセル配置に起因する OPC 図形の多様化を抑え、繰返しパターンからの派生数を減らし、繰返しパターン抽出効率の向上を実現する。

露光シミュレーションを用いた検証実験の結果、CP パターン抽出効率向上化技術の導入により、40 種類のテストパターンを 28 種類 (30% の効率向上) に効率化することに成功した。

以下、2 章では部分一括露光法とその技術課題について説明し、3 章でそれら問題点を解決するための提案手法について述べる。4 章では、提案手法の検証実験とその実験結果を報告する。最後に、5 章では、結論と今後の課題について述べる。

2. 部分一括露光法とその技術課題

半導体製造におけるフォトマスク製造では、微細パターンの加工に、電子線を光源としてマスク基板上にマスクレイアウトを描画する電子線描画技術を用いている⁶⁾。この電子線描画を高速化するための技術として、マスクレイアウト中の特定の繰返しパターンを 1 つのキャラクタと呼ばれる図形パターン (CP パターン) として一括露光する部分一括露光法 (CP 法) がある。CP 法は、図 1 に示すように、CP パターンをアパーチャマスク上に配列状に形成し、照射される電子線 1 ショットにより任意の CP パターン型を通過させ、マスク基板上に描画する技術である。パターンを複数の矩形に分割して描画する従来の VSB 法に比べ、CP 法では、繰返しパターンを 1 つの CP パターンとして 1 ショットで描画することが可能なため、マスク描画に必要な時間を大幅に短縮することが可能である。

しかしながら、OPC 処理済みのマスクレイアウトにおいて、規則正しいセル配置の Memory 部での CP 法の高い有効性が認められる一方で、Logic 部における CP 法の効果を向上させるための技術開発が必要であるとの調査結果が ASET (技術研究組合超先端電子技術開発機構) より報告されている³⁾。この報告によると、Memory 部 Poly 層で 1,539 回引用

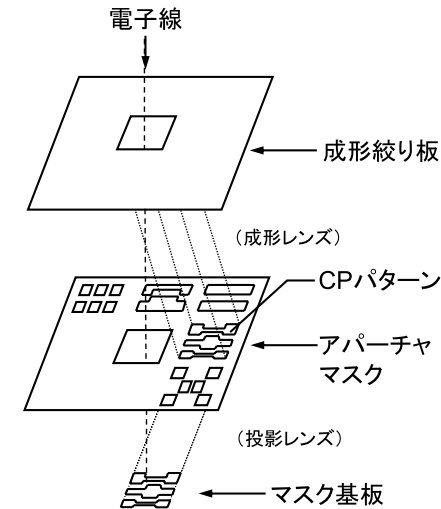


図 1 部分一括露光装置の模式図
Fig. 1 Diagram of character projection lithography system.

されている繰返しパターンは、OPC 処理により最大でも 8 種類にしか多様化しない。一方、Logic 部 Poly 層で 680 回引用されている繰返しパターンは、OPC 処理により最大で 660 種類にも多様化する。このため、Logic 部の OPC 処理後のレイアウトから、繰返しパターンを CP パターンとして抽出することは困難である。この理由として、Logic 部は Logic セルが不規則に配置され、それぞれの繰返しパターンの周囲に配置されるパターンの違いにより OPE が変化し、OPC 処理により生成される OPC 図形が異なるため、繰返しパターンが様々な派生パターンに多様化してしまうことがあげられる。以上のことから、Logic 部への CP 法適用を実現するためには、生成される OPC 図形の多様化を抑え、繰返しパターンの抽出効率を向上させることが技術課題である。

3. CP パターン抽出効率向上化技術

3.1 アプローチ

本論文では、Logic 部における繰返しパターン抽出効率向上を実現するため、筆者らがすでに提案している適応型 OPC 調整技術^{4),5)}に基づいた、CP パターン抽出効率向上化技術を提案する。

適応型 OPC 調整技術とは、従来のようにセルをレイアウトしてから全体に一括して OPC 処理するのではなく、あらかじめ OPC を適用したセルをレイアウトし、隣接するパターンからの OPE に合わせて OPC 図形を最適化調整する技術である。この技術の導入により、従来のフルチップ OPC に比べ、OPC 計算負荷を最大 1/44 に削減可能であることも報告されている⁷⁾。

本論文では、上記適応型 OPC 調整技術をベースに、その特徴であるセル単位での処理を活かしつつ、CP パターン抽出効率向上化を実現する以下の 2 つの技術開発を行った。

- (1) セルグループ抽出技術
セルをレイアウト時の各セルの周囲に配置された隣接パターンの配置状況によって分類し、OPC 図形の共通化が可能なセルグループを抽出する技術
- (2) OPC 最適化技術
抽出したセルグループ内に含まれる各セルがそれぞれの隣接パターンにおいて OPC 図形の補正精度を損なわないように、グループ内のセルに対して同一の OPC 図形補正量を調整し、「繰返しセル」として共通化する技術

図 2 は、提案手法の概念図である。まず、レイアウトデータ内で多く引用されている「繰返しセル」をセルのレイアウト情報を利用して抽出する。この繰返しセル A は、それぞれ周囲に隣接するパターンが異なるため、OPC 処理を施した後は、同種のセルでありながら、異なる回路パターンに多様化してしまう。図の例では、A1 ~ A5 に区別される。次に、A1 ~ A5 をセルグループ抽出技術により、隣接パターンの類似性に基づき、少数のグループに分類する（図中では、A1 ~ A3 および A4 ~ A5 の 2 グループを抽出）。最後に、抽出されたセルグループを、OPC 最適化技術により各グループで共通なセル Aa, Ab に最適化する（図中では、A1 ~ A3 が Aa, A4 ~ A5 が Ab に最適化されている）。以上のような手順により、隣接パターンの違いによる OPC 図形の多様化を抑えた CP パターン抽出効率向上化が可能になる。以下では、2 つの要素技術の詳しい技術内容に関して説明する。

3.2 セルグループ抽出技術

セルグループ抽出技術は、レイアウト内の隣接パターンの異なる繰返しセルの中から、OPC 図形を共通化しても露光パターン精度が低下しないものを同一グループとして抽出する手法である。本手法では、図 3 に示すような、繰返しセルの周囲の「隣接パターン領域」の図形の類似性を判別基準として利用する。本論文では、この隣接パターン領域を、繰返しセルの OPC 補正に影響を及ぼす領域として、繰返しセル枠から $1.62\lambda/NA$ の範囲と定めた⁵⁾。ここで λ は露光光の波長である。この領域内に配置される図形が異なると、繰返しセ

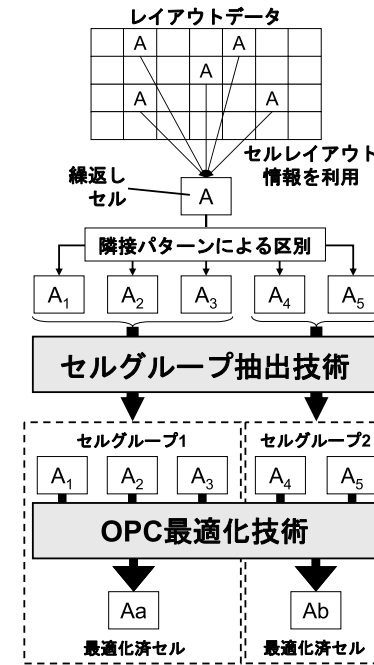


図 2 提案手法の流れ
Fig. 2 Framework of proposal method.

ル内に及ぶ OPE が異なるため、OPC 補正量を変化させなければならない。つまり、隣接パターンの配置状況類似性を判断基準として、繰返しセル内の OPC 図形の類似性を予測することができる。そこで、本論文では、繰返しセルの隣接パターン領域内における図形の配置状況を解析し、OPC 処理後に生成される OPC 図形の類似性を判別するセルグループ抽出技術を提案する。

提案するセルグループ抽出技術では、引用回数の多い繰返しセルを効率良く分類するために、レイアウト情報を参照することで計算量を抑えた、パターン傾向を利用する大まかな分類方式と、周囲のパターン配置を詳細に比較する細かい分類方式による 2 段階方式の抽出技術を提案する。図 4 にその抽出技術のフローを示す。まず、レイアウトデータから、セルのレイアウト情報を利用して、引用個数の多い繰返しセルとその隣接パターンデータを読み込む。次に、読み込んだ隣接パターンデータの情報をもとに、「パターン傾向によるセルグ

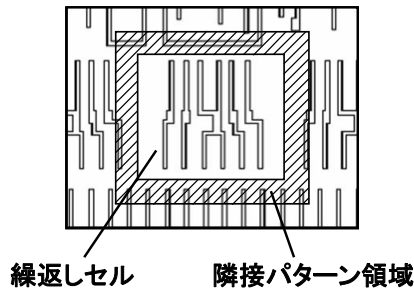


図 3 繰返しセルとその隣接パターン領域
Fig. 3 A repetitive cell with its neighboring patterns.

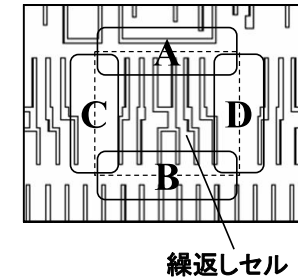


図 5 隣接パターンの配置状況
Fig. 5 Environment of neighboring patterns.

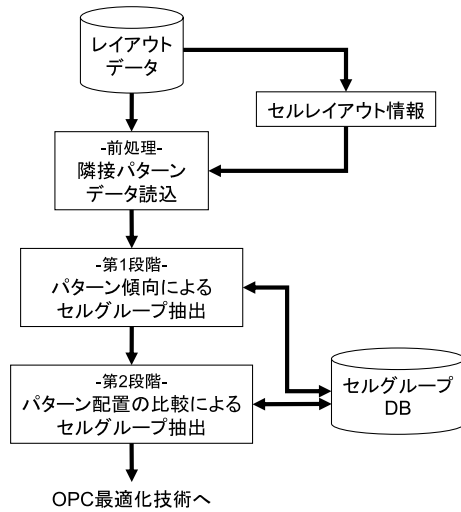


図 4 セルグループ抽出技術のフロー
Fig. 4 Flowchart of the cell-group extraction.

「セルグループ抽出」により大まかに分類し、「パターン配置の比較によるセルグループ抽出」により細かく分類する。以下では、2つの抽出処理方法に関して述べる。

3.2.1 パターン傾向によるセルグループ抽出

セルグループ抽出処理の第1段階として、隣接パターン領域内のパターン傾向を用いた抽出によりセルを大まかに分類する。ここで、以下に示す理由に基づき、このパターン傾

表 1 パターン傾向によるグループ抽出分類

Table 1 The grouping criteria of pattern directionality in the top and bottom regions.

	パターン傾向
グループ 1	上の隣接パターンが横方向のパターン
グループ 2	下の隣接パターンが横方向のパターン
グループ 3	その他の場合

向を、パターンの疎密度やパターンの方向性などの配置状況のことと定義する。すなわち、図5に示すように繰返しセルの上下領域(図中A, B)と左右領域(図中C, D)での隣接パターン領域内の疎密度は大きく異なり、図の例では、上下領域(A, B)の方が密で繰返しセルへの影響が大きく、疎な左右領域(C, D)のパターンによる影響は無視できる。また、上下領域の隣接パターン図形が、領域Aのような横方向か、領域Bのような縦方向かにより、隣接パターンから繰返しセルへのOPEが大きく異なることが予測できる。

本論文では、これまでの研究^{5),8)}で用いたレイアウトパターンや4.1節で後述する本論文のテストデータを分析した結果、セル上下の領域内のパターン傾向を判別基準として、表1に示す3つのグループに大まかな分類を行うこととした。なお、本論文では、上または下の隣接パターン領域内に横方向パターンが一部でも含まれる場合はグループ1か2に分類し、まったく含まれない場合はグループ3に分類した。

3.2.2 パターン配置の比較によるセルグループ抽出

セルグループ抽出処理の第2段階として、隣接パターン領域内のパターン配置の比較を用いた抽出によりセルグループを細かく分類する。パターン配置の比較に関して、図6に、隣接パターンの異なる2つのレイアウトを重ねた図を示す。繰返しセルの上の隣接パターン

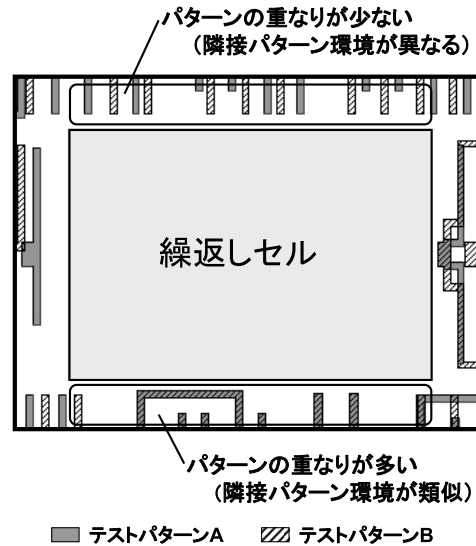


図 6 隣接パターン配置の比較
Fig. 6 Comparison of neighboring patterns.

領域では、テストパターン A とテストパターン B の重なりが少なく、2 つのレイアウトの隣接パターンの配置状況が異なることを示している。一方、繰返しセルの下の隣接パターン領域では、パターンの重なりが多く、隣接パターンの配置状況が類似していることを示している。このように、隣接パターンを重ね、配置状況を比較することで、隣接パターンの配置状況の類似性が判別できる。

本論文では、大まかに分類されたグループ内の各セルに対し、隣接パターン領域の 2 値画像を 1 対 1 で比較し、画素値の異なる部分（重ならないパターン）の面積を計算し、その面積がある閾値より少ない組合せを、隣接パターンの配置状況が類似したセルグループとして抽出を行うこととした。この閾値は、隣接パターン領域の面積から導出する値とし、本論文では、隣接パターン領域内で繰返しセルの OPC に最も影響を与える $0.61\lambda/NA$ の範囲⁵⁾ の面積の 3% とした。

3.3 OPC 最適化技術

OPC 最適化技術は、抽出されたセルグループ内の各セルに対して、それぞれの隣接パターン配置状況下での OPC 補正精度を満たしつつ、共通な OPC 図形を調整する手法である。

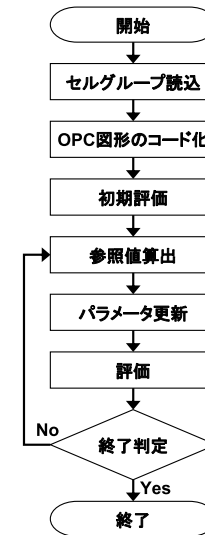


図 7 最適化調整のフローチャート
Fig. 7 Flowchart for OPC optimization.

本論文では、適応型 OPC 調整技術と同様に、セル単位での OPC 処理をあらかじめ施して OPC 済みセルを作成し、その OPC 図形の形状を決める調整パラメータの最適化を行う。

図 7 に OPC 最適化調整のフローを示す。最適化調整では、まず、抽出したセルグループデータを読み込む。次に、OPC 済みセルデータから OPC 図形を 3.3.1 項で後述する調整パラメータにコード化して初期パラメータを設定し、その初期パラメータに従って生成される OPC 図形の評価を各セルで行う。この各セルの評価値をもとに、調整パラメータを効率良く最適値に導くように加減するための参照値を算出し、調整パラメータの更新を行う。そして、更新した最新の調整パラメータで生成する OPC 図形の評価を行い、最後に終了判定をして、満たしていれば最適化調整を終了し、満たしていなければ再び参照値算出へループする。以下では、OPC 図形のコード化、評価方法、参照値の算出方法およびパラメータの更新について詳しく述べていく。

3.3.1 OPC 図形のコード化

コード化では、OPC 図形の形状を決める調整パラメータを、縦方向と横方向の OPC 図形の辺に対応した 1 次元配列で表現する。図 8 にコード化の例として、あるセル内のパター

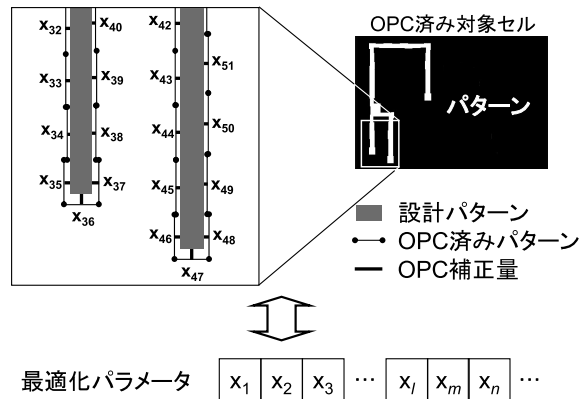


図 8 OPC 図形のコード化
Fig. 8 Coding of optimization parameters.

ンの OPC 図形と、対応する調整パラメータ配列を示す．この調整パラメータ配列は、拡大図に示されている OPC 済みパターンと設計パターンの距離を、OPC 図形の辺ごとに OPC 補正量とし、縦方向と横方向の OPC 補正量に対応したパラメータを x として、実数値で表現する．

3.3.2 評価方法

最適化手法の評価方法に関して、適応型 OPC 技術の高速化手法⁸⁾をベースとした、クラスタ計算機による並列計算を用いた方式を提案する．この並列計算では、図 9 に示すように、抽出された複数のセルにおける OPC 調整パラメータの評価を、クラスタ計算機により並列計算する．本手法における並列計算では、図 10 に示すような、マスタ (Master) 計算機とスレーブ (Slave) 計算機の処理フローにより、抽出したセルグループ内すべてのセルでの評価を行う．

まず、マスタ計算機からスレーブ計算機に OPC 調整パラメータが送信される．次に、スレーブ計算機にて、受信した調整パラメータと読み込んだ隣接パターンから、OPC 図形とレイアウトパターンを生成し、露光シミュレーションを行う．露光シミュレーションの露光結果から、図 11 に示すように露光像と設計パターンとの誤差を、各 OPC 調整パラメータをコード化した辺 (図 8) に対応した位置で測定し、評価値 F_j としてマスタ計算機に送信する．このマスタ計算機は、スレーブでの評価回数を管理し、抽出されたセルグループ内す

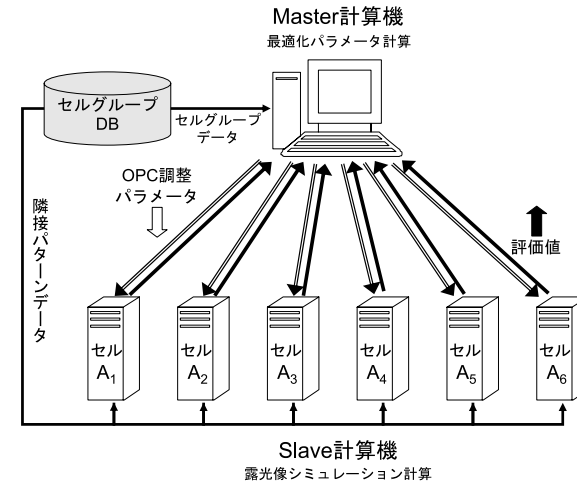


図 9 クラスタ計算機による OPC 最適化技術
Fig. 9 Parallel processing for OPC optimization.

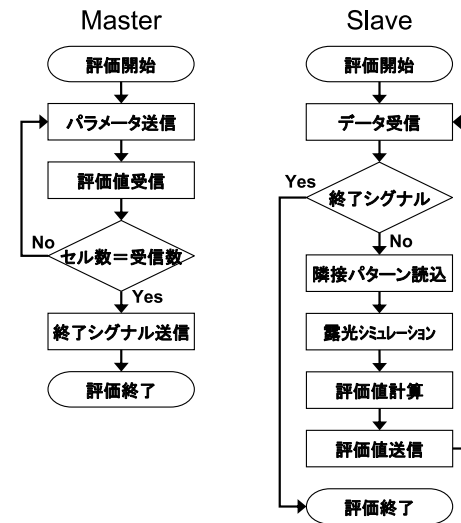


図 10 評価方法のフローチャート
Fig. 10 Flowchart of the evaluation method.

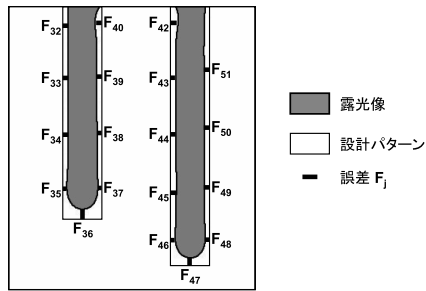


図 11 露光像の測定例
Fig. 11 Measurement of intensity contour profile.

すべてのセルの評価値を受信した後、評価を終了する。

3.3.3 参照値の算出方法およびパラメータの更新

本手法における、調整パラメータはセルグループ内において共通なので、1セットであるのに対し、評価値は隣接パターンの異なる各セルごとに測定されるため、セル数分の複数セットになる。そこで、本論文では、すべてのセルの評価値に基づいた計算により、調整パラメータを効率良く最適値に導くように加減するための参照値を算出する。すなわち、ある OPC 図形の辺の位置 j の調整パラメータ X_j に対応する参照値 R_j は、セルグループ内のセル数を n 、あるセル i の位置 j の評価値を F_{ij} とするとき、次式に従い算出する。

$$R_j = \sigma_j \cdot \frac{1}{n} \sum_{i=1}^n F_{ij} \quad (1)$$

この式の σ は調整精度の制御係数で、図 12 に示すような階段関数で表され、露光像と設計パターンとの誤差によりその調整精度を制御する。誤差が大きいきには、より大きな調整幅で、誤差が小さく目的の補正精度に近いときには、より小さい調整幅での調整を行うことが可能である。この算出された参照値 R_j に従い、各調整パラメータ X_j は、次式に従い更新される。

$$X_j = X_j + R_j \quad (2)$$

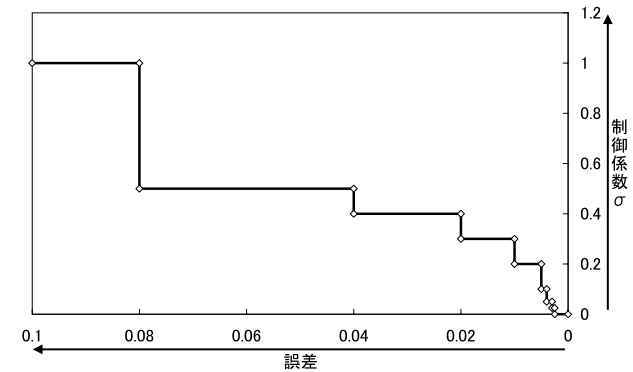


図 12 調整精度制御係数
Fig. 12 Control factor of adjustment accuracy.

4. シミュレーション実験による検証

4.1 テストパターンデータ

本論文では、シミュレーション実験による検証に、(株)半導体理工学研究センター (STARC) が開発した 130 nm セラライブラリを基に作成したテストパターンを用いた。作成したテストパターンは、図 13 (a) に示すような Logic 部レイアウトの繰返しセル A とその周囲の隣接パターンを模擬した、図 13 (b) に示す構成をしており、中心には 1 つの繰返しセル A を、周囲の 8 方位の位置には、26 種類の Logic セルからランダムに選択した 8 種類を配置した。これら 26 種類の Logic セルとして、入力数や drive 数の異なるものを 2 種類ずつ 13 回路種用いることで、類似した隣接パターン形状を含むテストパターンを作成した。

本論文では、提案手法の有効性について検証を行うため、ランダムに作成した 40 種類のテストパターンを用いて検証実験を行った。本論文の実験では、適用する技術世代を hp90nm 以降と想定し、テストパターンに用いた Logic セルを単純に 70% シュリンクによりスケールダウンして、テストパターンを作成した。また、実験前準備として、テストパターンの中心を構成する繰返しセルに、あらかじめセル単独 (周囲に何もセルが配置されていない状態) で、Panoramic Technology 社製 EMSuite PanOPC によるモデルベース OPC を適用し、OPC 済みセルを作成した。

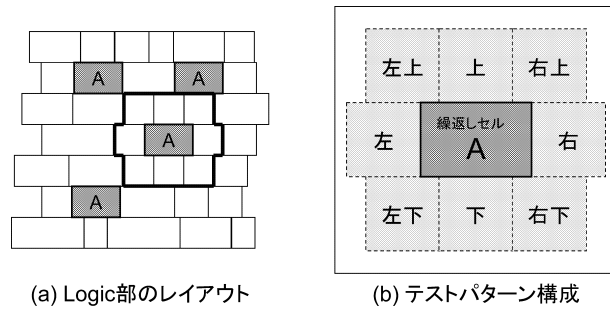


図 13 テストパターンの構成
Fig. 13 Test pattern for experiments.

表 2 セルグループ抽出技術のシミュレーション条件
Table 2 Experiment conditions for cell-group extraction.

シミュレーション条件	
OS	WindowsXP Pro. x64 Edition Ver. 2003 SP2
CPU	Intel(R) Xeon(TM) 3.00 GHz x2
Memory	2 GB
Simulator	Panoramic Technology EMSuite v5.00
光学条件	$\lambda = 193 \text{ nm}$, $k_1 = 0.4$ $NA = 0.85$, <i>Annular</i> (0.5/0.75)
計算精度	0.001 μm

4.2 提案手法の検証実験

本節では、提案手法の有効性を検証するためのシミュレーション実験について報告する。検証実験では、まず、同じ繰返しセルを持つ 40 種類のテストパターンに、提案したセルグループ抽出技術を適用し、セルグループの抽出を行った。次に、抽出したセルグループそれぞれに対し、提案した OPC 最適化技術を適用し、その OPC 調整結果の評価を行った。それぞれのシミュレーション条件を、表 2、表 3 に示す。以下では、2 つの要素技術を適用した実験結果について詳しく報告する。

4.2.1 セルグループ抽出技術の実験結果

図 14 に提案手法によるセルグループ抽出結果を示す。まず、第 1 段階のパターン傾向による抽出により、40 種類のテストパターンが、上の隣接パターンが横方向のセルグループに 8 種類、下の隣接パターンが横方向のセルグループに 13 種類、その他 19 種類と 3 つの

表 3 OPC 最適化技術のシミュレーション条件
Table 3 Experiment conditions for OPC optimization.

シミュレーション条件	
OS	Redhat Linux v2.6.9.42.ELsmp
CPU	Intel(R) Core(TM) 2 duo 3.00 GHz
Memory	4 GB / 8 GB
並列プロセッサ数	最大 6
通信ライブラリ	mpich-1.2.6 buid by gcc3.3
Simulator	産総研製 光学シミュレータ ⁵⁾
光学条件	$\lambda = 193 \text{ nm}$, $k_1 = 0.4$ $NA = 0.85$, <i>Annular</i> (0.5/0.75)
計算面積	5.12 × 5.12 μm^2
計算精度	0.0025 μm
調整パラメータ数	279
評価測定位置数	279 (調整パラメータ数に対応)
終了条件	評価回数 = 200 回 (約 4 時間)

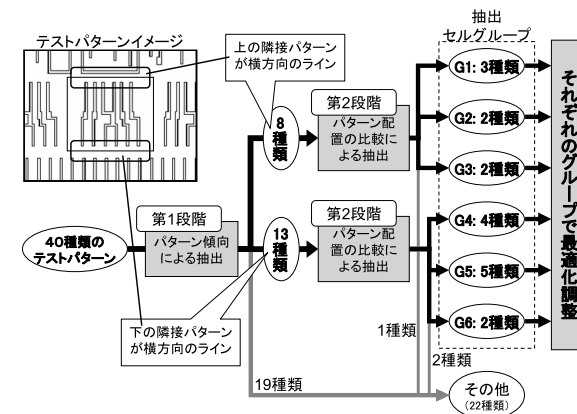


図 14 セルグループ抽出結果の推移状況
Fig. 14 Categorized tree for the cell-group extraction.

グループに分類された。次に、8 種類と 13 種類のセルグループが、第 2 段階の隣接パターン配置の比較による抽出により、それぞれ、3 種類、2 種類、2 種類と、4 種類、5 種類、2 種類の合計 6 つのセルグループとグループ外の 3 種類に分類された。この結果、40 種類のテストパターンを、提案したセルグループ抽出技術により、6 つのセルグループ (G1: 3 種

表 4 最適化前後での評価値 (最大誤差値)
Table 4 Adjustment results for OPC optimization.

セルグループ	最適化前	最適化後
G1: 3 種類	34.3 nm	2.97 nm
G2: 2 種類	34.7 nm	2.68 nm
G3: 2 種類	34.2 nm	2.81 nm
G4: 4 種類	34.3 nm	2.77 nm
G5: 5 種類	34.7 nm	2.84 nm
G6: 2 種類	34.3 nm	3.56 nm

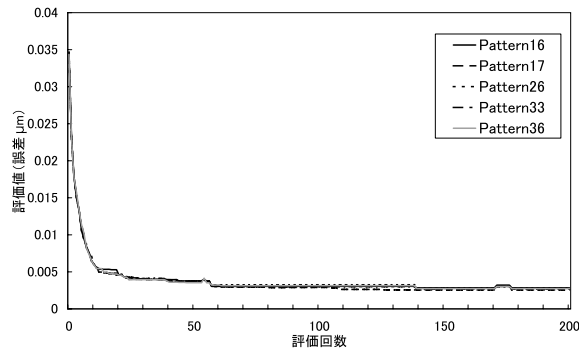


図 15 G5: 最適化調整収束の様子

Fig. 15 Fitness as a function of experiment iterations.

類, G2: 2 種類, G3: 2 種類, G4: 4 種類, G5: 5 種類, G6: 2 種類) と抽出されなかった 22 種類に分類できた。

4.2.2 OPC 最適化技術の実験結果

表 4 に, 各セルグループの最適化前後の最大誤差値を示す。最適化前の最大誤差値は, あらかじめセル単独で最適な OPC 処理をかけた繰返しセルに用いた場合, それぞれの隣接パターンの影響により, 露光像と設計パターンの誤差が約 34 nm 生じたことを示している。一方, 最適化後の最大誤差は, それぞれのセルグループ内の類似した隣接パターンの配置状況において, 最大誤差値 3 nm 前後まで調整されていることを示している。この結果は, ITRS (International Technology Roadmap for Semiconductors) 2005⁹⁾ で定められている hp90nm におけるリソグラフィの線幅許容誤差が 3.3 nm であることと, シミュレーション計算精度が 2.5 nm であることを考慮すると, 十分な調整結果である。この結果, 各セル

グループにおいて, 共通の OPC 図形でありながら OPC 補正精度が 2.68 ~ 3.56 nm に収まっており, 本調整手法が有効に機能していることが確認された共通な OPC 図形に最適化調整したことを示した。

図 15 に, 最も多くのセルが分類されたセルグループ G5 の最適化調整の収束の様子を示す。それぞれのグラフでは, 各テストパターンの最大誤差値の推移の様子を示している。グラフの推移から, グループ内のすべてのセルにおいて, 調整初期では, 大きなステップでの粗調整を行い, 調整終盤では, 細かいステップでの微調整を行っている様子が分かる。この結果, 提案した OPC 最適化技術により, 露光像の誤差に応じた OPC 図形の効率良い最適化調整が可能であることが示された。

5. おわりに

本論文では, LSI の Logic 部への部分一括露光法の適用効果を向上させることを目的とした, CP パターン抽出効率向上化技術を提案した。本技術では, 2 つの要素技術, セルグループ抽出技術と OPC 最適化技術を組み合わせることで, Logic 部における不規則な配置から生じる OPC 処理による多様化を抑え, 繰返しパターンからの派生パターン数を減らし, CP パターン抽出効率の向上を実現した。

Logic 部を模擬した 40 種類のテストパターンを用いたシミュレーション実験による検証の結果, セルグループ抽出技術により, 40 種類のテストパターンから, 6 つのセルグループを抽出することに成功した。さらに, これら抽出した各セルグループに OPC 最適化技術を適用した結果, 各セルグループをそれぞれ 1 つの繰返しセルとして最適化することに成功した。すなわち, 本論文で提案した CP パターン抽出効率向上化技術の導入により, Logic 回路を用いた 40 種類のテストパターンを, 6 つのセルグループ + 残り 22 種類 = 28 種類 (30% の効率向上) に効率化することに成功した。

本研究の今後の技術課題として, 実際のマスキレイアウトへ適用可能にする機能拡張と, さらなる抽出効率向上化に向けた技術開発があげられる。実際のマスキレイアウトでは, セル周囲の隣接パターンがより複雑で, 本論文でのテストパターンのように中心がそろっていることはなく, セルの配置が不規則である。そのため, 複雑な LSI データに応じたパターン傾向の解析手法を検討する必要がある。また, 実用化をいち早く実現するためには, 現在の半導体製造フローに合わせた技術開発が必要となり, 本提案手法の OPC 済みセルを用いる方法に加えて, レイアウト後の OPC 済みデータを用いた抽出効率向上化技術の開発が必要である。

さらに、本論文では、セルグループ抽出技術において、パターン傾向の特徴を2つに絞って抽出を行った結果、22種類のセルを最適化対象としなかった。しかし、実際にCP法の適用による効果を考えた場合、これら22種類のセルも最適化対象とするための工夫が必要となる。そのためには、セルグループ抽出方法において、本論文でのパターン傾向分類に加え、分類に利用する指標を増やし、効率良く全体からセルグループを抽出する必要がある。また、セルグループの分類条件のゆるさと最適化後のOPC精度はトレードオフの関係にあるため、必要に応じて分類条件を再設定し、セルグループを再構成する工夫などの技術開発が必要である。

今後、半導体集積回路の微細化にとめない、さらに複雑化するLSI回路やOPCにより、マスク製造コストは増大する一方である。しかしながら、情報家電向け少量多品種LSI製造の高まるニーズを支えるためには、マスクコストを抑える技術開発が必要不可欠である。筆者らの提案する効率向上化技術が、マスクコスト問題を解決する手段になり、少量多品種LSI製造を支えるマスク製造技術の一端を担うことを期待する。

謝辞 本研究は、マスク設計・描画・検査総合最適化技術開発の一環として、NEDO（新エネルギー・産業技術総合開発機構）から委託を受けたASET（技術研究組合超先端電子技術開発機構）からの再委託を受けて実施された。また、本研究を進めるにあたり、STARCよりパターンデータのご提供をいただいた。ここに記して謝意を表する。

参 考 文 献

- 1) Nakayama, Y., Okazaki, S., Saitou, N. and Wakabayashi, H.: Electron-beam cell projection lithography: A new high-throuput electron-beam direct-writing technology using a specially tailored Si aperture, *J. Vac. Sci. Technol.*, Vol.B8, No.6, pp.1836-1839 (1990).
- 2) Pfeiffer, H.C.: Variable spot shaping for electron beam lithography, *J. Vac. Sci. Technol.*, Vol.15, No.3, pp.887-890 (1978).
- 3) 技術研究組合超先端電子技術開発機構：45nm hp システム LSI 用設計・描画・検査最適化技術への先導研究，委託業務成果報告書，独立行政法人新エネルギー・産業技術総合開発機構（May 2006）.
- 4) Matsunawa, T., Nosato, H., Sakanashi, H., Murakawa, M., Murata, N., Terasawa, T., Tanaka, T., Yoshioka, N., Suga, O. and Higuchi, T.: The novel approach for optical proximity correction using genetic algorithms, *Proc. SPIE*, Vol.5992, pp.541-549 (2005).
- 5) 松縄哲明，野里博和，坂無英徳，村川正宏，村田信治，寺澤恒男，田中稔彦，須賀 治，樋口哲也：レイアウト設計後の最適化による光近接効果補正技術の提案，電気学会論文誌 C，Vol.127, No.1, pp.1-9 (2007).

- 6) 田邊 功，竹花洋一，法元盛久：入門フォトマスク技術，工業調査会（2006）.
- 7) 松縄哲明，野里博和，坂無英徳，村川正宏，高橋栄一，寺澤恒男，田中稔彦，須賀 治，樋口哲也：Influentia 領域を導入した適応型光近接効果補正技術の提案，情報処理学会論文誌：数理モデル化と応用，Vol.48, No.SIG6(TOM17), pp.110-119 (2007).
- 8) 野里博和，松縄哲明，坂無英徳，村川正宏，樋口哲也：適応型光近接効果補正技術の領域分割による高速化手法の提案と検証，情報処理学会論文誌：数理モデル化と応用，Vol.48, No.SIG6(TOM17), pp.75-85 (2007).
- 9) Semiconductor Industry Association: International Technology Roadmap for Semiconductors, Sematech Inc. (2005).

(平成 19 年 8 月 28 日受付)

(平成 20 年 2 月 5 日採録)



野里 博和（正会員）

1975 年生。2003 年東邦大学大学院理学研究科情報科学専攻博士課程修了。理学博士。同年日本学術振興会特別研究員（産業技術総合研究所学振特別研究員）。2006 年産業技術総合研究所産総研特別研究員。現在に至る。遺伝的アルゴリズム，進化型光学システム，適応型光近接効果補正技術に関する研究に従事。2007 年電気学会「産学連携による論文」最優秀論文

賞受賞。



松縄 哲明

1980 年生。2005 年東海大学大学院工学研究科光工学専攻博士前期課程修了。同年筑波大学大学院システム情報工学研究科博士後期課程入学。現在に至る。進化型光学システム，適応型光近接効果補正技術に関する研究に従事。2007 年電気学会「産学連携による論文」最優秀論文賞受賞。



坂無 英徳 (正会員)

1996年北海道大学大学院工学研究科情報工学専攻博士後期課程修了。1996～1998年日本学術振興会特別研究員。1998年電子技術総合研究所(現、産業技術総合研究所)入所。進化的計算理論および進化型ハードウェア、データ圧縮、半導体の製造時調整技術、救急車内映像伝送システム開発等に関する研究に従事。博士(工学)。



村川 正宏

1972年生。1999年東京大学大学院工学系研究科博士課程修了。工学博士。同年電子技術総合研究所(現、産業技術総合研究所)入所。現在、情報技術研究部門主任研究員。東邦大学連携大学院准教授兼任。遺伝的アルゴリズム、適応型ハードウェア、強化学習の研究に従事。第2回進化システム国際会議最優秀論文賞、2000年度つくば奨励賞、電気学会ミレニアム最優秀論文賞、2007年電気学会「産学連携による論文」最優秀論文賞受賞。



樋口 哲也

1982年慶應大学大学院工学研究科博士課程修了。工学博士。1983年電子技術総合研究所入所。1990～1991年カーネギーメロン大客員研究員。現在、産業技術総合研究所情報技術研究部門主幹研究員。筑波大学連携大学院教授兼任。進化型ハードウェア、遺伝的アルゴリズムの研究に従事。第25回市村学術賞、電気学会ミレニアム最優秀論文賞等受賞。電子情報

通信学会会員。