

入出力用計算機 ETL Mk 4B の方式*

淵 一博** 西野博二**

1. はじめに

高速、高性能の計算機を作ることは、計算機研究者、設計者の課題の一つである。

それは第一に高速の素子・回路の開発の面で行なわれるが、現在のところ素子の高速化より、性能の要求の方が上廻っている。その分は方式の工夫で補なわなければならない。

2台の計算機を同時に使えば2倍の仕事ができるのは自明のようである。しかし複数個の計算機を一体にして使いこなす(またそのような形態を作り上げる)というのは思うほど簡単なことではない。制御演算の並列化・複合化、これが方式の一つの方向である。

一方、計算機の各部の動作にはむらがあり、従来の方式では遊んでいる部分、無駄な部分が多いということはよく知られている。能率的な方式を考察することで実質上の性能が大きく向上する可能性がある(逆に進めば金物の節約ができる)。遊んでいるときに別の仕事をさせること、装置の多重使用、時分割による使用、これも一つの方向である。

この二つの方向は別々のものではない、実際には二つの事情はからみあって総合的な解決を要する。計算に要する時間は大きざっぱに次のように分けられるであろう。

- (1) 外部との情報のやりとり(入出力)
- (2) 内部での情報のやりとり
- (3) 制御演算のための準備的操作
- (4) 情報にある演算をほどこすこと。

逐次制御される計算機では、上の四つの操作に要する時間を加えたものが全体の計算時間である。そこで上の仕事のいくつかを同時に並列に行なわせることが考えられる。

この考えを典型的に金物で実現したものに、NBSのPilot¹⁾という計算機がある。これは、三つのそれぞれ独立したプログラム制御の計算機を結合したもの、い

わば複合計算機である。第1の計算機は普通の算術論理演算を中心にした操作、第2は red-tape operation といわれている操作、第3は入出力情報の format control などを受け持つ。

このような形は最近の(超)高速計算機において、多少縮退した形(先廻り制御装置の組み込みなど)ではあっても採用される傾向にある^{2),3),4)}。

ところでそれほど高速をねらわないでも問題となるのは入出力の部分である。機械的装置の速さは電子的なものに比べて格段に遅い。事実、入出力の部分の速さが限定されているから計算機自体それほど高速化する必要がないという議論が一時あったくらいである。おいてけぼり制御からはじまって、入出力動作の時間を計算時間とかさねあわせようという試みは、同時制御、並列制御の方向に進んでいる。

入出力に関してもう一つの問題は磁気テープ装置をつけることである。普通の入出力機器と違ってかなりの制御をしなければならない。最近では磁気テープの制御と、他の入出力機器の同時制御をする独立した制御装置(data synchronizer などと呼んでいる所もある)を備えることが、大形の計算機の場合多くなってきた。

2. ETL Mk 4B の特徴

ETL Mk 4B は、親の計算機である Mk 4A と協力して、主に入出力情報を独立に取扱う1個の計算機である。あえて計算機と呼ぶのは、それが Mk 4A に従属した単なる制御装置ではなく、自らのプログラムによって動作し、Mk 4A と切り離されても独立した計算機として機能しうるからである。

Mk 4B の計画のあらまは、第1表のとおりである。実は、演算制御の部分に限っても Mk 4A の約2/3の規模になる。それにぜいたくな磁心マトリックス記憶装置を持っている。

このような計算機を備えることは一見ぜいたくであって一般向きではあるまい。次節で説明する Mk 4B の特殊な方式と共に、その存在理由はわれわれの事情によるのである。

* System Design of ETL Mk 4B, A Special Purpose Computer for Processing Input-Output Data, by Kazuhiro Fuchi and Hiroji Nishino

** 工業技術院電気試験所電子部

第1表 ETL Mk 4 B の概略

回路方式	同期式, クロック周波数 200 kc
制御方式	多重制御方式, プログラム制御方式
語	並列 32 ビット 数値語は 2 進法 命令語は 1 語に 2 命令, 1-アドレス形式
記憶装置 (内部)	磁心マトリックス 1,024 語 cycle time 10 μ s
磁気テープ装置	4 台 (読み書き制御は autonomous)
入出力装置	光電式紙テープリーダー 紙テープパンチ ラインプリンタ

最初に考えたのは Mk 4 A に磁気テープをつけるために最小限必要な制御装置をつくるということであった。ところが磁気テープ上の format などを頭から決めてしまうのはむずかしく、できればプログラム制御にしたいと考えた。また Mk 4 A 自体が、磁気テープ上で情報が取扱われる速さに比べてあまり速くないという事情がある。一方、磁気テープと計算機は同期していないから情報のうけわたしになんらかのバッファがある。

そこで Mk 4 A の記憶装置(磁心マトリックス)を共通に時分割で利用して、プログラム制御のできる最小限のバッファをもった制御装置を作るつもりであった。

一方、磁気テープ分類機を作る計画があった。問題点の一つはバッファであった。すなわち磁気ドラムを利用するか、磁心を用いるかという点である。もう一つは、分類の操作を固定配線でやってしまうか、プログラム制御にするかということである。

この二つの計画をつき合わせて討議した結果、これらを 1 本にし、次のような方針で進むことになった。

- (1) 磁心マトリックス記憶装置をつける。
- (2) プログラム記憶式とし、分類などもプログラムで行なう。
- (3) 磁気テープ、入出力機器のできるだけ多数を同時制御できるようにする。
- (4) Mk 4 A と結合して、その入出力情報を処理する。

すなわち Mk 4 A からの情報は必要のつど処理し、一方ベースロード・プログラムとして分類が行なえるということで、二つの計画を一つに盛り込んだのである。独立した二つの計算機の結合された形態にも興味があった。

Mk 4 B に用いる磁心マトリックスも従来のもとの

異なる。Word arrangement による新しい方法を採用することにし、1,024 語 (40,960 ビット) の容量をもつ (この記憶装置の試験ということも Mk 4 B 製作の独立した一つの目的になっている)。これは同時に Mk 4 A の方でも自分の記憶装置として用いることができるようにして活用をはかる。Mk 4 A と 4 B の二つの計算機間の情報のやりとりは主としてこの共通の記憶装置によって行なうことにした。

さらに、もう一つ Mk 4 B の性格を規定する要因となるものは基本回路の速さである。Mk 4 A と同じ基本回路を用い、そのクロック周波数は 200 kc である。磁気テープ上の情報のクロック周波数は 10 kc (もっと上げる実験も予定している) であって、基本回路はそれに比べて十分速いということではできない。

これは磁気テープの制御を一文字の読み書きの操作まで分解してプログラムで行なうということが困難であるということの意味する。すなわち磁気テープの同時制御をはかるときは、制御装置の時分割使用 (それによる金物の節約) の方向よりも、複数個の制御装置の設置、並列化に進まざるを得ない。

もっと速い基本回路を用いるときは、事情が異なり方式もおのずから変わってこよう。

3. Mk 4 B の方式

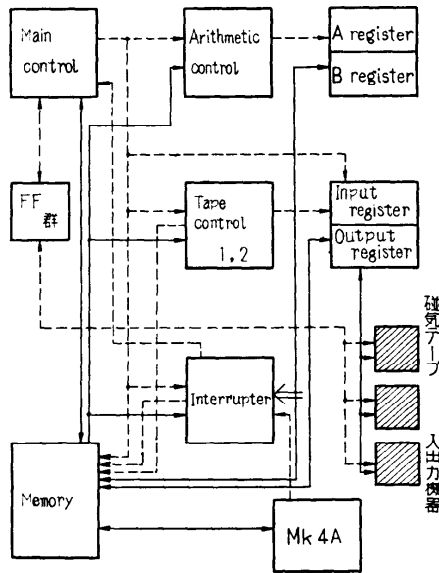
計算機の方式を決定するときには、技術的な制限の下で要求された機能をはたすように考慮する必要がある。その配慮の下でも設計者にまだかなりの自由度が残されている。われわれが Mk 4 B のために考案した方式は、普通の計算機のそれから非常にかけ離れている。もちろん入出力用計算機という特異性にも依存している。

方式のブロック図は第 1 図のとおりである。

おおまかに特徴をいえば、Mk 4 B には 5 組の制御装置があって、それらが一応独立に、並列に動作するということである。

普通の計算機は、いわば中央集権制の下にあり、その一挙手一投足にいたるまで一つの指揮系統の下に統率されている。Mk 4 B の場合は、それに対し地方分権制であって各部分は大体自分だけで独立に動作しており、必要に応じて相互に干渉しあって、全体の協調を保ちながら仕事をすすめる。loose coupling なのである。

主制御装置 (main control) と名付ける制御装置が全体の指揮をするのであるが、残りの副次制御装置は



第1図 Mk 4 B のブロック図

それぞれ命令レジスタを持っており、そこに main control からの指令を受けとり、あとはその命令を解読しつつ自分の責任において与えられた仕事を遂行する。

main control は時分割でいくつかのプログラムを実行できる。interrupter というのはこのためのもので、必要に応じて「わりこみ」という動作をする。これによって制御装置間の結合、干渉が生じる。

重要な機能として磁気テープの取扱いがあるが、前に述べたようにその読み書き動作は十分に遅くない、したがって他の機械的な入出力装置と同じ取扱いをすることができない。

そこで、ある分量の情報を一括して独立に取扱う制御装置が必要になる。Mk 4 B にはそのような装置 (tape control) が 2 組ある。すなわち同時に独立した 2 台の磁気テープの読み書き操作ができるわけである。

なお、ひとり立ちの計算機としては情報に算術論理演算をほどこす装置も必要であろう。これが arithmetic control である。

このような多様の制御装置と、その間の特異な結合様式によって、Mk 4 B 全体の方式が特徴づけられるのである。

以下にブロック図によってその各部の具体的な機能を説明しよう。図の実線は取扱われる情報の通路を示

し、点線は制御信号の通路を示す。Mk 4 B の制御演算部を構成するものは、5 組の制御装置

1. main control
2. arithmetic control
3. tape control (2 組)
4. interrupter

およびレジスタ

1. Aレジスタ (A), Bレジスタ (B)
2. 入力レジスタ (I), 出力レジスタ (O)
3. main control に付属する命令レジスタ、および制御カウンタ (CC)
4. arithmetic control, tape control に付属する副命令レジスタ
5. interrupter のマスク・レジスタ

それにフリップフロップ群がある。

次に各制御装置の役割を説明しよう。

i) main control

これは全体の指揮をする部分であって、プログラムを逐次実行すること、他の control に指令 (副命令) を与える、などの機能をもつ。

命令は、1-アドレス形式を採用しているから、制御カウンタと、命令レジスタの二つをもつ。

ここで実行される命令の種類を大別すると、

a. 情報の転送

レジスタと記憶装置間の情報のやりとり、であって、レジスタとしては A, B, I, O および CC が指定できる。

b. テストと条件飛越し

条件を判断してプログラムの実行順序を変更する。条件には外部の状態 (磁気テープ、入出力装置、操作卓)、内部の状態 (演算結果、例えば $A \leq 0$ とか、加減算のときのあふれ、また記憶装置、磁気テープ、入出力装置などとの情報転送の際のパリティ検査の結果、副次制御装置の状態など) があって、16通りの状態に対して yes, no の二つの判断がとれる。

c. フリップ・フロップのオン・オフ (セレクト)

これによって入出力機器の選択を行ったり、それに指令を与えたりする。磁気テープのスタート・ストップもこれによる。また Mk 4 A との間で指令のやりとりをする。

例えばセレクト 3 の命令は磁気テープ No. 3 をスタートさせるという具合である。

d. 副次制御装置に命令を与える。

これは記憶装置の n 番地にある情報を、指令とし

相手の副命令レジスタに入れる。

例えば **Arith. control** に命令を与える。そうすると **Arith. control** はそれを解読し、これは A と B を加えるのであると知ってそれを実行する。**Arith. control** にそのような働きがあるから、**main control** には普通にある加減算などの命令がない。

a, d の場合、相手のレジスタや制御装置が動作中ならば待たなければならない。でなければ休んでいるということを確めた上でこの種の命令を実行しなければならない。**main control** の命令実行時間は大体 30~40 μ s である。

ii) arithmetic control

この control も副命令レジスタをもっている。副命令が **main control** によってセットされると、それを解読し、レジスタ A, B の情報にシフト、加減算、論理演算をほどこす。

並列 4 ビット、直列 8 桁の演算装置をもっており、それによって、 $\pm A \pm B$ の 4 種の加減算、2 変数に関する 16 種の論理演算ができる。シフトとこの演算との組合せ、結果を A, B のどちらに入れるか、などが副命令によって指定されるわけである。演算時間はシフトがないとき約 70 μ s かかる。

iii) tape control

磁気テープの読み書きを制御する。これも副命令レジスタをもっている。副命令は、読み書きの区別、使用するテープ装置の番号、ブロックの長さ、記憶装置内の用いられる番地を指定する。

副命令のセットによって準備状態に入り、磁気テープからのクロックを待つ。クロックが来たときに、情報を入力レジスタに受けとり、ただちに記憶装置内の指定された番地にその情報を入れてしまう（またはその逆）。指定された長さのブロックが終れば、あと始末をして休止状態に入る。磁気テープ上での情報の取扱については後節でも述べる。

この control は 2 組あって、同時に 2 台のテープの読みまたは書きができる。

iv) interrupter

これは入出力機器の状態、計算機内部の状態などをつねに見張っていて、ある条件が満足されたら **main control** に「わりこみ」をしてプログラムの実行順序を変える。

このわりこみ、または一般に同時制御の問題は次節で述べる。

記憶装置は、**main control**, **tape control**, **inter-**

rupter および **Mk 4 A** によって用いられる。時分割で用いられるのであるが、同時に要求のあった場合の優先権の順序は高い順に、

1. **tape control**
2. **interrupter**
3. **Mk 4 A**
4. **main control**

となっている。

4. 同時制御の方式

制御を並列化し、分業で同時にいくつかの仕事をこなうことにすると、それに伴っていくつかの問題が生じてくる⁹⁾。その基本的な考え方については東大の和田氏も **PC-1** での実験をもとに論じている⁹⁾。

問題となるのは仕事の協調の問題である。前提となる他の仕事が済んでいないときは、その仕事だけを先に進めることはできない。そこで待つという無駄が生じる。この場合も結局一番遅い部分で全体の仕事の速さが制限される。それを避けるには、仕事のバランスを考えて各部分とも大体同じペースで仕事が進むように考慮する必要がある。

中心に速い部分があり、まわりに遅いものをいくつか従えているときは、中心部は他の部分に関する仕事を同時にいくつも引き受けることができる。すなわち時分割でいくつかの仕事をすることができる。

また基本的な速さが同じくらいであっても、仕事の割り当て方によって、そのうち一部分に他の部分に関する仕事をいくつか時分割でさせること（指揮させること）も可能なわけである。したがって時分割にどのような方式を用いることが能率的なのか、ということになる。

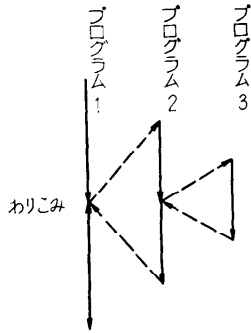
時分割方式を採用するときの問題なのは、いつどの仕事をするかという選択の問題である。外部の状態を監視し、判断し、必要に応じて新しい仕事を始めなければならない。

それをするには二つの方法が考えられる。

1. 外部の状態をいちいちチェックしながら進む。
2. 監視、判断する回路を別に設けて、それが強制的にわりこみを行なって、別の仕事に切り換えさせる。

1 の方法は繁雑で、肝心の仕事の能率が落ちる。そこで 2 のわりこみ (**interruption**) 方式が考えられなければならない。

このわりこみは計算機の場合、プログラムの実行の順序を強制的に変更することにあたる(第 2 図)。この



第2図 プログラムのわりこみ

場合、一つのプログラム実行中どのような事態に対して、わりこみを許し、または許さないかという、優先権 (priority) の問題が生ずる。この優先権の問題とわりこみを処理するのに二つの行き方がある。

1. 全部金物で行なう。
2. プログラム自体にわりこみ条件をつくらせるようにする。

わりこんだときの処理としては少なくとも次のことが必要である。

- a. そのときの制御カウンタの内容を何かの形で保存する。
- b. 新しい制御カウンタの内容を選択する。
- c. レジスタの内容、重要なフリップフロップの状態などを保存する。

一連のわりこみプログラムが済んだときは、レジスタの内容などを元のままに復元し、やりかかっていたアドレスに戻って計算を再開すればよい。

優先権の問題に二つの面があることを注意しておくことは有用であろう。すなわち、一つは、あるプログラムの緊急性の度合により、どのような事態にわりこみを制限するかという点である。他は、わりこみを許されるべき事態が同時に二つ以上発生したときに、どれを先に採用するかという点である。

上の諸点を処理するためには、いくつかの方式が考えられるが、重要な部分をほとんど金物で作った例として MIT の TX-2 がある。

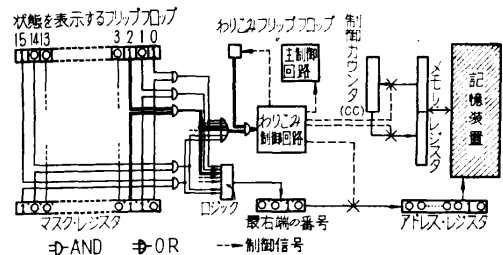
TX-2 の方式²⁾は multiple-sequence system と呼ばれるもので、32個の sequence をもっている。入出力装置や、内部の状態に対してそれぞれの sequence が与えられている。現在の状況に対し、一つの sequence をえらんで、current sequence として実行する。

各 sequence にはそれぞれ instruction address register が付属している。また sequence は、固有の優先権の順序を持っている。状態の変化により、より高い優先権をもつ sequence を実行することが必要となれば自動的にそれに切り変わる。また各 sequence にはそれぞれ sequence selector というものがある。各 sequence の優先権と状態によって、その sequence が選択されるかどうかを決めるのである。レジスタの内容の保存も sequence 切り換えに際して自動的に行なわれる。

このように、ほとんどの操作を自動的に実際の回路 (に固定された方式) で行なうのであるが、命令語のうち数ビットをあてて、より高い sequence に移ることも禁止するとか、またその sequence が終わった (より低い sequence に移ることを許す) ということを表示し、プログラムでも幾分わりこみ条件を規定できるようにになっている。

この TX-2 のいき方と反対に、できるだけプログラムに多くの自由度を残し、金物を節約した例として、IBM の Stretch³⁾ がある。Mk 4 B のわりこみ方式は、この Stretch の方式と同じような考えによるものである。

そのブロック図を第3図に示す。状態を表示する16種のフリップフロップに対応して16ビットの長さのマ



第3図 Mk 4 B のわりこみ回路

スク・レジスタがある。対応するビットが共に1である場所のあることが、わりこみの条件をなす。マスクが0であるところでは、状態を示すフリップ・フロップが1になってもわりこみが起らない。すなわちマスクの状態によって採用される状態が選択されるわけである。このマスク・レジスタは main control の命令でセットされる。

わりこみフリップ・フロップはこのわりこみ回路全体を規制するもので、これが1のときに限りわりこみ機能がはたらく。

16の状態のうちの一つ以上が条件を満たしたときにわりこみが始まる。同時に数個所で条件が満たされたときは一番右側のものを採用する（同時発生の場合の優先権）。わりこみが始まるとまずわりこみフリップ・フロップを0にする（これは後にセレクト命令で1にされる）。最右端の番号を記憶装置のアドレス・レジスタに送り、その番地の語を呼び出す。1語を16ビットずつの二つの部分に分け、今までの制御カウンタ（CC）の内容を左側にストアし、右側に入っている数をCCにセットする。これによってプログラムの実行順序が変更されるわけである。

以上はわりこみ回路（interrupter）が自動的に行なう操作である。レジスタの内容の保存、マスクの変更などは新しいプログラムの最初の部分で行なう。またルーチンが終了するときの復元作業もプログラムの最後の部分で行なうことになる。

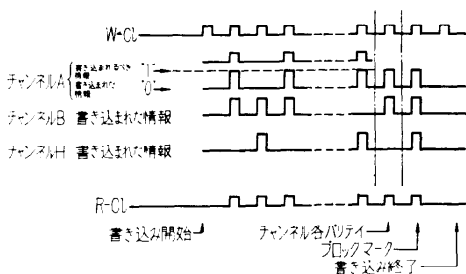
5. 磁気テープでの情報の取扱い

Mk 4 B で、磁気テープの情報をどのように取扱うか簡単に述べよう。

磁気テープのチャンネル数は8である。内7チャンネルは情報にあて、1チャンネルはパリティ・ビットにあてて、クロックのチャンネルは特に設けない。

情報書き込みは、書き込み回路自蔵の発振器（W-Cl）に同期して行なう。書き込み開始の信号と共に“0”を連続的に書き始め、W-Cl に同期して計算機から送られてきた情報が1のときだけ“1”を書く2-レベルのRZ法である。

パリティビットは総和が奇数になるようにつける。一群の情報（ブロック）を書き終ったとき、各チャン



第4図 磁気テープ上の情報

ネルごとに、そのブロックのパリティを書く。その後にはブロック・マーク（全8チャンネルが1、これは偶数であるが、普通の情報と異なる扱いをうける）を書

く。

書き込みヘッドと読み出しヘッドは別であって、読み出しヘッドが（時間的に）後におかれている（このギャップは40mm、時間で80msに相当する）。

書き込まれた情報は、すぐにこの読み出しヘッドから読んでみて、そのパリティを調べておく。

読み出しには特別なクロックがない。8チャンネルの出力の論理和で読み出しクロック（R-Cl）とする（奇数パリティの採用はこのためである）。

R-Clに従って、読み出された情報が計算機に送られる。ブロック・マークが来るまで読み続けられるが、このときもちろんパリティは縦、横とも調べる。

以上は計算機のtape controlと、各テープ装置付属の読み書き（制御）回路が協働して行なうわけである。

6. Mk 4 A との結合

Mk 4 A との結合方式は、いろいろ考えられるが、一まず次の方針に従うことにした。

1. Mk 4 B の記憶装置をMk 4 A からaddressableにして4A-4B間の情報のやりとりは、できるだけこの記憶装置を介して行なう。

2. 最小限の情報はフリップ・フロップによって伝える。

Mk 4 B の記憶装置に用いる磁心マトリックスは、cycle time 10 μ sで、Mk 4 A のそれよりずっと速く、利用度も高くとれるので、4A、4Bの両方からaccessできるようにして活用をはかろうという理想なのである。

Mk 4 A の側で一連のデータを印刷させたいと欲するとき、それをあらかじめ約束の番地に記録しておきフリップ・フロップをつける。そのフリップ・フロップは4Bのinterrupterに導かれて、わりこみを起す。Mk 4 B側の印刷用ルーチンがそれによって活きて、受取ったデータを（ゆっくり）印刷する。Mk 4 Aの方はすぐ次の計算に移る、というような使い方ができるわけである。

Mk 4 A は10進法であり、Mk 4 B は2進法で、語の表現が異なっている。しかし両方共一語32ビットであって、4Aの語は4Bの語の中に埋め込まれる。

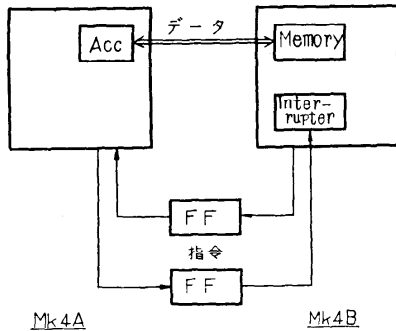
2 \leftrightarrow 10進変換が必要な時は、Mk 4 Bの（プログラム）ルーチンで行なう。

その他、4Aに与える情報は、4Aですぐ使える形に4Bが翻訳しておいて、4Aに送り込む（または

その逆)ができるのである。

Mk 4 A の側としては、さしあたり上の方針によって、アドレスの拡張(Mk 4 A の命令語のアドレス部には余裕がある)をすることと、フリップ・フロップに関して、仮に set flip-flop, test flip-flop and jump と呼ぶような命令を増設することにしていく。

Mk 4 A にも interrupter を設けることも考慮中である。そうすれば二つの(独立した)計算機は、それぞれ自分の計算を行ないつつ、必要に応じて、お互いに interrupter を介して通信しようという形態ができあがるであろう。



第5図 Mk 4 A と Mk 4 B の結合

一般に複数の計算機がお互いに通信しあいながら計算を並列に実行するという形態は、一つの社会にも似て、その構成、活用の点でも極めて興味のある問題である。しかしそのような形態は生れ始めたばかりであって、方式設計者やプログラムのこれからの課題であろう。

7. むすび

Mk 4 B の方式は上に述べたとおりであるが、プログラム制御方式にしたことは、面倒な点をプログラミングにまかせてあと廻しにしたという感がないでもない。プログラム制御がある場合きらわれるのは、固定したルーチン(一つのまとまった複雑な演算)にも、高価な記憶装置が占有されるという点であろう。しか

し、比較的安価で高速な固定記憶装置の開発が行なわれつつある現在(Mk 4 B の記憶容量の一部をそのような固定記憶装置で置き換える計画もわれわれは持っている)、マイクロプログラミングの思想と関連して、このような行き方も一つの方向であろう。

Mk 4 B 自身の特異な方式(それからくる特殊な命令構成?)はプログラミングに新しいテクニックを必要とさせるかも知れない。またわりこみ機能によるプログラムの多重化は重要な課題である。

現在、上の方式によって論理設計を行ない、目下製作中であるが、同時にプログラミングを試み、実際の使用の経験によって方式の再検討をしたいと思っている。

最後に Mk 4 B は当所電子計算機研究室全体の討議と協力によって生れつつあることを記し、特に和田電子部長、高橋回路課長の御指導に感謝の意を表したい。

参考文献

- 1) A.L. Leiner et al.: Pilot, A New Multiple Computer System, JACM, 6, 3, p. 312 (1959)
- 2) J.W. Forgie: The Lincoln TX-2 Input-Output System, Proc. WJCC p. 156, (1957)
- 3) F.P. Brooks, Jr.: A Program-Controlled program Interruption System, Proc. EJCC (1958).
- 4) On the Design of a Very High-Speed Computer, Univ. of Illinois (1957)
D.B. Gillies: Organization of the New Illinois Computer, Report 93, Digital Computer Lab., Univ. of Illinois (1959)
- 5) 和田英一: Overlapping Computation (PC-1 のわりこみ機能), 電気通信学会オートマソン研究専門委員会資料 (1959)
- 6) S. Gill: Parallel Programming, British Computer Journal, 1, 1, (1957).
- 7) 淵, 西野: 入出力用計算機 ETL Mk 4 B の方式設計, 電気通信学会電子計算機研究専門委員会資料 (1960)
- 8) A. Melmed and R. Shevlin: Diode-Steered Magnetic-Core Memory: Trans. IRE. EC-8 No. 4 (1959).