

日本発のグローバルツールを目指して

受賞業績 C 言語プログラムから LSI を高位合成する統合設計システムの実用化

若林 一敏^{*1} 竹中 崇^{*1} 高橋 渡^{*2} 野田 真一^{*1} 中村 寿彦^{*1}

^{*1} 日本電気 (株) ^{*2} (株) NEC 情報システムズ

このたび、栄誉ある賞を受賞し、学会、および、関係各位に感謝します。受賞した CyberWorkBench の高位合成は、80 年代後半の基礎研究から始め、プロトタイプ、社内での適用、社外適用を経て、製品化したものであり、感慨深いものがあります。

受賞した高位合成技術は、C プログラムや SystemC (C++ にハードウェア用の表現記法を加えたもの) から、ハードウェア用の記述 (RTL 記述) を合成するもので、ソフトウェアプログラム通りに動作する LSI や FPGA を合成する技術です。そのため、ソフトウェアコンパイラに対して、かつては、「シリコンコンパイラ」と呼ばれ、長年ハードウェア設計自動化の夢であった技術で、ようやく実用化することができました。

本研究も元々は、要素技術の探索から始まっています。当初は、C 風言語で制御系の回路を記述、合成する方法の研究と、ソフトウェアで書かれたアルゴリズム記述を自動並列化するスケジューリング技術の研究を深掘りしていました。幸い、論文を多くの海外研究者の方に引用していただき、各自の研究のベンチマーク対象になりました。研究を続けるためにも、プロトタイプシステムの開発を続けておりましたが、同時に、もしかすれば、実用化できるのではないかと考えるようになり、新しい手法開発よりも、実用化するための実用化研究に大きく舵を切り、実用化のために足りないものはと考えているうちに、高位合成ツールが、検証系ツール等も含む大きな統合設計システムに発展していきました。

筆者らが LSI の設計自動化ツールの研究を開始した 80 年～90 年代は、それぞれのコンピュータメーカや LSI メーカ等が自前でツール開発を行っていました。しかし、その後、そのような会社からのスピリアウトした人たちが中心となって、EDA (Electronic Design Automation) と呼ばれる市場を形成し、コンピュータメーカ内でのツール開発は徐々になくなっていきました。そのような中で、我々の研究グループは、社内向けツール供給を行いな

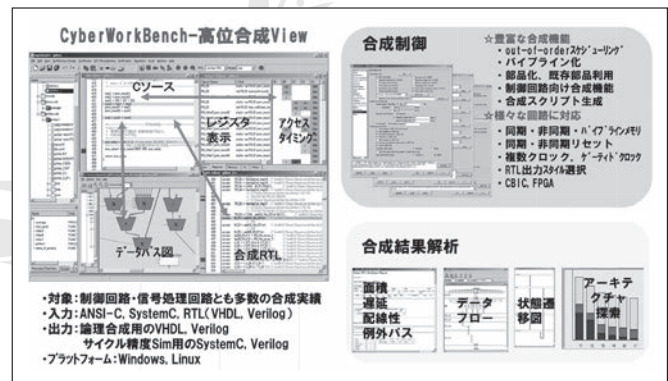


図-1 CyberWorkBench の高位合成の画面

左は入力 C ソースと合成結果の RTL やデータベース図、信号のアクセスタイミングチャート。相互に参照可能となっている。右上は、合成方法の制御画面、右下は、合成結果の解析情報画面。

ら、EDA 市場に打って出ることができました。競争相手は、EDA 専業会社であり、元コンピュータメーカの EDA 部隊出身者や、UC バークレー大やスタンフォード大等の EDA で活躍している大学を出た EDA 分野の専門家集団であり、毎年の開発競争についていくのは大変です。幸いなことに、我々は、高位合成という分野においては、5 年程度先に研究を進めていたため、このような競争の中で製品力を維持できたと考えております。

(2012 年 4 月 13 日受付)

若林 一敏(正会員) wakaba@bl.jp.nec.com

1986 年東京大・院、同年、NEC 入社。以来、LSI の設計方法自動化の研究に従事。93 年米国スタンフォード大客員研究員。北陸先端大客員教授。博士(工学)。

竹中 崇(正会員) takenaka@aj.jp.nec.com

2000 年大阪大・院、同年 NEC 入社。以来、高位合成に関する研究開発に従事。博士(工学)。

高橋 渡 wataru@cd.jp.nec.com

1998 年東工大・院・修士。同年 NEC 入社。以来、高位合成に関する研究開発に従事。

野田 真一 s-noda@da.jp.nec.com

2002 年早稲田大・院・修士。同年 NEC 入社。以来、高位合成に関する研究開発に従事。

中村 寿彦(正会員) toshiko@cq.jp.nec.com

1995 年奈良先端大・院・修士。同年 NEC 入社。以来、組み込みソフトウェア、高位合成に関する研究開発に従事。