

プログラムカウンタ情報を活用する投機的DRAMプリチャージ機構

細川 航平[†] 平木 敬[†]

1. はじめに

CPUとDRAMの処理速度の乖離は年々大きくなってきており、そのためDRAMの高速化は今日避けて通れない課題となっている。DRAMの高速化手法はいくつか提案されており、現在メジャーな手法の例としてはデータのプリフェッチやメモリスケジューリング、そして本研究のテーマであるRowバッファの投機的な切り替えが挙げられる。

DRAMの処理の中でもRowバッファ切り替えは大きな割合を占めるため、投機的切り替えによる高速化は重要な研究テーマである。過去の提案の中でも特に有力な研究としてDynamic Predictor¹⁾が挙げられる。これは、2-level予測器²⁾を用いてメモリアドレスを解析することによりRowバッファの挙動を予測するものである。

既存手法は予測においてDRAMアドレスのみを解析していたため、有効に活用できている情報が非常に限られていた。また履歴長が固定であったため、周期がある程度以上長いもしくは短いアクセスパターンを適切に捉えることが出来なかった。加えて、履歴テーブルが十分大きくない場合インデックスのエイリアスが多発して予測値が不正確になり、精度が大きく低下するという問題があった。

さらなる予測精度の向上を達成するため、本研究ではDRAMアドレスに加えてCPUのプログラムカウンタを解析することで、より多面的なPrecharge予測を行った。さらにPrechargeの予測に最新のITTAGE分岐予測器³⁾を応用することで予測精度の改良を実現した。

2. PC-Base Hybrid Precharge Predictor (PBHP Predictor) の構成

図1に本提案手法であるPBHP Predictorの構成を示す。PBHP Predictorは3ステップで予測を行う。

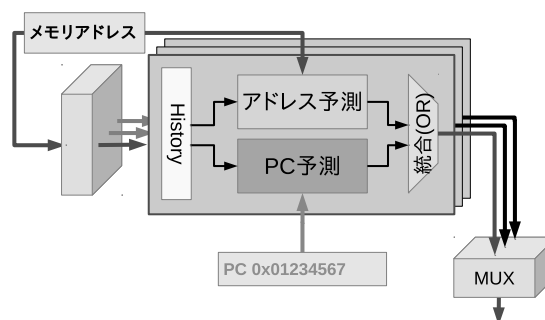


図1 実験に使用した予測器の構成

- (1) ふるい分け：メモリアドレス上位ビットを使い、履歴及び予測値テーブルの選択を行う。
- (2) 予測値の取得：ITTAGE分岐予測器の機構を用いて予測値を計算する。この際、アドレス予測とPC予測を並行して行う。アドレス予測では入力に履歴テーブルとメモリアドレス下位ビットを用い、PC予測では履歴テーブルとプログラムカウンタを用いる。
- (3) 統合：アドレス予測とPC予測の結果を統合し、最終的な予測を決定する。現在はOR回路から成る。

既存手法からの変更点としてはDynamic Predictorではアドレス予測のみが行われており、またStep(2)の予測機構では2-level予測器が用いられていた点が挙げられる。

3. 実験と結果

今回用いた構成は以下の3つである。

- (1) Dynamic：既存手法のDynamic Predictor
- (2) ITTAGE：Dynamicの予測機構を2-level予測器からITTAGE分岐予測器に差し替えたもの
- (3) Hybrid ITTAGE：ITTAGEにPC予測を加えたもの

評価に使用するフレームワークはDRAMSim2シミュレータをもとにしたトレースベースシミュレータを用い、実行トレースにはSPEC2000由来のベンチマークをSimpleScalar上で実行した結果を用いた。精

[†] 東京大学
The University of Tokyo

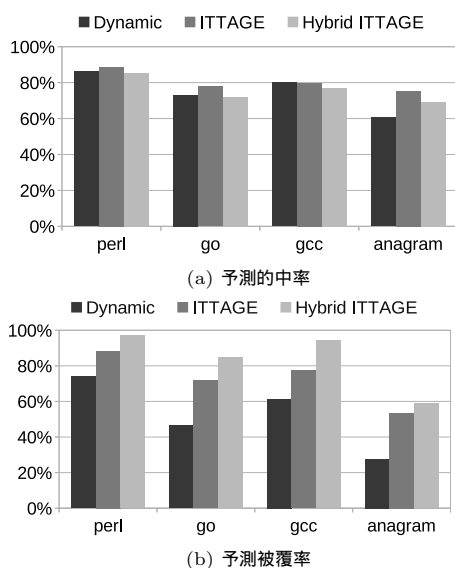


図 2 各種法の比較

度の指標には予測的中率と被覆率を使用した。これらはそれぞれ、高いほうが予測精度が良い。

以上の構成で評価を行った結果が図 2 である。Hybrid ITTAGE の予測被覆率が Dynamic に対して 20-35%改善していることがわかる。Hybrid ITTAGE の的中率は ITTAGE より若干低くなっているが、これは Hybrid ITTAGE の統合手法が現在は単純に OR を取っているためである。

4. 考 察

実験から 2 つの知見が得られた。

(1)2-level 予測器と ITTAGE 分岐予測器：Dynamic で用いられていた 2-level 予測器はテーブル参照時のハッシュ値が同じエントリが複数発生すると、互いに履歴を汚染しあうエイリアス問題が発生する。エイリアス問題はテーブルサイズが十分大きくない時深刻となり、予測的中率・被覆率を大幅に悪化させる。また 2-level 予測器は、分岐予測のように(成立):(不成立)が大体 1:1 になっている場合ならば、エイリアス発生時でも逆方向の予測値が互いに影響を打ち消しあうことで予測ミスは軽減される。しかしメモリの Precharge 予測はグローバルな (Precharge する):(Precharge しない)の割合は大きく偏っていることが多く、エイリアス発生時の悪影響を受けやすくなっている。また、2-level 予測器ではインデックス計算においてハッシュ関数が参照する履歴長は固定長の 1 パターンのみであり、短すぎるもしくは長すぎる周期性を持つアクセスパターンを適切に解析できない。

最新の分岐予測器の一つである ITTAGE は予測値テーブルにタグを付加し、エイリアス発生を検知して履歴の汚染を防ぐことにより予測の精度を上げている。また、参照する履歴長の異なる予測値テーブルを複数持ち、アクセス毎にどのテーブルを使うか選択する方式を用いることで多様な長さのアクセスパターンに対応することができる。

(2)PC 予測：PC を解析することにより精度が向上する理由としては、「どの命令が Load/Store を発生させているか」という情報がアクセスパターンに非常に強く影響しているためである。プログラムカウンタ解析はキャッシュの Prefetch において活用されている⁴⁾ため、同様の手法は Precharge 技術とも相性が良い。

5. おわりに

本研究ではプログラムカウンタ解析を併用した統合型予測を行うことで、より多面的な情報を生かした高精度な予測を実現できることを示した。さらに、2-level 予測器のかわりに ITTAGE 分岐予測器を用いることでさらなる精度の改善が達成できることも同時に示した。

今後は統合分岐予測の手法を応用して統合手法を洗練させることにより、さらなる予測精度の向上を図る予定である。

参 考 文 献

- 1) Xu, Y.: Prediction in Dynamic SDRAM Controller Policies, *SAMOS '09 Proceedings of the 9th International Workshop on Embedded Computer Systems: Architectures, Modeling, and Simulation*, pp.128-138(2009).
- 2) Yeh, T.: A comparison of dynamic branch predictors that use two levels of branch history, *Proceedings of the 20th annual international symposium on Computer architecture*, Vol. 21, pp.257-266(1993)
- 3) Sez nec, A.: A 64-Kbytes ITTAGE indirect branch predictor, *JWAC-2: Championship Branch Prediction* (2011)
- 4) Srinivasan, V.: A Static Filter for Reducing Prefetch Traffic, *University of Michigan Technical Report* (1999)