



## 市販マイクロプロセッサとサポートの現状\*

佐々木 彬 夫\*\* 松 崎 稔\*\* 渡 辺 彰 三\*\*

### 1. はじめに

ワンチップ CPU が最初に市販されたのは 1971 年末だったが、1972 年 7 月には商業誌が早くもこれを紹介した<sup>1)</sup>。当初は機能が低かったが、割込機能の追加など、玩具でないことが明確になり<sup>2), 3), 25), 26)</sup>、爆発的に使われだした<sup>4), 5)</sup>。トランジスタ出現の時を除き、マイクロコンピュータ程普及が急速で、かつ影響が大きく広がったものは、今後あまりないであろう。

その後新しいチップが続々市販され、商業誌や学会の刊行物の記事も、応用の紹介や各種のサーベイに重点が移っている<sup>6)-27)</sup>。最近は関係学会でも大きく取り上げられるようになり<sup>28)-30)</sup>、本学会でも本特集号発行の運びとなった。現在、チップのメーカーは 20 社をこえ、チップの種類は、ここで取り上げたものだけでも 40 種に近く、MIL 規格品などを含めたチップ品名では軽く 50 種を越えてしまう。商業誌による根拠が明確でない推定ではあるが、現在国内では 10 万システム以上のマイクロコンピュータが稼動中ともいわれ<sup>31)</sup>、稼動システムはまだ内外ともに指数関数的に増加しているようである<sup>11), 31)</sup>。

この分では、数年以内に国内の稼動システム数は 30 万をこえるであろう。ある調査<sup>31)</sup>では、1982 年の米国内の使用数量を 1974 年の 11 倍と見ているが、日本も同様なら 10 年以内に 50 万システムをこえるということになる。

技術的興味のみならず、普及の動向、応用範囲とその限界、影響、産業としての見通し(システムの単位を 100 万円としても、50 万システムで 5,000 億円になる)などに対する関心も強く、内外の情報の調査に

官民の力が注がれている<sup>31)-35)</sup>。

以下の表-1(次頁~357 頁まで参照)、表-2(358 頁参照)は、大多数の市販チップとそのサポートをまとめたものである。LSI 化したミニコン、カスタム LSI、試作的なもの、汎用カルキュレータ、市販を中止したもの、などは除いた。それぞれの詳細についてはメーカーのマニュアルを参照されたい。各社マニュアルを集めて読む暇のない読者には、文献(32), 34)などが有用であろう。

### 2. ハードウェアの現状

#### 2.1 システム分割の傾向

以下まず特定のアーキテクチャを構成しているチップ(表-1)の概況をのべる。表-1 記載の機種の中には、CPU+ROM+RAM を 1 チップ化したもの<sup>81)</sup>や、逆に数チップで CPU を構成するもの<sup>36), 37)</sup>もあるが、記載機種の多くでは CPU が 1 チップになっている。

CPU が 1 チップといっても、“CPU- $\alpha$ ”の場合も多く、入出力制御回路を別としても、クロック、割込制御回路、バス・ドライバ/レシーバ、ラッチ、バッファなどの外付けハードウェアを要する機種が初期には多かった<sup>2)-5), 25), 26)</sup>。

しかし、最近では外付けハードウェアを減らし、小数のパッケージでシステムを構成するという方向での進歩が著しい<sup>8), 9)</sup>。

まず、CPU チップの機能を強化することによって、上記の  $\alpha$  の部分を小さくする方向が目につく。すなわち、クロックの内蔵、5V 単一電源、コンソール・パネル機能の一部取り込み<sup>38)</sup>、複数の割込ピン、DMA 機能の考慮、バス駆動能力の向上、などがこの方向の動きである<sup>8)</sup>(表-1 参照)。外部バスに対するピンも、ピン数の制限が厳しい 12, 16 ビットのものを除き、アドレス、データ、制御のバス用のピンが分離していて、外部ラッチで情報を分離しなくてもよいものがふ

\* A Survey on the Microprocessors on the Market and Supports for them by Akio SASAKI, Minoru MATSUZAKI and Shozo WATANABE (Editorial Department, Nikkei Electronics, NIKKEI McGraw HILL INC.)

\*\* (株)日経マグローウヒル社日経エレクトロニクス編集部

表-1 市販マイクロプロセッサ諸元 (特定の命令を持っているもの)

型名 (わかりにくいチップ名 はシステム名で記述)	メーカー	市販開始時期	製造プロセス	ビット 数	CPUを構成する チップ数(ピン数) *印はメモリーを 含む構成	電 源 (V)
TMS-1000	TI	1975/II	PMOS	4	*1 (28 <sup>4</sup> )	+15
TMS-1200	TI	1975/II	PMOS	4	*1 (40 <sup>4</sup> )	+15
4004	インテル	1971/IV	PMOS	4	1 (16)	-10, +5
HMCS-4	日立	1974/IV	PMOS	4	1 (16)	-10, +5
4040	インテル	1974/IV	PMOS	4	1 (24)	-15 (-10, +5)
PPS-4 (PN10660)	ロックウエル	1972/III	PMOS	4	1 (42)	-17
PPS-4/2 (PN11660)	ロックウエル	1975/IV	PMOS	4	*2 (42, 42 <sup>4</sup> )	-17
μCOM-4	日電	1973/III	NMOS	4	1 (28)	+12, +5, -5
8008	インテル	1971/IV	PMOS	8	1 (18)	+5, -9
8080A	インテル	1973/II	NMOS	8	1 (40)	+12, +5, -5
Am 9080	AMD	1975/III	NMOS	8	1 (40)	+12, +5, -5
TMS-8080	TI	1975/III	NMOS	8	1 (40)	+12, +5, -5
μPD8080A	日電	1975/IV	NMOS	8	1 (40)	+12, +5, -5
MELPS-8	三菱	1975/I	NMOS	8	1 (40)	+12, +5, -5
MSM-3900	沖	1975/I	NMOS	8	1 (40)	+12, +5, -5
μCOM-8 (μPD753D)	日電	1974/IV	NMOS	8	1 (42)	+12, +5, -5
M6800	モトローラ	1974/IV	NMOS	8	1 (40)	+5
S6800	AMI	1975/IV	NMOS	8	1 (40)	+5
MB8861	富士通	1976/I	NMOS	8	1 (40)	+5
MK5065P	モステック	1974/IV	PMOS	8	1 (40)	-12, +5, -5
2650PIP	シグネクス	1975/II	NMOS	8	1 (40)	+5
SCAMP	NS	1976/I	PMOS	8	1 (40)	+10~-14
SMS-300	SMS	1975/II	バイポーラ	8	1 (48)	+5
PPS-8	ロックウエル	1975/I	PMOS	8	1 (42)	+17
F-8	FCH	1975/I	NMOS	8	*2 (40, 40 <sup>12</sup> )	+12, +5, 0
COSMAC (CDP1801)	RCA	1975/II	CMOS	8	2 (40, 28)	+4~-12
TLCS-12 (T3153)	東芝	1974/I	PMOS	12	1 (42)	+5, -5, 0
TLCS-12A (T3190)	東芝	1975/II	PMOS	12	1 (36)	+5, -5, 0
IM6100	インタシル	1975/III	CMOS	12	1 (40)	+5
PFL-16A	パナファコム	1975/III	NMOS	16	1 (40)	+12, +5, -3
CP-1600	GI	1975/II	NMOS	16	1 (40)	+12, +5, -3
TMS-9900	TI	1976/I	NMOS	16	1 (64)	+12, +5, -5
PACE	NS	1975/I	PMOS	16	1 (40)	+5, +8, -12
IMP-16	NS	1973/III	PMOS	16	5 + a <sup>17</sup>	+5, -12

## メーカー名

TI: テキサス・インスツルメンツ  
 AMD: アメリカン・マイクロ・デバイス  
 AMI: アメリカン・マイクロシステムズ  
 NS: ナショナル・セミコンダクタ  
 SMS: サイエントフィック・マイクロ・システムズ  
 FCH: フェアチャイルド  
 GI: ゼネラル・インスツルメント

消費電力 (mW) ティビカル値	クロック (MHz/相)	動作温度 (°C)	命令長 (ビット)	基本命令数	命令実行時間 (μs) (特殊な命令を除く)
400	0.1~0.4/?	0~+70	8	43	15~60
600	0.1~0.4/?	0~+70	8	43	15~60
450	0.74/2	0~+70	8, 16	46	10.8, 21.6
450	0.74/2	0~+70	8, 16	46	10.8, 21.6
600	0.74/2	0~+70	8, 16	60	10.8, 21.6
225	0.2/4	0~+70	8, 16	50	5, 10
225	0.2/4	0~+70	8, 16	50	5, 10
600	0.1~1/1	-10~+70	8, 16	55	5~10
840	0.5/2	0~+70	8, 16, 24	48	12.5, 20
780	2/2	0~+70	8, 16, 24	78	2~9
780	2/2	0~+70	8, 16, 24	78	2~9
780	2/2	0~+70	8, 16, 24	78	2~9
910	2/2	-10~+70	8, 16, 24	78	2~9
780	2~2.5/2	0~+70	8, 16, 24	78	2~9
780	2~2.5/2	0~+70	8, 16, 24	78	2~9
765	0.48~2/2	-10~+70	8, 16, 24	78	2~8
300	1/2	0~+70	8, 16, 24	72	2~12
300	1/2	0~+70	8, 16, 24	72	2~12
600	1/2	0~+70	8, 16, 24	77	2~12
675	0.14~1.4/2	0~+50	8, 16	51	4.2~22.4
525	0~1.25/1	0~+70	8, 16, 24	75	5~10
900	1/?	0~+70	8, 16	46	~14~
1,500	6.67/?	0~+70	16	8	0.3
300	0.256/4	0~+70	8, 16, 24	109	4~12
300	2/2	0~+70	8, 16, 24	73	2~13
60	0~2/1	-55~+125	8	59	6
800	1/?	-20~+80	12, 24	17	12~20
600	0~1/1	-20~+80	12, 24	19	8~16
10	0~4/1	-40~+85	12	40	~5~
960	2/2	-10~+70	16	33	3~12
?	5/2	0~+55		87	1.6~4.8
860	3/4	0~+70	16, 32	69	2.4~
700	0.5/4	0~+70	16	45	8~20
1,400	0.715/4	0~+70	16	43	4.55~

- ・ 1 アキュムレータ内容などのポップ/プッシュが可能なもの
- ・ 2 ディスプレイメントに対する修飾可能なもの。数字は指定可能なインデックス・レジスタないしGRの個数
- ・ 3 ラッチやバス・ドライバ/レシーバなどに相当するもの
- ・ 4 2KバイトROM, 256ビットRAMを含む
- ・ 5 8入力, 16出力, 30タームのPLA使用
- ・ 6 コード変換用出力PLA内蔵
- ・ 7 4Kバイト(プログラム・メモリ)+1K×4ビット(データ・メモリ)
- ・ 8 8Kバイト(プログラム・メモリ)+1K×4ビット(データ・メモリ)
- ・ 9 2KバイトROM, 512ビットRAMを含む

制御方式 F:固定 M:μP方式 ( )はμ 命令ビット長	アドレス幅 (ビット)	スタック ・レベル ( )はメモ リ・ スタック	スタック 操作命令 ・1	アキ ュムレ ータ個 数	汎用レ ジスタ 個数 ( )はスタ ック・ ポイ ヤのラ ッド	イン デック ス修飾 ・2	内蔵ク ロック 発生	DMA 用ビ ン	割 込ビ ン 数	外部バス用ピン構成 (ビット幅) II:命令入力・バス用 D:入力データ・バス用 ID:出力データ・バス用 OD:出力データ・バス用 A:アドレス・バス用 AH:上位アドレス・バス用 AL:下位アドレス・バス用	汎 用 イン タ フ ェ イ ス ・3	プ ロ グ ラ マ ブ ル 型	DMA コン トラ ロー ラ	通 信 用 イン タ フ ェ イ ス	U A R T / U S R T																
																10	10	12 <sup>7</sup>	12 <sup>7</sup>	12 <sup>8</sup>	12	12	12 <sup>10</sup>	14	16	16	16	16	16	16	15
M (?) <sup>10</sup>	10	-	-	1	-	-	○	-	-	ID (4), OD (8), OD (11) <sup>10</sup>	○	-	-	-	○																
M (?) <sup>10</sup>	10	-	-	1	-	-	○	-	-	ID (4), OD (8), OD (13) <sup>10</sup>	○	-	-	-	○																
F	12 <sup>7</sup>	3	-	1	(8)	-	-	-	-	A/D (4)	-	-	-	-	-																
F	12 <sup>7</sup>	3	-	1	(8)	-	-	-	-	A/D (4)	-	-	-	-	-																
F	12 <sup>8</sup>	7	-	1	(12)	-	-	-	1	A/D (4)	○	○	-	-	-																
F	12	2	-	1	-	-	-	-	-	A (12), D (8)	○	○	-	○	-																
F	12	2	-	1	-	-	○	-	-	A (12), D (8)	○	○	-	○	-																
F	12 <sup>10</sup>	4	-	1	(8) <sup>10</sup>	-	-	-	-	A (12), D (4)	○	-	-	-	○																
F	14	7	-	1	(7)	-	-	-	1	A/D (8)	○	-	-	-	○																
F	16	(64K)	○	1	(8)	-	-	○	1	A (16), D (8)	○	○	△	○	-																
F	16	(64K)	○	1	(8)	-	-	○	1	A (16), D (8)	○	△	-	△	-																
F	16	(64K)	○	1	(8)	-	-	○	1	A (16), D (8)	-	-	-	○	○																
F	16	(64K)	○	1	(8)	-	-	○	1	A (16), D (8)	○	△	-	-	○																
F	16	(64K)	○	1	(8)	-	-	○	1	A (16), D (8)	-	-	-	-	-																
F	16	(64K)	○	1	(8)	-	-	○	1	A (16), D (8)	○	△	△	△	○																
F	16	(64K)	○	2	-	1	-	○	2	A (16), D (8)	○	○	-	○	△																
F	16	(64K)	○	2	-	1	-	○	2	A (16), D (8)	○	○	-	○	○																
F	16	(64K)	○	2	-	1	-	○	2	A (16), D (8)	○	○	-	△	△																
F	15	(256)	○	1 <sup>11</sup>	-	-	-	-	2	AH (7), AL/D (8)	-	-	-	-	-																
F	15	7	-	1	(3) <sup>11</sup>	-	-	○	1	A (15), D (8)	○	-	-	-	-																
M (?)	16	(64K)	○	1	(3)	-	○	○	-	A (12), D (8)	○	-	-	-	-																
F	13	-	-	1	(8)	-	○	-	1	A (13), D (8), II (6)	○	-	-	-	-																
F	14	(32)	○	1	-	-	-	○	3	A (14), D (8)	○	○	○	○	-																
F	16	1 <sup>14</sup>	-	1	(64)	-	○	-	1 <sup>14</sup>	A/D (8)	○	○	△	-	-																
F	16	-	-	1	(16)	-	-	○ <sup>11</sup>	1	A (8), D (8)	○	-	-	-	○																
M (29)	12	-	-	-	6	6	○	○	8	A/D (12)	○	-	△	-	-																
M (29)	12	-	-	-	6	6	○	○	8	A/D (12)	○	-	△	-	-																
M (?)	12	-	-	1	-	-	○	○	1	A/D (12)	-	○	-	-	○																
F	16	(64K)	○	-	5	2	-	○	3	A/D (16)	-	○	○	-	-																
F	16	(64K)	○	-	8	-	-	○	2	A/D (16)	○	-	-	-	○																
F	15	(32K)	○	-	12 <sup>10</sup>	-	-	○	4	A (15), D (16)	○	-	-	-	○																
M (?)	16	10	-	-	4	2	○	?	6	A/D (16)	○	-	-	-	-																
M (21)	16	16	○	-	4	2																									

- ・10 4 Kバイト (プログラム・メモリ)+4 K×4 ビット (データ・メモリ)
- ・11 割込レベルに対応して3組み持つ
- ・12 2組み持ち, PSWで選択される
- ・13 1 KバイトROMを含む
- ・14 ROMチップ側に持たれ, ROMチップ数に対応して増加
- ・15 DMA機能の一部 (アドレスのカウント) を内蔵
- ・16 メモリ中に取られる
- ・17 4×RALU+CROM+α

I/O フロッピー	コントローラ				クロック発生用IC	評価用ボード	開発用マイクロコン	高級言語コ ンパイラ			アセンブラ			シ ミュ レー タ		備 考
	カセットMT	CRT	キーボード	プリンタ				セルフ	クロス	TSS	セルフ	クロス	TSS	クロス	TSS	
-	-	-	-	-	-	○	○	-	-	-	-	○	○	○	○	内蔵RAM/ROMを2倍にしたTMS-1100がある
-	-	-	-	-	-	○	○	-	-	-	-	○	○	○	○	TMS-1000とアーキテクチャはほぼ同じ
-	-	-	-	-	-	○	○	-	-	-	-	○	○	○	○	
-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	4004コンパチブル
-	-	-	○	-	○	○	○	-	-	-	-	○	○	○	○	4004の機能アップ
-	-	○	○	○	-	-	-	-	-	-	-	○	○	○	○	
-	-	○	○	○	-	-	-	-	-	-	-	○	○	○	○	PPS-4とアーキテクチャは同じ
-	○	-	○	○	-	○	○	-	-	-	-	○	○	-	○	
-	-	-	-	-	○	○	○	-	○	○	○	○	○	○	○	高速タイプ(クロック800kHz)に8008-1がある
△	-	-	△	-	○	○	○	△	○	○	○	○	○	○	○	高速タイプ(A-1, A-2)とMIL規格品(A-M)あり
-	-	-	-	-	○	-	-	-	-	-	-	-	-	-	-	8080Aコンパチブル, 高速タイプ, MIL規格品あり
-	-	-	-	-	-	-	-	-	-	-	-	-	○	○	○	8080Aコンパチブル
○	○	-	○	○	△	○	○	-	-	-	-	○	○	○	○	8080Aコンパチブル
-	-	-	-	-	△	○	△	-	○	-	-	○	-	○	-	8080Aコンパチブル
-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	8080Aコンパチブル
○	○	-	○	○	△	○	○	-	-	-	-	○	○	○	○	8080Aとプログラム・コンパチブル
-	-	-	-	-	-	○	○	-	-	-	-	○	○	○	○	
-	-	-	-	-	-	○	-	-	-	-	-	○	-	○	○	M6800コンパチブル
-	-	-	-	-	△	○	△	-	-	-	-	○	○	○	-	M6800コンパチブルかつ, ビット操作, IX加算命令追加
-	-	-	-	-	○	-	-	-	-	-	-	○	-	-	-	
-	-	-	-	-	○	-	-	-	-	-	-	○	-	-	-	
-	-	-	-	-	○	○	○	-	-	-	-	○	○	○	-	ROMチップをも含めたプロセサ・パッケージ(64ピン)あり
○	-	○	○	○	○	○	○	-	-	-	-	○	○	○	○	
-	-	-	-	-	○	○	△	△	△	○	○	○	○	○	○	モスチック社も同一のものを市販
-	-	-	-	-	○	○	-	-	-	-	-	○	○	○	○	同一アーキテクチャの1チップCPU開発中
△	△	-	-	-	-	○	○	-	△	-	-	○	○	○	○	乗算命令あり
△	△	-	-	-	-	○	○	-	△	-	-	○	○	○	○	T3153とプログラム・コンパチブル, 乗除算命令あり
-	-	-	-	-	-	○	○	-	-	-	-	-	○	-	-	PDP8/Eをエミュレート, 高速タイプ, MIL規格品あり
-	-	-	-	-	-	○	○	-	-	-	-	○	○	-	-	
△	△	△	△	△	-	○	○	-	-	-	-	○	○	○	○	
-	-	-	-	-	○	○	○	○	-	-	-	○	○	○	○	乗除算命令あり
-	-	-	-	-	○	○	○	○	○	○	○	○	○	○	-	
-	-	-	-	-	○	○	○	-	○	○	-	○	○	-	-	

(表中の△は昭和50年末の時点で開発中の意味)

表-2 市販マイクロプロセッサ諸元 (CPU 構成用のもの)

型名	メーカー	市販開始時期	製造プロセス	動作温度範囲	電源	16ビットのCPUを構成した場合の		演算部チップ				制御部チップ				その他のシステム構成用のチップ	備考		
						μ命令長	μ命令実行時間 (ms)	チップ名	ビット数	消費電力 (mW)	サイクリム・タイム (ns)	チップ名	ビット数	消費電力 (mW)	μPC (ビット)			内部スタック	
Am2900	AMD	1975/II	ショットキ	0~+70 -55~+125	+5	-	-	Am2901C Am2901M	4	40	925	67	Am2909C Am2909M	28	400	4	4×4	ルックアヘッド・キャリー・ゼロレジスタ・スタック	AMD=アメリコン・マイクロ・デバイス
MACROLOGIC	FCH	1975/III	ショットキ	0~+70 -55~+125	+5	-	-	9405	4	24	475	75	DPS (データバス・スイッチ・DAR (データアクセスレジスタ) チップなどを用いて構成)	CRG/ゼロレジスタ・FIFOスタック・プログラム・スタック				FCH=フェアチャイルド	
SBP 0400	TI	1975/I	ECL	0~+70 -55~+125	+0.82~	-	-	SBP0400C SBP0400M	4	40	110 170mA	128 110-500							TI=テキサス・インスツルメンツ
MECL	モロラ	1976/II	ECL	0~+75	-5.2 -2	40	55	MC10800	4	48	1,300	55	MC10801	48	1,700	4	4×4		
MMI6701 MMI5701	MMI	1974/IV	ショットキ	0~+70 -55~+125	+5	-	-	6701 5701	4	40	900	200							MMI=モノリシック・メモリーズ
3000シリーズ	インテル	1974/IV	ショットキ	0~+70	+5	18 +α	300 125	3002	2	28	725	100	3001	40	850	9	-	ルックアヘッド・キャリー・ゼロレジスタ・割込制御回路	αはユーザー・定義フィールド
μCOM-16	H電	1975/II	NMOS	-10~+70	+12.5 -5	32	1,400	μPD755	16	42	?	?	μPD756	42	?	10	4×10	CMT, FDC用の専用コントローラ	
MCP-1600	WD	1975/III	NMOS	?	+12.5 -5 +5	18 22	300 600	CP1610	8 / 16	40	?	300	CP1611	40	?	11	1×11		WD=ウェスタン・デジタル

えてきた。

次に、αの部分ならびにその他のハードウェアを別途 LSI 化する動きも顕著で、クロック、割込制御回路、バス・インタフェース、DMA 制御部、プログラマブルな汎用インタフェース<sup>8)</sup>、フロッピー・ディスク用など各種の専用コントローラ<sup>86)</sup>、等々の LSI 化がはかられている (表-1 参照)。

また、小規模システムを目指した機種では、αの部分メモリ・チップ側に取り込んだものもある。すなわち、標準メモリ・チップの使用を前提にせず、 $(CPU-\alpha)+(ROM+\alpha+\beta)$  とか<sup>39)</sup>、 $(CPU)+(ROM+RAM+\gamma)$ <sup>40)</sup> の形で、2 チップでもマイクロコンピュータの構成を可能としたものがある。これらは、システムレベルで LSI 化の利点を最大限に生かすべく、伝統にとらわれずに、システムの分割法を工夫したものであろう。

いずれにしても、将来の方向はなるべく少数のパッケージで、外付けハードウェアを少なくするという方向である<sup>8)</sup>。この意味で、64 ピンの DIP<sup>42)</sup> や、QIP (Quad Inline Package—ピンが 4 列に並んでいるパッケージ)<sup>44)</sup>、さらに、CPU, ROM, 安定化電源, 水晶発振回路を 1 パッケージに収納した機種<sup>41)</sup>、など、パッケージ技術面からも標準の 40 ないし 42 ピン DIP にとらわれない機種が出てきている点が注目される。

## 2.2 CPU チップの機能

特定のアーキテクチャを構成するマイクロプロセッサは、機能的には初期のミニコンと基本的には変わらないといえる<sup>8)</sup>。ただ 4 ビットと 8 ビットの一部の機種では、オペランド・アドレスの指定がレジスタによる間接指定になっていて、プログラムとデータのメモリーを分離しているものが多い<sup>8)</sup>,<sup>80)</sup>。8 ビット以上の機種では乗除算命令を持つものがある<sup>42)</sup>,<sup>43)</sup> など、かなり強力である。アドレッシングが、間接、インデックス修飾、ページ内指定、相対などを組み合わせて指定できるものも出現してきている<sup>8)</sup>。

レジスタについても、アキュムレータ、インデックス・レジスタ各 1 の方式から、それらを複数個持つもの、GR 方式をとるもの、などがある (表-1 参照)。

一部の機種で、割込機能を持たないものや、割込処理時の内部レジスタの退避に問題のあるものもあるが、最近のものほとんどが完全な割込機能を備えている<sup>8)</sup>。割込時のレジスタ退避を考慮して、レジスタを複数組設け退避を不要にしているもの<sup>45)</sup>,<sup>46)</sup>、内部レジスタを 1 命令でメモリー・スタックにポップ/プッシュできるもの<sup>47)</sup>、PSW 切換方式をとるもの<sup>48)</sup> など、割込機能の向上は著しい。

CPU の機能の向上に伴って、特定のアーキテクチャを実現しているマイクロプロセッサでも、μP 制御

方式のものが多くなってきた<sup>8)</sup>。しかし、大抵の機種ではユーザにマイクロプログラミングを解放せず、一部の機種<sup>36), 81)</sup>で、命令追加ができるだけである。

### 2.3 不特定の CPU を構成するためのマイクロプロセッサと LSI 群

表-2 は、特定のアーキテクチャを設定しないで、任意の CPU を構成するためのマイクロプロセッサと LSI 群をまとめたものである。これらで構成する CPU は大体  $\mu P$  制御方式を前提としており、その基本的な構成は、 $\mu CTL$  ( $\mu P$  制御部)+RALU (レジスタ及び演算部)+ $\mu ROM$  ( $\mu P$  記憶部)である。CPU を構成するというよりも、このままで専用の高速コントローラとして使用される場合も多い。

MOS のものでは、 $\mu CTL$ , RALU が各1チップのものもあるが<sup>49), 83)</sup>、バイポーラのものでは、RALU 部を2ないし4ビット・スライスした形とし<sup>44), 84), 85)</sup>、 $(\mu CTL)+n(1/n RALU)+\mu ROM$  または、 $m(1/m \mu CTL)+n(1/n RALU)+\mu ROM$  の形で CPU を構成するものがある。

また、 $\mu CTL$  部を提供していないもの<sup>51), 52)</sup>、CPU の部品のバラ売りという他ないもの<sup>61)</sup>など、いろいろのレベルの LSI 群がある。

これら及び、2.2 で述べたものでも  $\mu P$  制御方式を取るものでは、その多くが PLA (Programmable Logic Array) を使用するようになってきている点は注目されよう<sup>49-53), 71), 81), 83)</sup>。

## 3. ソフトウェアの現状

マイクロコンピュータが出現した当初は、チップ・メーカーはソフトウェアを供給しなかったが、表-1, 2 からも分るように最近ではチップを発表する時には、少なくともソフトウェアの計画を同時に発表するのが普通になった。

初期の頃はサポート・ソフトウェアがなかったために、バイナリ手書きの姿も散見され、先ずクロス・アセンブラを自作するのが普通であった。最近ではサポートの種類、範囲もふえ、提供の形態もセルフ、クロス、TSS のいずれでもユーザが選択できるのが普通である<sup>56)</sup>(表-1 参照)。

TSS に乗せたサポート・ソフトは、国内ではあまり利用されていないようであるが<sup>11)</sup>、表-1 からわか

るように多くのソフトが TSS に乗せられており、今や、利用者は端末からそれらを簡単に利用できる状態にある<sup>56), 77), 78), 88)</sup>。

プログラミング用の言語は、アセンブラが中心であるが、高級言語もいくつか発表され、ユーザによる目的向きの専用言語の開発使用も始まっている<sup>56)-59)</sup>。

セルフ・アセンブラは、メモリー容量の制限や、ファイルが使えない場合が多い。などの理由から3パス方式のものが多く、機能的にもかなりの制限がある<sup>60), 80)</sup>。

一方、TSSに乗っているものや、大型機をホストに想定したクロス・アセンブラの機能は、非常に強力で、条件つきアセンブリ、マクロ機能、マクロ・ライブラリ<sup>54)</sup>、リンク機能、分岐命令やアキュムレータ操作命令に高級言語的な記述を許すもの<sup>55)</sup>などがある<sup>60)</sup>。

高級言語は今のところ PL/I の機能を大幅に縮小したクロス・コンパイラが中心だが<sup>87)</sup>、データの構造体を許すものもあり<sup>62)</sup>、プログラム記述の機能はかなり高い<sup>57)</sup>。開発用システムにディスクを接続できるようになったことから<sup>60)</sup>、セルフの高級言語のコンパイラも出現し始めた<sup>42), 68), 72), 73)</sup>。もちろん、相当の容量の主記憶とファイルの実装を前提としている。

しかし、言語レベルをどう設定するかという観点から、高級言語を現在検討中のチップ・メーカーも多く、目的向きの専用言語の進展とも合わせて<sup>59), 59)</sup>、マイクロコンピュータにおける高級言語のあり方は、まだ模索の段階だともいえるようである<sup>56), 57)</sup>。

言語プロセッサ以外のサポートとしては、クロスと TSS でエディタ、シミュレータ\*、リンケージ・エディタ<sup>69)</sup>などが提供されている。セルフのサポート・ソフトウェアでも、各種のデバッグ・ユーティリティ、リンク機能を備えたリロケータブル・ローダ<sup>64)</sup>などが用意されるに至っている<sup>56), 60)</sup>。開発用システムのデバッグ・ユーティリティでは、ハードウェアの助けをかりて、複数地点におけるスナップ・ショットを出したり、トレースの機能を持つものもある<sup>60), 65)-67)</sup>。

一方、システム・制御プログラムとしては、上位機種や開発用システムではマルチタスク・モニタ<sup>64)</sup>や、ディスク・モニタ<sup>68), 72)</sup>など、ミニコン並みのシステム制御プログラムを備えるものも出てきている<sup>57)</sup>。また下位機種でも、特定の周辺機器用の入出力制御ルーチンや各種の演算ルーチンなど、基本的な実行ルーチンをメーカーが供給している例も多い<sup>56), 57), 60)</sup>。

前に述べた、不特定の CPU を構成するためのプロ

\* マイクロプロセッサ分野では用語が混乱しており、評価用 CPU ボードなどをシミュレータと呼ぶ場合があるが、ここではホストのソフトウェアで模擬するものを言う。

セッサでは、マイクロ命令のフィールドの定義をユーザに許す、拡張マイクロアセンブラも出ている<sup>69)</sup>。

要するに、プログラム作成、デバッグに必要なサポート・ソフトウェアは大体出揃い、システム制御プログラムのものもチップ・メーカが供給しはじめる空気だということである<sup>66), 67)</sup>。

サポート・ソフトウェアと開発用システムに関しては、最近商業誌が殆どどの機種を網羅したサーベイ<sup>66), 60)</sup>を行い、本特集号でも主要テーマの一つになっている。

以上、チップ・メーカ提供のソフトウェアの概況を述べたが、システム・ハウスやエンド・ユーザが開発利用しているものも多種多様である。言語プロセッサだけでも、BASIC, APL, 種々の問題向き言語、クロス汎用アセンブラなど枚挙にいとまがない<sup>27), 66), 68), 69)</sup>。

マイクロプロセッサが、今後共、計算機技術の修得などは歓迎されない数多くの分野にまで浸透を続けることは最早動かし難い事実のようである<sup>51)-7), 11), 31), 33)</sup>。その結果、用途向き言語の開発が推進されることになろう。用途向き言語のシンタックスを入力することにより、その用途向き言語のインタプリタのアクション・ドライバーをゼネレートする問題向き言語開発のためのサポート・ソフト<sup>70)</sup>なども出現しはじめている<sup>57)</sup>。

#### 4. 応用の可能性

表-1, 2 から分るように、4年程の間に各種各様のマイクロプロセッサが出揃った。ビット数は自由に選べるし、処理速度や消費電力を決める基本的な要因である製造プロセスも、PMOS, NMOS, バイポーラ, I<sup>2</sup>L, CMOS と各種登場し、用途に応じて選択すればよい。

消費電力が問題ならば、CMOS では消費電力が 10 mW のものもある<sup>71)</sup>。また、動作速度の方は最初はレジスタ加算が 10 $\mu$ s 以上かかっていたのが、最近では 8~16 ビット当りで 1 $\mu$ s 以下の機種も珍らしくなくなってきた。

DMA 用のピンを持つものも普通になり、経費をかければ、かなり強力な I/O 機能を持ったシステムが自由に構成可能である<sup>9)</sup>。

このような発展の過程において、最近の最も大きな動きは、汎用のプログラマブル・インタフェース IC の普及<sup>9)</sup>であろう。これは、周辺機器と CPU との間のハンド・シェイク用のハードウェアを LSI 化し、

かつそのロジックを制御するレジスタに CPU からプログラム・アクセスして、任意の時点で動作モードを設定/制御できるようにしたものである。

また、表-1, 2 から分るように、DMA コントローラや周辺装置インタフェース・アダプタなどのインタフェース・チップ<sup>8)</sup>以外にも、かなり複雑な入出力コントローラや<sup>66)</sup>、データ通信用制御回路を LSI 化した専用コントローラ・チップ<sup>74)</sup>も各種出現してきた。これらインタフェース部の LSI 化という点で国内のメーカは立ち遅れていたが、最近では各社とも力を入れはじめており<sup>48), 76)</sup>、単なるインタフェース機能に加えて若干の処理機能を持たせた“マイクロ I/O プロセッサ”とも呼ぶべきものの提案<sup>75)</sup>も行われるに至っている。

マイクロプロセッサが普及し、高度な応用も普通になってくるにつれて、システム当りのプログラム作成量もふえてくるが、現在のマイクロプロセッサではまだリロケーションの機能が弱く、ロード・モジュールや、ROM に入ったプログラムのリロケータビリティの実現は難しい<sup>57)</sup>。将来、インデックス修飾の他に、もう一つアドレス修飾が可能なマイクロプロセッサが出現するかも知れない。

マイクロコンピュータの場合、ハードウェア機能やサポートの充実と共に、応用の可能性に大きな影響を与えている事実はその価格の急落である。このために、ミニコン以上のコンピュータと異なる種々の様相が生じているが、その一つはマルチ・マイクロプロセッサ・システムが現実のものとなってきているという事実である。

マルチ・マイクロプロセッサ・システムは既に簡単なシステムから実用段階に入り、商業誌によるサーベイ<sup>10)</sup>や、学会の刊行物による啓蒙的な解説も行われ<sup>82)</sup>、本特集号でも主要テーマの一つになっている。

今後パターン認識や、アナログ演算<sup>79)</sup>など、高度の並列処理が有効な分野でどのように実用されて行くか興味深い。

#### 5. ま と め

以上、現在市販されているマイクロプロセッサのハードウェアとそのサポートを一覧表にまとめ、ハードウェアとソフトウェアの概況を述べ、応用の可能性にふれた。

文末に参考資料の一部をあげたが、この他文献<sup>5)</sup>に、かなりの数のメーカのマニュアルを含む文献表が



記載されている。

現在対価を支払うことにより入手可能な形で流通しているマイクロコンピュータ関係の資料は、各種合わせて、10,000 ページを超えと思われる。

もはや数人のチームでも全部を通読することは不可能であるし、全体のサーベイというようなことも必要がなくなったと考えるべきであろう。

IC で回路を作る時に、世界中の IC を調べなくても、身の廻りにある資料に出ている IC で何でも作れるのと同じく、マイクロプロセッサも身の廻りに情報のある機種で何でも充分な機能のものが作れる時代のようなのである。

### 参 考 文 献

- 1) 石田晴久：ワンチップ CPU，エレクトロニクス，pp. 982~986，(昭和47年7月号)。
- 2) 渡辺彰三：マイクロコンピュータが続々登場，第1部 MCS-4，CPS/1 の詳細，日経エレクトロニクス，pp. 64~77，(1972年10月23日号)。
- 3) 渡辺彰三：マイクロコンピュータが続々登場，第2部 MCS-8，GPC/P，MAPS の詳細，日経エレクトロニクス，pp. 64~76 (1972年11月6日号)。
- 4) 佐々木彬夫：機能強化で爆発的に使われだしたマイクロコンピュータ，日経エレクトロニクス，pp. 35~37，(1973年12月31日号)。
- 5) 磯福佐東至，平野勝彦，渡辺彰三：マイクロコンピュータの応用の動向を探る，日経エレクトロニクス，pp. 38~90，(1973年12月31日号)。
- 6) ローレンス・アルトマン他：米国に見るマイクロプロセッサの応用(上)，日経エレクトロニクス，pp. 50~99，(1974年10月7日号)。
- 7) マイケル・J. リーゼンマン他：米国に見るマイクロプロセッサの応用(下)，日経エレクトロニクス，pp. 50~77，(1974年10月21日号)。
- 8) 松崎 稔：第2世代マイクロコンピュータを総ざらいする，日経エレクトロニクス，pp. 48~75，(1975年5月19日)。
- 9) 佐々木彬夫：格段にI/O インタフェースが進歩した最近のマイクロコンピュータ，日経エレクトロニクス，pp. 63~75，(1975年7月28日号)。
- 10) 桑原啓治：マイクロコンピュータ複合システムの動向を探る，日経エレクトロニクス，pp. 50~67，(1975年9月22日号)。
- 11) 渡辺彰三，平野勝彦：拡大一途のマイクロプロセッサ応用分野，日経エレクトロニクス，pp. 176~187，(1975年11月17日号)。
- 12) 飯塚 肇：マイクロコンピュータのアーキテクチャの現状，エレクトロニクス，pp. 890~891，(昭和49年8月号)。
- 13) 特集マイクロコンピュータ，エレクトロニクス，pp. 567~633，(昭和50年6月号)。
- 14) H. Schmid，"Monolithic Processors"，Computer Design，pp. 87~95，(Oct. 1974)。
- 15) E.A. Torrero，"FOCUS on Microprocessors"，Electronic Design，pp. 52~66，(Sept. 1st. 1974)。
- 16) 特集号，Microprocessor Design and Application，IEEE.，Computer，(Oct. 1975)。
- 17) 田沼憲雄，日比野吉弘，小林一彦："賢い端末"を制御するマイクロ OS，日経エレクトロニクス，pp. 76~103，(1975年3月24日号)。
- 18) 特集：マイクロコンピュータ応用の実際，電子科学，pp. 13~78，(1974年7月号)。
- 19) 特集：マイクロコンピュータ・システムを設計するには，電子科学，pp. 13~19，(1974年8月号)。
- 20) 特集：最新マイクロコンピュータのすべて，電子科学，pp. 13~91，(1975年3月号)。
- 21) 特集：マイクロコンピュータ応用事例集，電子科学，pp. 13~91，(1975年6月号)。
- 22) 特集：新マイクロコンピュータの動向を探る，電子科学，pp. 13~66，(1975年8月号)。
- 23) 特集：マイクロコンピュータ応用機器 26 例，電子科学，pp. 21~83，(1975年9月号)。
- 24) 特集：マイクロコンピュータ応用事例集，オートメーション，pp. 5~64，(1975年10月号)。
- 25) 柳橋達夫：マイクロコンピュータに乗ったマイクロ DOS，日経エレクトロニクス，pp. 138~174，(1973年12月31日号)。
- 26) G. Lupidus，"MOS/LSI Launches the Low-Cost Processor"，IEEE Spectrum，pp. 33~44，(Nov. 1972)。
- 27) H. Falk："Microcomputer Software makes its debut"，IEEE.，Spectrum，pp. 78~84，(Oct. 1974)。
- 28) Session: Microprocessors，Proc. 1975 NCC，pp. 1~106。
- 29) M. H. Lewin，"Integrated Microprocessors"，IEEE. Trans. on Circuits and Systems，Vol. CAS-22，No. 7，(July 1975)。
- 30) 元岡 達：概論，昭50 四学連大，287
- 31) 調査資料：Trends of Microcomputer Markets and Technology，Gnostic Concepts Inc.，1975。
- 32) 東山 尚：マイクロコンピュータの開発と応用，1975年版，東京経営管理協会。
- 33) マイクロコンピュータに関する調査報告書，基礎調査編，日本電子工業振興協会，(昭和50年3月)。
- 34) Microprocessors and Microcomputers，Integrated Computer Systems Inc.
- 35) マイクロコンピュータに関するテクノロジー・アセスメント，日本情報開発協会，(1976年3月)。
- 36) IMP-16C Application Manual，No. 4200021C，

- National Semiconductor.
- 37) CDP 1801, CDP 1801 C (COSMAC), File No. 900, RCA.
  - 38) 集積回路技術資料 TLCS-12 (総合技術資料), 東京芝浦電気.
  - 39) F 8 Preliminary Microprocessor User's Manual, Fairchild.
  - 40) PPS-4/2 Two Chip Microcomputer System, No. 11600 N 40, Rockwell International.
  - 41) The Microcontroller System Description, Scientific Micro Systems.
  - 42) TMS 9900 Microprocessor (Preliminary), Texas Instruments.
  - 43) 集積回路技術資料 TLCS 12-A, 東京芝浦電気.
  - 44) A New Concept in Processor ICs, Motorola.
  - 45) Introducing The 2650, Signetics.
  - 46) MK 5065 8 bit Microprocessor, Mostek.
  - 47) M 6800 Systems Reference and Data Sheets, Motorola.
  - 48) PANAFACOM L-16A 解説, パナファコム.
  - 49)  $\mu$ COM-16 解説, 日本電気.
  - 50) Series 1600 Microprocessor System, General Instrument.
  - 51) 4 bit Expandable Bipolar Microcontroller 5701/6701, 9-4/25 $\mu$ N, Monolithic Memories.
  - 52) SBP 0400 4 bit Parallel Binary Processor Element, Texas Instrument.
  - 53) SC/MP Preliminary Data Sheet, National Semiconductor.
  - 54)  $\mu$ COM-8 GE-TSS オペレーティング・マニュアル, IEB-527 A, 日本電気.
  - 55) Program Development Guide for the COSMAC Microprocessor, MPM-102, RCA.
  - 56) 松崎 稔: 一応出揃ったサポートソフト, 日経エレクトロニクス, pp. 58~69, (1975年11月17日号).
  - 57) 松崎 稔: 高級言語コンパイラとマイクロ OS の動き, 日経エレクトロニクス, pp. 99~117, (1975年11月15日号).
  - 58) L. H. Anderson: "Development of a Portable Compiler for Industrial Microcomputer Systems", Proc. 1975 NCC, pp. 33~40.
  - 59) J. P. Kohli, "Designing an Application Oriented Terminal", Proc. NCC, pp. 47~54.
  - 60) 松崎 稔: 各種開発用システムの機能と新動向, 日経エレクトロニクス, pp. 118~135, (1975年11月15日号).
  - 61) K. Rallapalli, and P. Verhofstadt: "MACROLOGIC—Versatile Functional Blocks for High Performance Digital Systems", Proc. 1975 NCC, pp. 67~73.
  - 62) MELPS 8 PL/1 $\mu$  コンパイラ入門書, GAM-SROO-01A, 三菱電気.
  - 63) TLCS-12/TLCS-12A リンケージ・エディタ取扱説明書, 東京芝浦電気.
  - 64) PANAFACOM L-16A セルフスタンディング・システムの説明書(暫定版), パナファコム
  - 65) M 6800 EXORciser User's Guide, Motorola.
  - 66) Operator's Manual for PPS-4MP Assembler, 29400 N 30, Rockwell International.
  - 67) PPS-8 MP Assembler Initialization and Operating Procedures Guide, 29800 N 36, Rockwell International.
  - 68) MDS-800 Intellec MDS Microcomputer Development System, 98-138A, Intel.
  - 69) Intel Series 3000 Cross Microprogramming System CROMIS Reference Specification, 98-113A, Intel.
  - 70) Micro-BASIC 説明書, オートメーション・システム・リサーチ.
  - 71) IM 6100 CMOS 12 bit Microprocessor Preliminary Data Sheet, Interral.
  - 72) PACE Technical Description, 4200078A, National Semiconductor.
  - 73) F 8 T パンフレット, TDK フェアチャイルド.
  - 74) 前田英昭, 守矢英司, 松本博幸, 馬渡賢治, 奥中淳三, 森川勇一: HDLC 手順に適用可能なデータ送受信用 LSI の設計. 信学技研報, Vol. 75, No. 155, pp. 49~60, (1975年11月).
  - 75) 浪本敬二: 入出力インタフェース機能の拡張, 昭 50 四学連大, 290.
  - 76)  $\mu$ COM シリーズ総合ユーザーズ・ガイド, IEM-517, 日本電気.
  - 77) 宮口庄司, 井上正義, 上垣俊二, 神谷芳樹: DEMOS-E マイクロプロセッサ・クロスソフトウェア・システム (PMP) について, 昭 50 情処大, 285.
  - 78) 同上: DEMOS-E マイクロプロセッサ用シミュレータ (PMP-8 S) の設計, 昭 50 情処大, 286.
  - 79) E. Yura, R. Yoshikawa, Y. Nara, T. Kimura, and H. Aiso: "An Approach to Parallel Processing for Continuous Dynamic System Simulation with Microprocessors", Proc. 2nd. USA-Japan Comp. Conf. pp. 172~177.
  - 80) 松崎 稔: アセンブリ言語とシミュレータ機能の実際, 日経エレクトロニクス, pp. 79~90, (1975年11月17日号).
  - 81) TMS 1000 Series MOS/LSI One Chip Microcomputers, CB-177, Texas Instruments.
  - 82) B. C. Searle, and D. E. Frebery, "Microprocessor Applications in Multiple Processor Systems", IEEE. Computer, pp. 22~29, (Oct. 1975).
  - 83) Microprocessor Set (MCP) Functional Specification, 500270, Western Digital.
  - 84) J. ラットナー他: デジタル設計の新分野を開くバイポーラ LSI 演算エレメント, 日経エレクトロニクス, pp. 26~30, (1975年1月31日号).

- 85) Am 2900 Bipolar Microprocessor Family, Advanced Micro Devices.
- 86) Rockwell PPS-8 Microcomputer Floppy Disk Controller MOS/LSI Circuit, Rockwell International.
- 87) G. A. キルドール: マイクロコンピュータのプログラミングを簡単化する, 日経エレクトロニクス, pp. 131~148, (1974年10月7日号).
- 88) MARK-III Service, 電通.

(昭和50年12月17日受付)

---