

スーパーコンピュータ SX 開発の思い出

— S. Cray 賞の受賞にあたって — 渡辺 貞 (理化学研究所)

理化学研究所の渡辺貞博士が今年の Seymour Cray Award を受賞されました。本賞は、高性能計算の分野で特に創造的で顕著な業績をあげた研究開発者に贈られるもので、渡辺博士は日本人初の受賞者となられたわけです。氏は、NEC SX シリーズの主任設計者として知られ、2002 年から 2004 年まで世界最高速を誇る「地球シミュレータ」の開発にも中心的な役割を果たされました。すでに渡辺博士は、コンピュータアーキテクチャで最高の賞とされる Eckert Mauchly Award を 1998 年に受賞しておられます。本賞ご受賞を加えて、まさに「両手に花」と申し上げていいでしょう。

現在の氏は、理研において、次世代スーパーコンピュータ開発実施本部プロジェクトリーダーの要職を務めておられます。このプロジェクトが成功し、本邦の高性能計算分野が世界に冠たる飛躍的發展を遂げますよう、それによって渡辺博士のご経歴がさらに輝かしいものとなりますよう、心から祈念申し上げます。

(坂井修一)

命令セットアーキテクチャ (ISA)

1982 年 4 月、NEC 社内にスーパーコンピュータを本格的に開発するために十数名の開発チームが立ち上がった。その年の夏、NEC 社内で 16 ビットパソコンの開発が急がれ、スパコンの開発チームから半数の技術者がパソコン開発の応援のために引き抜かれてしまった。1982 年の終わりに初出荷され、その後国内の PC 市場を席卷することとなった PC9800 シリーズの開発にはスパコンの技術者も携わっていたのである。

スパコン開発にあたっては、汎用コンピュータで培われた技術があったとはいえ、ほとんどがゼロからのスタートであった。コンピュータの基本仕様である命令セット (ISA: Instruction Set Architecture) から決める必要があった。コンピュータを命令セットから新規開発する機会は減多にあることではない。x86, Power, Sparc 等が広く普及している現在、命令セットから新たに開発する機会はこれからもきわめて稀なことであろう。このような機会に恵まれた幸運に感謝している。CPU の設計にあたっては、第一に高速実行、そのためには周波数を可能な限り高めること、次に将来の拡張性であった。

高速化のためには、アムダールの法則から、ベクト



IEEE コンピュータ・ソサイエティ会長 Deborah Cooper さんと

ルプロセッサにおいてはまずはベクトル化率を高めること、このためにベクトル命令として何を用意するかを種々検討した。Cray-1 のベクトル命令を参考にしたことは当然であるが、Iverson の APL (A Programming Language) なども参考にした。偶然とはいえ、CDC のベクトル機 STAR-100 の開発時にも APL を参考にしたことを後で知った。STAR とは STring ARray を省略したものである。ベクトル命令としては、当初、ロード・ストア、四則演算に加え、間接参照のためのリストアクセス命令、条件分岐処理のためのマスク演算機能とした。ちなみに、マスク演算機能のスカラー版が IA-64 のプレディケート機能である。しかしながら、これらの当初機能だけでは面白みがない、何かワサビを効かす機能はないかということになり、一次漸化式命令や FFT のためのビット反転機能を加えた。今では、ビット反転機能などはほとんど使われていないだろうが、一度入れた機能を簡単に削除するわけにはいかない。どこかのユーザが使っているとも限らないからである。その時点で良い機能だからといって、簡単に機能を追加すべきではない。互換性を維持しつついかにして新しい機能を追加していくかがアーキテクチャを決める上での大きな課題である。

高速化のために、周波数を上げる。このためには命令実行を制御記憶(マイクロプログラム)で行うことはやめハード論理で実行することにした。したがって、スカラー命令は可能な限り簡単なものとする必要があった。さらに、演算命令の制御の単純化とプレリードによるメモリレイテンシ隠蔽ができるように演算命令はすべてレジスタ上の演算(ロードストア・アーキテクチャ)とした。また、レジスタ長は、基本のデータ長と将来のメモリアドレスの拡張を考慮し、64 ビットとした。レジスタの

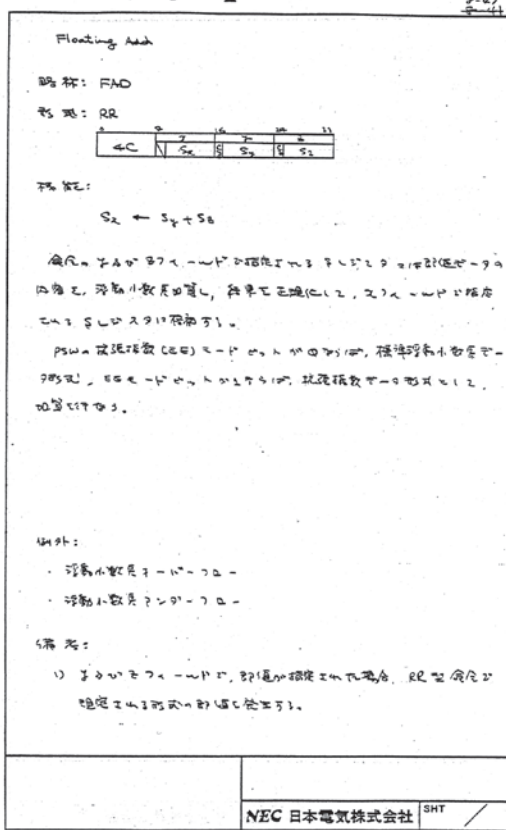


図-1 手書き命令仕様

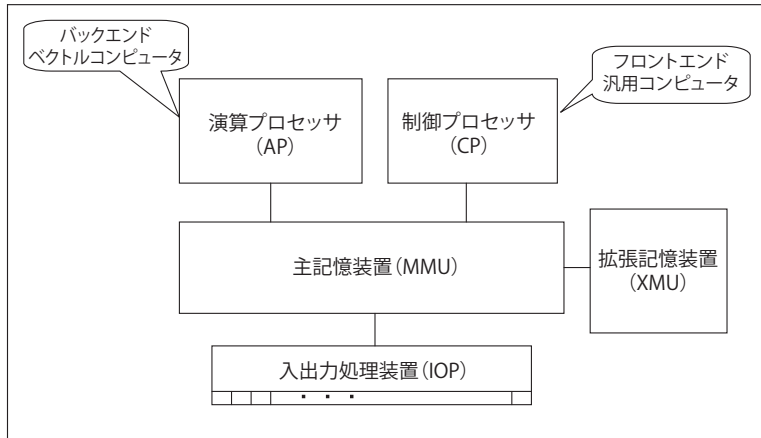


図-2 システム構成

SXシリーズの1号機は1985年に出荷された。

オペレーティングシステム (OS)

OSについては、開発期間や開発リソースの点からゼロからすべてを開発するというわけにはいかなかった。OSの開発部門の部長からは、「OS部門にはディスパッチャすら開発できる技術者はいないんだぞ」とも言われていた。NECの汎用コンピュータの主力モデルであるACOS-4は高性能コンピュータであり、通常のOS機能の一部である割り込み処理やディスパッチャなどは、ハードウェア機能としてファームウェア（マイクロプログラム）で実現されている。このような状況にあったこともあり、システム構成はOSや入出力処理を実行する汎用コンピュータ（制御プロセッサ）をフロントエンドとし、バックエンドに科学技術計算を実行するベクトルコンピュータ（演算プロセッサ）をメモリを介して接続するヘテロジニアスなマルチプロセッサ構成とした。演算プロセッサ上には今で言うマイクロカーネルに相当する簡単なOSを搭載した。この当初のシステム構成を図-2に示す。

後になって大きな問題となったのは、UNIXのサポートである。1988年のことだった。当時、ローエンドはEWS上のUNIX、ハイエンドはIBM系のMVS、CrayはCOSであったがUNIXサポートを表明している状況であった。バッチによる大規模計算主体のスパコンには、インタラクティブ処理主体のUNIXは向いていない。ましてやviなどのサポートはもつてのほかという議論があった。しかし、世の中の大勢はUNIXということで、UNIXの開発を決断した。開発に際しては、欧州中期気象予報センター（ECMWF）やリバモア研究所、ボーイングなどの欧米の主要な研究機関からの研究者からなるアドバイザーボードを設置し、彼らと一緒に仕様を検討し、決定した。将来の拡張性を考慮し、当初から64ビット仕様であることが大きな特徴であった。

UNIXが動き出した直後、スイス連邦工科大学（ETH）

個数もハード量と命令形式上許されるレジスタ指定のビット数から、128個と、当時としては異例の大容量にし、メモリアクセスを可能なかぎり減らせるよう考慮した。結果として、当時話題になり始めていたRISCアーキテクチャとなった。ある日、私の同僚が「こんな論文がありましたよ。我々のやっていることとまったく同じですよ」といって、RISCの元となったIBM801の論文を紹介してくれた。IBM801の研究を推進し、後のPowerチップの開発を統括したのがJ. Cockeである。彼は、第1回のS. Cray賞の受賞者である。

図-1は、手書きの命令仕様の一部である。当時は手元に見える日本語ワープロやPCなどはなく、もっぱら書類は手書きであった。一太郎に代表される日本語ワープロがPC上で普及するのはそれから数年後のことであった。

浮動小数点のデータ形式をどうするかということも大きな課題であった。当時、科学技術計算ではハイエンドはIBMを中心とする汎用コンピュータ、ローエンドはエンジニアリングワークステーション（EWS）が主要なマシンであった。EWSではようやくIEEE形式が採用され始めた頃であった。数値範囲や精度の点からIEEE形式はIBM形式に比べ優れているのは明らかであったが、結局ビジネス上の観点からIBM形式を採用することとした。技術よりビジネスを優先する典型例である。なお、後にCray形式も採用したことがあったが、現在はIEEE形式だけをSXではサポートしている。

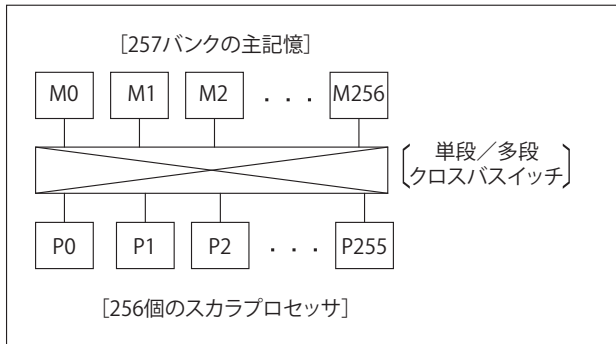


図-3 コンフリクトフリー・並列処理システム

のスパコン調達があり、ベンチマークテストにスイスから研究者が来日した。彼らは端末の前に座ると、いきなりマシンの操作を始めた。それまでの汎用機をベースにしたプロプラ OS では、マニュアルを準備し、操作法を説明する必要があったが、そのようなことはまったく不要であった。グローバル標準が重要であること、そのサポートの必要性を痛感した次第であった。

三好さんとの出会いと並列処理

SX の開発に先立つ 1979 年 6 月、当時の科学技術庁航空宇宙技術研究所(航技研)の計算センター長であった三好甫さんから、富士通・日立・NEC に、1GFlops を超える数値風洞の開発について検討の打診があった。NEC からは、私が代表となって検討に参加した。早速、NEC 社内で研究所や事業部からの参加を得て、5～6名の検討チームを作り、検討を開始した。当時、Cray 社はすでに Cray-1 の成功に続き、XMP の開発を進めていた。Cray-1 の周波数は 80MHz、NEC のハイエンド汎用機の周波数は、Cray-1 にはとても及ばない周波数であった。このため、周波数を上げ、ベクトルパイプラインで 1GFlops を超えるのは当時の技術レベルでは不可能と判断し、CMOS 技術を使用し、低周波数で多数のプロセッサを並べる並列処理での実現を目指した。図-3 が当時検討した並列マシンの構成である。256 台のプロセッサを単段または多段クロスバスイッチで 257 個のメモリと接続する構成であった。257 は素数なので、メモリアクセスにおいてプロセッサ間のアクセス距離が 257 の倍数でないかぎり、メモリ上ではアクセス競合のないコンフリクトフリー・アーキテクチャであった。また、Fortran の DO ループの繰り返しのたびに同期をとり、あとはプロセッサごとに独立に命令を処理する MIMD マシンである。このようなマシンのフィービリティを 2 年近く検討したが、当時としては半導体の集積度が十分ではなく、多数のプロセッサからなる並列処理システム構成ではハードウェア量が膨大となり、設置面積、電力、コスト面から要求を満足するものがない、性能



SC06 (米, タンバ) での受賞記念講演

面でも実行性能が十分出せるほど効率が良くない、ソフトウェアも当初は自動並列コンパイラではなく Fortran の拡張言語であったため、互換性の面で問題がある、という理由で、このシステムアーキテクチャによる開発は断念した。しかしながら、当時の国内の多くの研究所、大学の計算センターでは科学技術計算用の超高速コンピュータを要求していたので、NEC として並列処理マシンではなく、ベクトル型スーパーコンピュータの製品開発をする決断をした。このように三好センター長の呼びかけをきっかけに、富士通や日立も本格的なスーパーコンピュータの製品開発に取り組み、それぞれ VP シリーズと S シリーズを 1983 年に出荷した。三好センター長はその後、TOP500 で世界最速となる数値風洞(NWT)および地球シミュレータのプロジェクトリーダーを務められ、我が国のスーパーコンピュータの生みの親とすべき人であったが、残念なことに地球シミュレータの完成を待つことなく、2001 年 11 月に亡くなられた。

過去、一部の超高速コンピュータで使われてきたベクトル機能や並列処理機能は、現在では汎用プロセッサや組み込みプロセッサになどにも大なり小なり組み込まれ、高速化に必須のものとなっている。

Back to the Future, 最初に戻る。

参考文献

- 1) 渡辺 貞: スーパーコンピュータ NEC SX システム, 情報処理学会誌, Vol.29, No.12, pp.1530-1534 (1988).
- 2) Iverson, K.: A Programming Language, John Wiley (1962).
- 3) Radin, G.: The 801 minicomputer, Proc. of the Symposium on Architectural Support for Programming Languages and Operating Systems, pp.39-47 (1982).

(平成 18 年 11 月 27 日受付)

渡辺 貞 (正会員) t-watana@riken.jp

理化学研究所次世代スーパーコンピュータ開発実施本部プロジェクトリーダー。1968 年東京大学工学系研究科修士課程修了。同年、日本電気(株)入社。汎用コンピュータの開発に従事。1982 年よりスーパーコンピュータ SX の開発に参加。2006 年 1 月文部科学省研究振興局研究振興官。同年 8 月より現職。1998 年 ACM/IEEE Eckert-Mauchly 賞受賞。IEEE Fellow。博士(情報科学)。