

# やわらかいLSIデバイス： FPGA

＊岡山理科大学＊

田丸 啓吉

FPGA (Field Programmable Gate Array) はユーザの手許でカスタム化 (プログラム) 可能なLSIとして登場し、1990年代に入って急速に発展し高性能化したデバイスである。FPGAはユーザカスタム化とともに、機器搭載後も変更 (プログラム書換え) 可能なものもあり、やわらかいハードウェア (論理デバイス) そのものといえる。ここではFPGAについて解説し、代表的な製品ならびに将来動向を紹介する。

## やわらかいLSIデバイスの登場

LSIやVLSI (以下まとめてLSIと記す) の大きな特徴は、同じ品種の多量生産による経済性にある。この結果、品種は多くの用途に適合できる標準品になる。一方LSIの使用者側から見ると、大規模化とともに標準品に含まれていない機能や、逆に標準品の中で使用しない機能があるなど、標準品では自分の目的や用途にうまく適合しないケースが増えてくる。このため自分の用途に専用の製品を作るカスタム化の要求は、LSIの初期からあり、量産性とカスタム性という相反する要求の対立が、各時代の技術を背景にして新しい分野を開くモチベーションになってきた。カスタム性にも種々のレベルがあるが、究極の形は1個からカスタム化できることである。本特集の標題である「やわらかいハードウェア」の意味は、「いつでも、どこでもカスタムハードウェア (LSI) が実現できて、必要によりLSIの機能が変更できる」という意味と解すれば、この前半は究極のカスタムLSIを実現することと言い換えることができる。これまでのLSIのカスタム化の歴

史では、1980年代にセミカスタムという形でゲートアレイが登場した。しかしゲートアレイは必ずしもやわらかなLSIではなかった。その理由はカスタム化に関係する工程が、ユーザの設計した配線をメーカーが製造するという形でユーザとメーカーの間で完全に分離されていなかったためである。このためある程度の生産量が必要、開発費が必要、納入までの日数が必要などの制約が残った。1990年代になりFPGA (Field Programmable Gate Array) や PLD (Programmable Logic Device) などのFPD (Field Programmable Device) が登場してきたが、こちらの方がより「やわらかなLSI」の特徴を持っているものとして注目されている。以下ではFPGA/PLDについて、特徴、プログラム技術、基本構造、製品例について順に説明する。

## FPGA/PLDの特徴

FPGAとPLDは、少量でも妥当な価格で入手でき、ユーザが容易にフィールドでカスタム化できるLSIとして最近用途を広げているLSIである。FPGA/PLDの特徴は、ユーザが必要なときに自分の回路を作り込むこと (カスタマイズ) ができるところにある。FPGA/PLD製品は量産されて販売され、カスタマイズはユーザが行うことにより、LSIの基本的性質である量産による低価格の性質と、カスタム化のための試作期間やLSI開発費が不要という性質を持つことが可能になった。これはカスタム化の工程が完全にユーザ側に移っているため、メーカーとの間が分離されていることによる。このことから、使用量が単価に影響しないため、少量の用途でも低価格で使用できるようになり、現在のところ「やわらかいLSI」としては最も可

プログラム技術	不揮発性	再プログラム	面積	オン抵抗	容量	備考
酸化膜アンチフューズ	○	×	小	中	中	特殊プロセス必要
アモルファスシリコンアンチフューズ	○	×	小	小	小	特殊プロセス必要
SRAM	×	○	大	中/大	大	
EPROM	○	○	小	大	大	紫外線消去
EEPROM, フラッシュ	○	○	小	大	大	フラッシュは一括消去形

表-1 プログラム技術の比較

性能が大きい製品になっている。実効的な回路規模や性能は、プログラム用スイッチのための付加的回路や特殊なデバイス構造による制約とプログラムする論理ブロックの規模が大きくなることによる配線長の増加などのため、ゲートアレイには及ばない。しかし回路規模、性能ともに改善されており、一般的な用途では特に不便なこととはなくなっている。FPGA/PLDの用途としては、当初設計検証用などの補助的な用途が考えられていたが、次第にカスタム性を生かした組み込み用LSIの用途が増加しており、さらにプログラムによる再構成可能 (reconfigurable) という性質を活用した新形式ハードウェアとしての用途が注目を集めている<sup>1)</sup>。

## プログラム技術

FPGA/PLDの特徴はユーザがプログラムするためのプログラム用デバイス (スイッチ) が組み込まれていることである。プログラム技術にはアンチフューズ、SRAM、EPROM、EEPROM、フラッシュメモリなどが使用されている<sup>2), 3)</sup>。表-1にプログラム技術の比較を示す。アンチフューズは図-1に示すようにプログラム前は不導通状態で、プログラムにより導通状態になる絶縁フューズ膜スイッチで、合金フューズスイッチの逆特性になることからアンチフューズと呼ばれている。構造には酸化膜タイプとアモルファスシリコンタイプがある。前者はPLICE (Programmable Low Impedance Circuit Element) アンチフューズと呼ばれ、Actel社の製品に使用されている。構造は拡散層とポリシリコンの間に90Å程度の薄いO (酸化膜) N (窒化膜) O膜を設けて絶縁し、18V、10msの電圧パルスを加えて絶縁破壊を起こすことにより導通化してプログラムする。オン抵抗は500オーム、容量は5fF程度である。後者は導電層間にアモルファスシリコン膜を設け、プログラム前は高抵抗の状態にしておく。次に電流を流してアモルファスシリコンの状態を変化させて低抵抗化しプログラムする。Via Link アンチフ

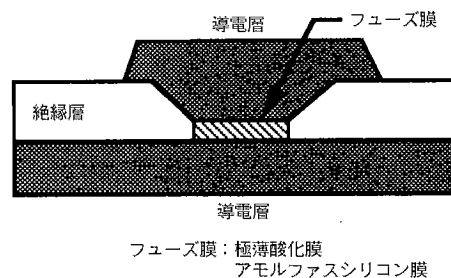


図-1 アンチフューズの構造

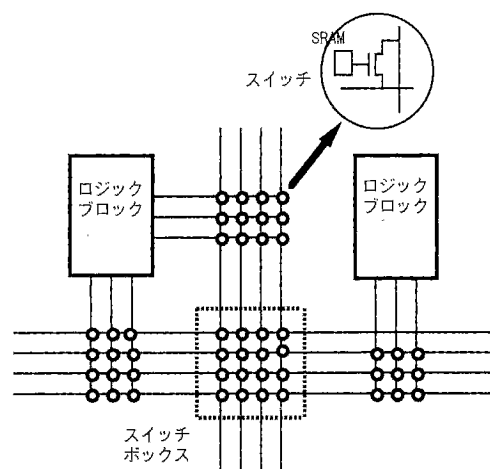


図-2 SRAMスイッチ

ューズと呼ばれてQuick Logic社などが2層の配線メタル間に使用している。オン抵抗は50オーム、容量は1fF程度である。アンチフューズ方式は1回だけのプログラム方式 (One Time Program: OTP) で不揮発性の性質を持つ。オン抵抗が小さくスイッチの面積も小さくできるので、高性能回路に適しているが、特殊なフューズ構造を使うため標準プロセスの変更が必要になる欠点がある。

SRAM方式は図-2に示すようにMOSトランジスタスイッチに1ビットのSRAMセルをつけて、MOSトランジスタの導通/不導通をセルの記憶内容により切り換える方式である。再プログラムが可能であり、標準的なプロセス技術が使用できる利点がある。欠点としては揮発性であること、スイッチの面積が大きくなること、オン抵抗が200~2Kオーム、容量が10~50fFと大きいことである。多数の企業が使用している。

EPROMとEEPROM方式はいずれもROMに使用されている技術で、フローティングゲートを持つMOS

トランジスタ構造をスイッチに使用し、フローティングゲートに電荷を注入してプログラムする。消去方法が異なり前者は紫外線照射により、後者は制御ゲートに電圧をかけて消去する。いずれも再プログラムが可能である。オン抵抗は2K~4Kオーム、容量は15fF程度で大きい。フラッシュは一括消去型のEEPROMで、フラッシュメモリに使用されている技術である。

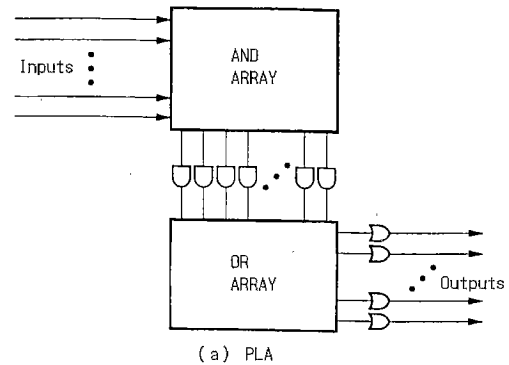
### 基本構造

#### PLD

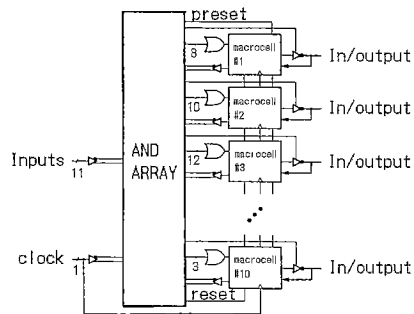
PLDにはPLA (Programmable Logic Array) またはPAL (Programmable Array Logic) が使われている。PLAは図-3 (a) に示すようにプログラマブルANDアレイとORアレイを接続したもので、積和形の論理出力が得られる。プログラム技術にはEPROMとEEPROMが使用されている。PALはPLAを改良したもので、プログラマブルANDアレイと固定ORアレイで構成し、OR出力にはフリップフロップとゲートを含むマクロセルがついている。図-3 (b) にPALの回路の例を示す。PLAやPALはSPLD (Simple PLD) と呼ばれ、論理規模が小さく300~2500ゲート程度のものである。ピン間の信号遅延時間は10~20ns程度であるが、非常に高速のものもある。SPLDは論理規模が小さいため、主流はより規模の大きいCPLD (Complex PLD) に移っている。CPLDは図-4 に示すように複数のマクロセル (SPLD) で構成するブロックと接続線アレイを持つ構造をしている。SPLDより複雑な論理が構成できるので、用途は広い。ゲート規模は数百~10Kゲート程度になる。遅延時間は数ns~25nsである。

#### FPGA

FPGAの構造は小規模論理ブロックを規則的に配列し、その周囲にプログラム可能な配線を配置したものである。論理ブロックの形式には、ルックアップテーブル (LUT) タイプ、マルチプレクサロジック (MPX) タイプ、ゲートアレイタイプがある。各形式はプログラム技術と密接に関係しており、論理規模の小さいものから大きいものまでシリーズ化されていて、特徴のある製品が作られている。LUTタイプの基本形は図-5 に示すように1個の論理ブロック (名前は各社により異なる) の中に1個のファンクションユニット (テーブル) と1個のフリップフロップ (FF) を持つ。テーブルは4入力2出力で、1個の4変数関数か2個の3変数関数が実現できる。テーブル出力は組合せ論理 (テーブル) 出力を直接ブロック出力に出すものと、FF入力につながるものがある。ブロックの出力は論理



(a) PLA



(b) PAL (文献2) による

図-3 PLAとPAL

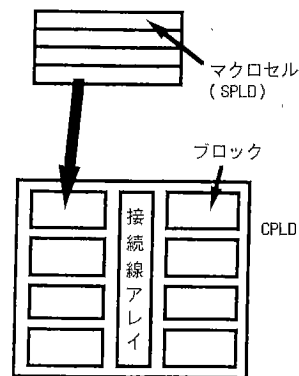


図-4 CPLDの構造

出力とFF出力の2種類がある。実際の論理ブロックは、1個のLUTを並列に4個または8個並べてブロックを構成するもの、3個のLUTを2段構成にしたもの、4個のLUTを持つもの、2個のLUTを2組持つもの、8個のLUTを持つものなどがある。一例としてXilinx社のXC4000の論理ブロックを図-6に示す。XC4000では5変数関数、2個の4変数関数、特定の9変数関数が実現できる。ブロック出力は組合せ論理出力とFF出力が各2本ある。

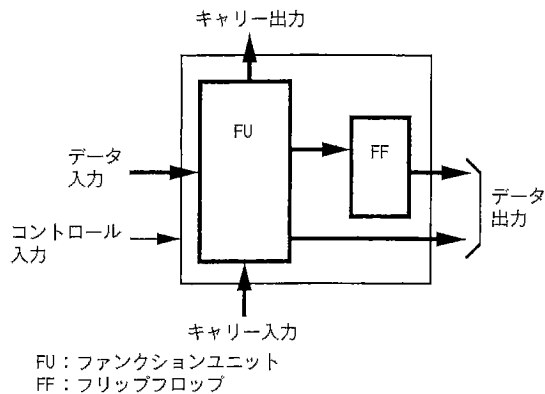


図-5 LUTタイプの基本形

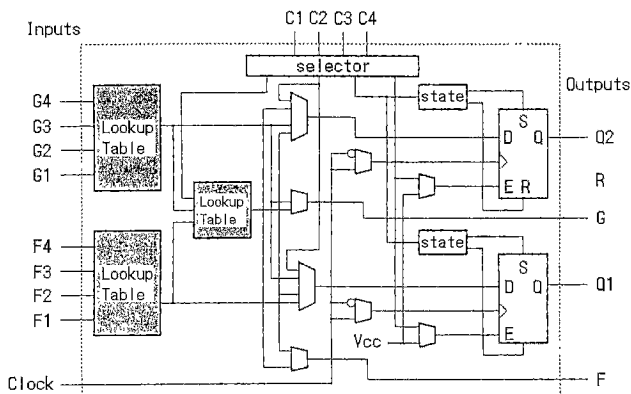


図-6 XC4000の論理ブロック

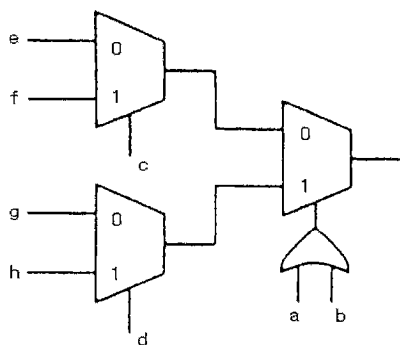


図-7 ACT 1のブロック

論理ブロックの多くのものは、基本のLUTとFFの他に、論理ブロック間で高速にキャリア信号を伝搬するために、キャリア専用の論理と隣接ブロック間に独立の接続線を備えている。またLUTのテーブルを入れるSRAMを、通常メモリとして使用できる機能を持ち、4入力LUTを16語×1ビット、2LUTを2個の

16語×1ビット、1個の16語×2ビット、1個の32語×1ビットのメモリとして使用できるようになっている。以上に述べたテーブルタイプではプログラム技術はいずれもSRAMスイッチを使用している。オン抵抗が大きいSRAMスイッチの数を減らすため、テーブルタイプはブロックの論理規模が大きく、実現すべき論理とブロックの機能が合わないと効率が悪くなる。

MPXタイプは数個から十数個の入力を加え、多段マルチプレクサで論理を構成する。論理ブロックにFFを含まないものと1個のFFを持つものがある。ブロックの論理規模はテーブルタイプに比べると小さく、それだけ論理の一般性を持っている。図-7はActel社のACT 1のブロック(モジュールと呼ぶ)の構成である。3個の2入力マルチプレクサと1個のORゲートで8入力1出力の回路を構成し、2変数と3変数関数、特定の4変数関数、Dラッチ、EXORが実現できる。ACT 1の上位機種種の1200XLなどでは2種類のロジックブロックを持っている。1つは組合せ論理用のCモジュールで、他は順序回路用のSモジュールである。SモジュールはCモジュールの他に1個のFFを持っている。両モジュールは2個のCモジュールと1個のSモジュールの割合で1列に配置される。スイッチにはPLICEアンチフューズが使用されている。MPXタイプでは論理を実現するためにスイッチ数が増えても抵抗値が大きくなりすぎないアンチフューズスイッチが使用されているので、論理粒度を小さくできる。そのためより高速で効率的な論理回路が実現できる。

FPGAの配置配線には2次元配線方式、1次元配線方式、階層方式がある。2次元配線方式は平面に配置された論理ブロックの間をX、Y方向に配線が通るもので、配線の方法に各社が特徴を持たせている。例として図-8(a)に示すXC4000の配線は、シングル長、ダブル長、ロングの3種類の配線を使っている。シングル長配線はスイッチマトリクス間の配線、ダブル長配線はスイッチマトリクス1個おきの2倍の長さの配線、ロング配線はX、Y方向でチップ全体に走る配線である。その他の品種では、論理ブロックの1個おきと4個おきのように異なる長さの配線を組み合わせたもの、X、Y方向のチャンネル形式(ロング配線の集まり)配線だけのもの、隣接ブロック間の配線のみのもなど各社ごとに異なる方式を使用している。

1次元配線方式は列状にブロックを配置し、配線はブロック列間に配線領域をとるチャンネル配線形を使用するものである。図-8(b)はACT 1の配置配線の例を示す。横方向の配線に対しスイッチにより縦方向の配線を接続して、論理ブロックとの入出力を行う。チャンネル配線に加えて、隣接モジュール間の直接配線や、列間のモジュール共通配線を追加したものもある。

階層方式はAltera社のFLEXシリーズで使用されているもので、図-9に示すように数個のロジックブロック間にローカルな1次元配線路を設けて相互結線を行うとともに、各ブロックのこの配線間を結線するグローバルな2次元配線路を設けた方式である。

集積規模の増加とともに配線長が増大し、配線による遅延時間の増加が問題になっている。これを防ぐために、配線の途中に増幅器(リピータ)を挿入したアークチーブ結線の使用も考えられている。表-2にプログラム技術と基本構造の関係をまとめて示す。

### FPGA/PLDの製品例

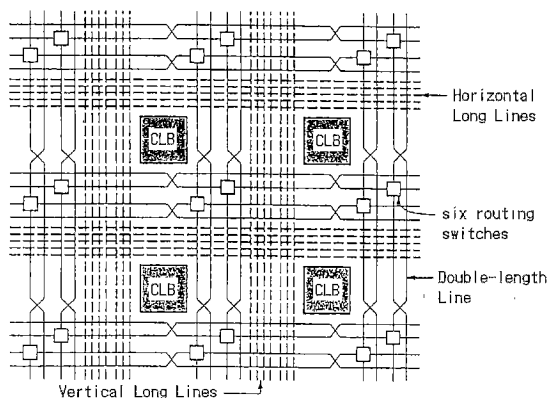
FPGA/PLDは論理ブロックのタイプ、プログラム技術、配置配線方式の組合せにより、固有の製品が製造されている。ここではこれらの組合せの代表的な製品例について説明する。必ずしも各社の全製品を網羅しているわけではない。表-3に製品の例を示す。

PLDの代表的製品はCPLDである。CPLDにはEEPROMスイッチを使用したAltera社のMAXシリーズやFLASHスイッチを使用したXilinx社のXC9500などがある。使用可能ゲート数は最大12Kゲートの規模である。

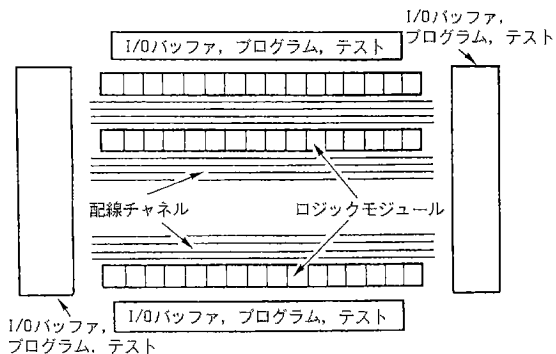
FPGAではLUTタイプの論理ブロック、SRAMスイッチ、2次元配置配線方式のものが多く製品化されている。Xilinx社のXC4000シリーズ、Lucent Technologies社のORCA 2C/2T, 3C/3Tシリーズなどがある。またAltera社のFLEXシリーズもこの分類に入るが、配線は階層方式を使用している。論理ブロックの規模を示す最大使用可能ゲート数や最大メモリ容量が次第に大きくなり、数百Kゲートに達している。ブロックの論理機能も高くなっている。またFLEX10Kにはエンベデッドアレイブロック(EAB)という名前前で、機能ブロックが組み込まれている。

Actel社のACTシリーズはMPX論理ブロック(モジュール)、PLICEアンチフューズ、チャンネル形配置配線形式の製品で、ゲート規模は大きくないが、初期の頃より使われている。42MXシリーズはゲート規模を大きくしたもので、シリーズの中にはメモリを持つものもある。MPXタイプの製品には、他にQuick Logic社のpASICなどがある。

FPGAの特徴は表-3の例に示すように、内部構造が各製品ごとに異なっているため使用する品種(ターゲットデバイス)の選択が重要である。ターゲットデバイスの選択には、機能の再設定性、動作速度(遅延時間)、回路規模(ゲート数、特に有効使用ゲート数)、入出力数、論理の性質などを考慮して、適当なアーキテクチャと集積規模のものを選ぶことが必要である。



(a) 2次元配線 (XC4000, シングル長配線は省略, 文献2) による



(b) 1次元配線 (ACT1, Actel社データブックによる)

図-8 2次元配線と1次元配線の例

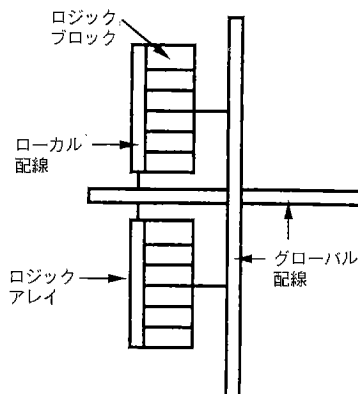


図-9 階層方式配線

プログラム技術	論理ブロック	ブロック規模	配線構成
SRAM	ルックアップテーブル	大	2次元アレイ
アンチフューズ	マルチプレクサ	小	チャネル, 2次元アレイ
EPROM/EEPROM	PLD	中	接続線アレイ

表-2 プログラム技術と基本構造の関係

製品名	プログラム技術	論理ブロック	最大使用可能ゲート数	最大メモリ容量 (ビット)	テクノロジー (μm)
Altera MAX9000 FLEX10KA	EEPROM SRAM	CPLD LUT, EAB	12K (560 マクロセル) 250K	なし 40K	0.5 0.35
Xilinx XC9500 XC4000X	FLASH SRAM	CPLD LUT	6.4K (288 マクロセル) 500K	なし 270K	0.35 0.25
Lucent Technologies ORCA3C/3T	SRAM	LUT	225K	185K	0.35/0.25
Actel ACT 3 42MX	AF AF	MPX MPX	10K 52K	なし 3K	0.8 NA.

AF: Anti Fuse, EAB: Embedded Array Block

表-3 FPGA/PLD 製品例

## 動向と展望

いつでも、どこでも自分のLSIを作りたい。また、一度作ったものを簡単に修正、変更したいというのは、LSI使用者の夢であった。本特集の主題であるやわらかいハードウェア (LSI) は、この夢のことである。実用的に十分な機能、性能が否かは別にして、とにかくこのような夢が実現し始めてきたところである。表-3には現在の性能のトップレベルの製品が入っている。今後数年以内にはFPGA/PLDも0.25μmレベル以下のディープサブミクロン技術により数百Kゲートから100万ゲートレベルの大規模化の方向に進むとともに、動作速度も200～300MHzクラスのもので登場し、機能ブロックの搭載、さらにはIP (intellectual property) コアの使用などLSI技術の進歩を取り込んで、急速に発展していくと予想されている。もちろんまだ課題も残っていて、たとえば再プログラム可能で不揮発性スイッチの実現、より高位の機能のカスタマイズ手法の可能性、ロジックブロックの規模と機能の種類が十分であるか、IPの活用の仕方などの問題が解

決を要求されている。従来FPGA/PLDは、設計の評価用または実験用の用途や少量の組み込み用LSIとして使用されてきた。これらの用途は、基本性質のうち「いつでも、どこでも」の性質を使用しているものであるが、まだ「簡単に変更できる」性質を十分に使用した用途は開発段階にある。この用途は「リコンフィギュラブル」と呼ばれているが、今後この用途が広く実用になったとき、本当にやわらかいハードウェアが実現したことになるであろう。

### 参考文献

- 1) 末吉敏則: リコンフィギュラブルロジック, 電子情報通信学会誌 81巻,11号, pp.1100-1106 (Nov. 1998).
- 2) Brown, S. D.: Field-Programmable Devices, Stan Baker Associates (1995).
- 3) Brown, S. D., Francis, R. J., Rose, J. and Vranesic, Z. G.: Field-Programmable Gate Array, pp.13-43, Kluwer Acad. Pub. (1992).

(平成 11年 6月 7日 受付)