

## GAを用いた演算増幅器の素子値最適化における 主成分分析による探索効率の向上

竹原 裕司<sup>†</sup> 夏井 雅典<sup>††</sup> 田所 嘉昭<sup>†</sup>

<sup>†</sup> 豊橋技術科学大学工学研究科, 豊橋市

<sup>††</sup> 東北大学電気通信研究所, 仙台市

E-mail: †{ytakeha,tadokoro}@signal.ics.tut.ac.jp, ††natsui@ngc.riec.tohoku.ac.jp

**あらまし** 遺伝的アルゴリズム (Genetic Algorithm: GA) を用いた演算増幅器の素子値最適化システムにおいて, 主成分分析 (Principal Component Analysis: PCA) を適用し, 適応度の高い個体に見られる素子値間の相関関係 (主成分) を導出する. 素子値の代わりに, 探索パラメータとして主成分を用いることにより, 相関関係を考慮した探索が行われ, 探索効率の向上が見込まれる. 本稿では, 2種類のPCAの適用手法を提案し, 合成実験によりPCAの適用が探索効率に与える影響について検討する.

**キーワード** 遺伝的アルゴリズム, 演算増幅器, 素子値最適化, 主成分分析

## Improvement of Search Efficiency by Principal Component Analysis for Analog Circuit Sizing of Operational Amplifier using Genetic Algorithm

Yuji TAKEHARA<sup>†</sup>, Masanori NATSUI<sup>††</sup>, and Yoshiaki TADOKORO<sup>†</sup>

<sup>†</sup> Faculty of Engineering, Toyohashi University of Technology, 1-1 Hibarigaoka, Tempaku-cho, Toyohashi, Aichi 441-8580, Japan

<sup>††</sup> Research Institute of Electrical Communication, Tohoku University, 2-1-1 Katahira, Aoba-ku, Sendai 980-8577, Japan

E-mail: †{ytakeha,tadokoro}@signal.ics.tut.ac.jp, ††natsui@ngc.riec.tohoku.ac.jp

**Abstract** This paper presents an automatic sizing of analog circuits using genetic algorithm (GA) and its performance improvement using principal component analysis (PCA). In this paper, we propose two types of approaches for applying PCA. One is to keep the size of search range to the initial size, and the other is to reduce the search range according to the phase of the exploration. The effect of the applications to the system performance is discussed through an experimental automated sizing of operational amplifiers.

**Key words** genetic algorithm, operational amplifier, automated sizing, principal component analysis

### 1. まえがき

近年, LSI 設計技術の発展に伴い, アナログ回路とデジタル回路を混在させたいわゆるアナログ・デジタル混載 LSI が多くの電子機器に用いられている. これに伴い, 無線機器, 携帯機器などに搭載される LSI の高速化・高性能化に対する需要はますます高まっていくことが予想され, この実現のためにはインターフェース部における高性能なアナログ LSI の実装が必要不可欠である. しかし, 論理合成技術に基づいた設計自動化が主流となっているデジタル回路設計とは異なり, アナログ回路設計においては, 依然として人間の知識と経験に基づいたアプローチが取られ, LSI 設計全体におけるボトルネックと

なっている. デジタル回路とアナログ回路の設計効率の差を埋め, 短い開発期間で高性能な LSI の設計を実現するためにも, アナログ回路の効率的な設計手法の要求が高まると考えられる.

この問題に対し, 本研究では, 遺伝的アルゴリズム (Genetic Algorithm: GA) [1] に基づくアナログ回路の自動設計手法について検討を行っている. アナログ回路の設計は, 大きく分けて (i) 回路構造の決定および (ii) 回路を構成する素子値 (例: トランジスタのゲート幅とゲート長) の決定の 2 ステップから成る. 本研究では, 与えられた回路構造において仕様を満たす素子値集合を GA を用いて自動的に決定するシステムの実現を目的としている. 現在までに, 演算増幅器を対象とした素子値最適化システムを構築し, 与えられた仕様に対する素子値最適化

が可能であることを確認している [2] [3].

アナログ回路は回路性能への影響として素子値間で相関を持つことが知られている [4]. そこで, GA により探索された評価の高い解集合に対し主成分分析 (Principal Component Analysis: PCA) [5] を適用することで, 素子値間の相関関係をあらわす主成分を導出し, 新たな探索パラメータとする. これにより, 素子値間の相関を考慮した探索が行われ, より効率的な探索が可能になると考えられる. 本稿では, GA に基づく演算増幅器の素子値最適化手法と PCA の適用手法について述べ, 合成実験の結果から探索に与える影響を考察する.

## 2. 遺伝的アルゴリズム

遺伝的アルゴリズムとは生物の進化戦略を模倣し, 問題の最適解探索を行うアルゴリズムである. 生物は進化の過程において, 環境への適応度の高いものが生き残り, 次世代へと子孫を残し, 世代を重ねることでより優秀な生物が生まれる. この進化の過程を計算機上に模倣することで問題の最適解を探索する.

GA では複数の個体により 1 つの世代を構成し, 個体は染色体と呼ばれる情報を持つ. 染色体は 1 ビットを 1 つの遺伝子と見立てた遺伝子列により表現され, 個体の適応度を決定する. 以下に GA の一般的な手順を示す.

- (1) ランダムな染色体を持つ個体を生成する.
  - (2) 評価関数より各個体の適応度を計算する.
  - (3) 適応度に依存した一定の規則に基づいて現世代の個体群より次世代の個体群を選択する.
  - (4) 選択された個体の染色体を一定の確率で変化させる.
  - (5) 終了条件を満たすまで (2) へ戻る.
- (3) の操作は選択と呼ばれ, 適応度の高い個体ほど高い確率で次世代に引き継がれる. 選択により個体は適応度に依存して選択淘汰され, 世代が進むにつれより優秀な個体群へと最適化されていく. (4) では交叉, 突然変異と呼ばれる 2 つの操作を行う. 交叉とは, 一定の確率 (交叉率) で 2 つの個体を選び, その個体間で染色体の遺伝子列を部分的に交換する操作である. 突然変異とは, 染色体中の遺伝子を一定の確率 (突然変異率) で変える操作である. 交叉, 突然変異により親の性質を受け継いだ新しい性質を持つ個体が生成される. これら選択, 交叉, 突然変異を遺伝的操作と呼ぶ.

### 2.1 遺伝的操作

本システムで用いる遺伝的操作について, 選択, 交叉, 突然変異のアルゴリズムを述べる.

#### ・選択

選択はランキング選択を用いる. ランキング選択とは, 図 1(a) に示すように, 世代内の個体を適応度により順位付けし, 順位ごとにあらかじめ決めておいた確率で選択を行う手法である. ランキング選択は適応度の格差に選択確率が影響されないため, 局所解に陥りにくいという特徴を持つ.

1 世代あたりの個体数が  $N_i$  であるとき, 適応度の順位が  $r$  である個体の選択確率は式 (1) で与えられる.

$$p_o(r) = \frac{(N_i - r + 1)^\alpha}{\sum_{n=1}^{N_i} n^\alpha} \quad (1)$$

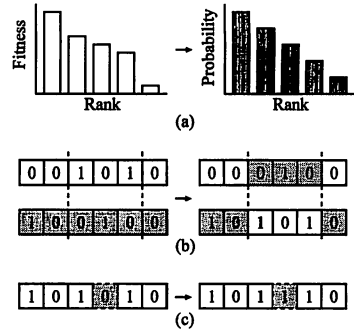


図 1 遺伝的操作 (a) ランキング選択, (b) 二点交叉, (c) 突然変異

Fig. 1 Genetic operations: (a) ranking selection, (b) 2 points crossover and (c) mutation.

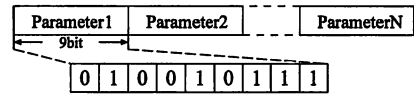


図 2 遺伝子列表現

Fig. 2 Gene sequence representation.

なお,  $\alpha$  は上位の個体に対する選択確率に重みを与えるための定数であり, 本システムでは  $\alpha = 2$  としている.

また, 最大適応度の個体 (エリート個体) を常に次世代に残す 1 個体エリート戦略も同時に適用する. なお, エリート個体に対しては交叉, 突然変異を行わない.

#### ・交叉

交叉は二点交叉を用いる. 二点交叉とは, 図 1(b) に示すようにランダムに三分割した遺伝子列の中央部分を 2 つの個体間で交換する手法である. 二点交叉は親の染色体の情報が残りにくく, 性質を受け継いだ子が生成されやすい. 本システムでは交叉率を 0.75 とする.

#### ・突然変異

図 1(c) のように, 各遺伝子に対し突然変異率 0.01 でビット反転を行う.

### 2.2 個体表現

本システムで用いる遺伝子列表現を図 2 に示す. 遺伝子列は  $\{0, 1\}$  の 2 進数ビット列であらわし, 1 つの探索パラメータあたり 9bit で割り当て, 標準値  $k = 0 \sim N_k - 1$  ( $N_k = 2^9 = 512$ ) を表現する. 素子値の変化が回路性能に与える影響は相対的であることから, 式 (2) より  $k$  から素子値へ指数的に変換する [3].

$$f_p(k) = A \left( \frac{p_{max}}{p_{min}} \right)^{\frac{k}{N_k-1}} + Bk + C$$

$$A = \frac{p_{max} - p_{min} - B(N_k - 1)}{p_{max} - p_{min}}$$

$$B = \frac{(N_k - 1) \frac{\Delta p}{p_{min}} - \log \frac{p_{max}}{p_{min}}}{(N_k - 1) \left( \frac{p_{max}}{p_{min}} - 1 - \log \frac{p_{max}}{p_{min}} \right)} (p_{max} - p_{min})$$

$$C = p_{min} - A \quad (2)$$

ただし,  $p_{max}$ ,  $p_{min}$ , および  $\Delta p$  はそれぞれ素子値の最大値, 最小値, および最小刻み幅である.

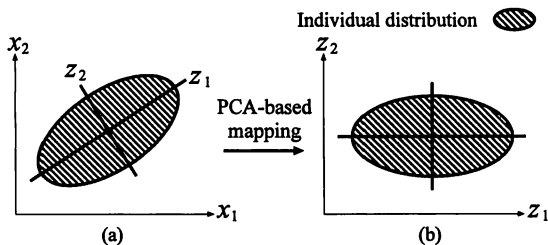


図3 PCA 概念図 (a) 写像前, (b) 写像後

Fig. 3 Conceptual diagram of 2-dimensional PCA:

(a) before mapping state, (b) after mapping state.

### 3. 主成分分析

本システムにより探索された複数の優秀な個体について PCA を適用し、それらが有する素子値間の共通の性質を分析し、素子値間の相関関係を表す主成分を新たな探索パラメータとして用いる。また、主成分の探索範囲を初期設定と同等の大きさに維持した場合 (PCA-I) と縮小した場合 (PCA-II) の 2 通りの適用手法を用いる。PCA-I は広い探索範囲を保つため、探索の初期段階に適用した場合でも局所解に陥りにくい。PCA-II は探索の終盤に適用することで優秀な個体が分布する絞られた探索範囲内を局所的に探索でき、より適応度の高い個体の探索が可能となると考えられる。

#### 3.1 原理

PCA はある問題に対していくつかの説明変量がある場合、説明変量を変数とする一次式により、問題の総合的特性を表現する分析手法であり、この一次式によって表される大きさを主成分と呼ぶ。主成分は説明変量と同じ数だけ存在し、情報量の大きさにより、第一主成分、第二主成分、... と順位付けされる。

ここで、説明変量が 2 変数  $x_1, x_2$  の場合を例に上げ、説明する。ある条件を満たした個体群が  $x_1, x_2$  平面上に図 3(a) のように分布したとする。この個体群に対し PCA を適用することで  $x_1, x_2$  の相関関係が考慮された第一主成分  $z_1$ 、第二主成分  $z_2$  が導出される。 $z_1, z_2$  を軸とし写像することで、図 3(b) に示す個体分布となる。PCA を最適解探索問題へ適用した場合、 $z_1, z_2$  を新たな探索パラメータとして用いることで問題の持つ説明変量間の相関を考慮した効率的な探索が可能になる。

素子値数が  $N$  の場合について、素子値の標準値  $\vec{k} = [k_1 k_2 \dots k_N]^T$  から主成分  $\vec{z} = [z_1 z_2 \dots z_N]^T$  への変換の流れを示す。まず、変換を簡単にするため PCA-I では式 (3) を、PCA-II では式 (4) を用い、分布の中心が 0 となる  $\vec{k}'$  を求める。

$$\vec{k}' = \vec{k} - \vec{k}_\mu \quad (3)$$

$$\vec{k}' = \frac{\vec{k} - \vec{k}_\mu}{k_\sigma} \quad (4)$$

ただし、 $\vec{k}_\mu, k_\sigma$  は  $\vec{k}$  の平均、標準偏差である。式 (5), (6) により主成分へ写像する。

$$\vec{z} = \mathbf{A} \vec{k}' \quad (5)$$

$$\mathbf{A} = [\vec{e}_1 \vec{e}_2 \dots \vec{e}_N]^T \quad (6)$$

ただし、 $\mathbf{A}$  は写像行列であり、 $\vec{k}'$  の分散共分散行列または相関行列の固有ベクトル  $\vec{e}_i (i = 1, 2, \dots, N)$  で構成される。PCA-I では分散共分散行列を、PCA-II では相関行列を用いる。分散共分散行列  $\mathbf{S}$  を式 (7) に、相関行列  $\mathbf{R}$  を式 (8), (9) に示す。

$$\mathbf{S} = \begin{bmatrix} s_{11}^2 & s_{12} & \dots & s_{1N} \\ s_{21} & s_{22}^2 & \dots & s_{2N} \\ \vdots & \vdots & \ddots & \vdots \\ s_{N1} & s_{N2} & \dots & s_{N2}^2 \end{bmatrix} \quad (7)$$

$$\mathbf{R} = \begin{bmatrix} 1 & r_{12} & \dots & r_{1N} \\ r_{21} & 1 & \dots & r_{2N} \\ \vdots & \vdots & \ddots & \vdots \\ r_{N1} & r_{N2} & \dots & 1 \end{bmatrix} \quad (8)$$

$$r_{ij} = \frac{s_{ij}}{s_i s_j} \quad (9)$$

ここで  $s_i$  は  $k'_i$  の標準偏差であり、 $s_{ij}$ 、および  $r_{ij}$  はそれぞれ  $k'_i$  と  $k'_j$  の共分散、および相関係数である。また、 $\mathbf{A}$  は直交行列であるため  $\vec{z}$  から  $\vec{k}'$  への変換は式 (10) となる。

$$\vec{k}' = \mathbf{A}^T \vec{z} \quad (10)$$

#### 3.2 システムの実装

PCA の本システムへの適用の流れを以下に示す。

- (1) 探索した中から適応度が上位の個体群 I を抽出する。
- (2) I に対し PCA を適用し、写像行列  $\mathbf{A}$  を導出する。
- (3) 式 (5) より主成分  $\vec{z}$  を求める。
- (4) 主成分を新しい探索パラメータとするために 0~511 の値に標準化する。PCA-I では式 (11) を、PCA-II では式 (12) を用い、標準値  $\vec{z}'$  を求める。

$$\vec{z}' = \vec{z} - \frac{\vec{z}_\mu + 256}{2} + \vec{z}_\mu \quad (11)$$

$$\vec{z}' = \frac{\vec{z}_\sigma'}{z_\sigma'} (\vec{z} - \vec{z}_\mu) + \vec{z}_\mu \quad (12)$$

ただし、 $\vec{z}_\mu, z_\sigma'$  は  $\vec{z}$  の平均、標準偏差であり、 $\vec{z}_\mu', z_\sigma'$  は  $\vec{z}'$  の平均、標準偏差である。ここで、式 (11) においては、I の分布の重心と初期探索範囲の中心との間の点を新たな探索範囲の中心として設定している。また、式 (12) においては、I の分布 (平均  $\mu$ 、分散  $\sigma^2$ ) を考慮し、探索範囲を  $\mu \pm 3\sigma$  に絞り込むために、 $z_\sigma' = 512/3$  とする。

- (5)  $\vec{z}'$  の各要素を 2 進数に変換し、探索パラメータとして遺伝子列に代入する。

つぎに、 $\vec{z}'$  から素子値導出の流れを以下に示す。

- (1) 式 (11), (12) の逆変換により  $\vec{z}'$  から  $\vec{z}$  を求める。
- (2) 式 (10) より  $\vec{k}'$  を求める。
- (3) 式 (3), (4) の逆変換を行い  $\vec{k}$  を求める。
- (4) 式 (2) より  $\vec{k}$  から素子値を求める。

## 4. 演算増幅器の素子値最適化

#### 4.1 演算増幅器

図 4 に演算増幅器の回路記号と本稿で用いる 2 つの回路構

表 2 評価項目と回路仕様

Table 2 Target characteristics.

評価項目	回路仕様
電源電圧	5V 以下
消費電流	バイアス値からの変動が バイアス値の 50%以内
消費電力	100mW 以下
出力抵抗	なし
直流利得	40dB 以上
位相余裕	45 度以上
利得帯域幅積	1MHz 以上
スルーレート	0.1V/ $\mu$ s 以上
入力換算雑音	なし
CMRR	40dB 以上
PSRR	40dB 以上
出力電圧範囲	電源電圧の 10%以上
同相入力範囲	電源電圧の 1%以上
面積	1mm <sup>2</sup> 以下

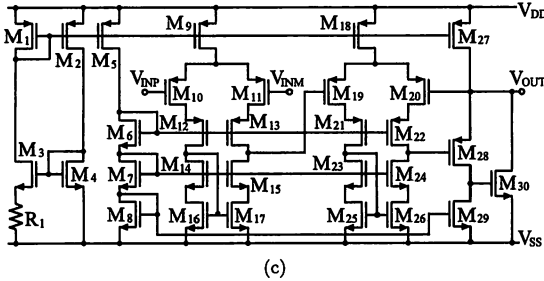
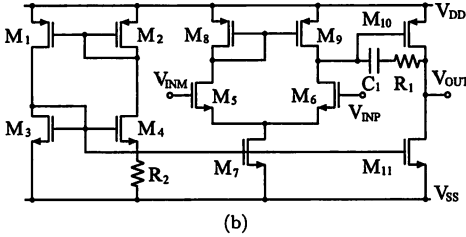
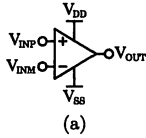


図 4 演算増幅器 (a) 回路記号, (b) 回路構造 1, (c) 回路構造 2  
Fig. 4 Operational amplifier: (a) circuit symbol, (b) circuit structure 1, (c) circuit structure 2.

表 1 探索範囲と最小刻み幅

Table 1 Search range and minimum step size.

素子値	最大値	最小値	最小刻み幅
$L, W$	1mm	0.4 $\mu$ m	0.1 $\mu$ m
$R$	100M $\Omega$	1 $\Omega$	1 $\Omega$
$C$	1nF	1pF	0.1pF

造を示す。最適化の対象は MOS トランジスタのチャネル長  $L$ , チャネル幅  $W$ , 抵抗の抵抗値  $R$ , および容量の容量値  $C$  である。各素子値の探索範囲および最小刻み幅を表 1 に示す。電源電圧は 3V とし,  $V_{DD}=1.5V$ ,  $V_{SS}=-1.5V$  とする。また, 回路構成を考慮してマッチングをとり, 回路構造 1 では ( $M_1, M_2$ ), ( $M_5, M_6$ ), および ( $M_8, M_9$ ), 回路構造 2 では ( $M_1, M_2$ ), ( $M_{10}, M_{11}$ ), ( $M_{12}, M_{13}$ ), ( $M_{14}, M_{15}$ ), ( $M_{16}, M_{17}$ ), ( $M_{19}, M_{20}$ ), ( $M_{21}, M_{22}$ ), ( $M_{23}, M_{24}$ ), および ( $M_{25}, M_{26}$ ) の各組において, 素子値を共通のパラメータとして扱う。

## 4.2 評価方法

### 4.2.1 評価項目と測定手法

本稿では, 平成 20 年度演算増幅器設計コンテスト [6] において与えられた回路仕様および性能指標に基づいて評価関数を定義し, 回路の評価を行う。表 2 に評価項目と回路仕様を示す。

表 2 に示すスルーレート以外の全ての項目について測定を行う。スルーレートの測定は他の評価項目の測定に比べ長時間のシミュレーションを必要とし, 評価項目に加えた場合, 処理時間の増大へと繋がってしまう。これに対し, 本システムでは, 出力追従性という新たな評価項目を定義し, スルーレートの代

わりに用いることとする [3]。その他の項目については演算増幅器設計コンテストの審査方法を参考に測定する。

評価項目の測定は回路シミュレータに Ngspice [7] を, プロセスルールに TSMC 社 CMOS 0.35 $\mu$ m プロセスを用いる。

### 4.2.2 評価関数

演算増幅器設計コンテスト (全 5 部門) の消費電力・出力抵抗・入力換算雑音・利得帯域幅積・位相余裕 部門を参考に評価指数  $E$  を式 (13) により求める。

$$E = \frac{\text{利得帯域幅積} \times \text{位相余裕}}{\text{消費電力}^2 \times \text{出力抵抗} \times \text{入力換算雑音}} \quad (13)$$

個体の適応度  $Fitness$  を式 (14), (15), (16) に定義する。

$$Fitness = \begin{cases} E & (f_s = 1) \\ f_s & (f_s < 1) \end{cases} \quad (14)$$

$$f_s = \prod f_{s_i}(x_i) \quad (15)$$

$$f_{s_i}(x_i) = \begin{cases} 1 & (x_i \geq x_{ti}) \\ 0.1 + 0.9 \left( \frac{x_i - x_{zi}}{x_{ti} - x_{zi}} \right) & (x_{zi} < x_i < x_{ti}) \\ 0.1 & (otherwise) \end{cases} \quad (16)$$

ここで,  $f_{s_i}(x_i)$  は仕様の満足度を示す関数であり, 各評価項目で計算し評価する。 $x_i$ ,  $x_{ti}$ , および  $x_{zi}$  は各評価項目の測定値, 条件値 (仕様の下限値), および評価の下限値である。各評価項目の  $x_{ti}$ ,  $x_{zi}$  を表 3 に示す。以上のような 2 段階の評価関数を定義することにより, 与えられた仕様を全て満たしつつ, 高い性能を有する個体を探索することが可能となる。

## 5. 実験

### 5.1 実験手法

個体数 500, 終了世代数 500, および試行回数 8 回とし, 図 4(b), (c) の 2 つの回路構造について表 4 の 3 つの条件で実験を行う。すなわち, 実験 (i) では PCA を一切用いず, 実験 (ii) では探索の終盤に一度だけ PCA-II を適用し, 実験 (iii) では探

表 3 条件値と評価の下限値

Table 3 Target characteristics and lower limits of evaluation.

評価項目	条件値 $x_{ti}$	評価の下限値 $x_{zi}$
消費電流の変動	50%	100%
消費電力	100mW	10W
直流利得	40dB	3dB
位相余裕	45 度	0 度
利得帯域幅積	1MHz	0Hz
出力追従性	0.9	0
CMRR	40dB	3dB
PSRR	40dB	3dB
出力電圧範囲	10%	0%
同相入力範囲	1%	0%
面積	1mm <sup>2</sup>	10mm <sup>2</sup>

表 4 実験条件

Table 4 Experimental conditions.

実験名	PCA-I の適用世代数	PCA-II の適用世代数
(i)	PCA 使用せず*	
(ii)	PCA 使用せず*	400
(iii)	100, 200, 300	400

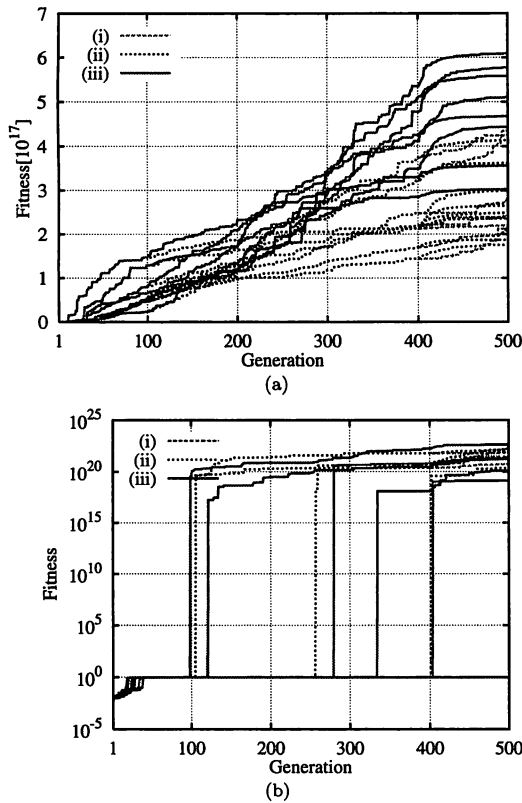


図 5 最大適応度の推移 (a) 回路構造 1, (b) 回路構造 2  
Fig. 5 Fitness transition: (a) circuit structure 1, (b) circuit structure 2.

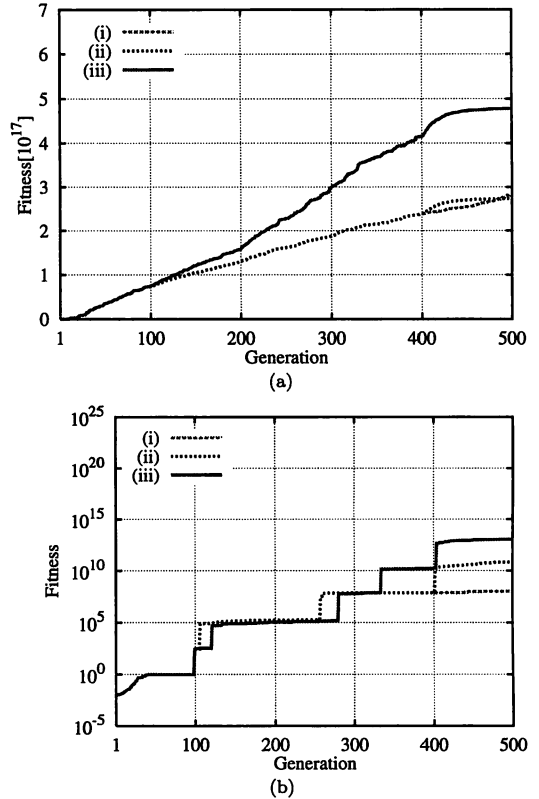


図 6 平均の適応度の推移 (a) 回路構造 1, (b) 回路構造 2  
Fig. 6 Average fitness transition: (a) circuit structure 1, (b) circuit structure 2.

索の過程で定期的に PCA-I を適用しつつ、さらに探索の終盤に PCA-II を適用する。

## 5.2 実験結果

全試行の世代による最大適応度の推移を図 5 に示す。また、平均値として回路構造 1 は相加平均を、回路構造 2 は相乗平均をとり、世代による推移を図 6 に示す。最終世代までに得られた解として仕様を満たした試行は回路構造 1 では 8 試行全て、

回路構造 2 では実験 (i) で 3 試行、実験 (ii) で 4 試行、および実験 (iii) で 5 試行であった。図 5, 6 より、最終世代において全試行中最大の適応度、平均値それぞれが回路構造に関係なく実験 (iii) の条件により得られた。以上のことから PCA による探索パラメータの変換操作が探索効率の向上に有効であることがわかり、かつ PCA の適用後探索範囲の大きさを維持することで局所解へ陥ることもなく、安定して高い精度で性能の高い解の探索が可能となることわかる。

## 5.3 最優秀個体

本実験で探索された全個体の中で最も適応度の高い個体（最優秀個体）の素子値設定を表 5, 6 に、利得位相周波数特性を図 7 に示す。図 7 について、左縦軸は利得、右縦軸は位相である。図 7 より、回路構造 1, 2 それぞれの直流利得は 84.1dB, 67.4dB であることがわかる。また、利得が 0dB となる周波数

表 5 回路構造 1 における最優秀個体の素子値

Table 5 A set of parameters of the best fitness individual for circuit structure 1.

MOS Tr.	W[ $\mu\text{m}$ ]/L[ $\mu\text{m}$ ]	抵抗	抵抗値 [ $\Omega$ ]
M <sub>1</sub> , M <sub>2</sub>	680/343.3	R <sub>1</sub>	15.7M
M <sub>3</sub>	0.4/946	R <sub>2</sub>	113k
M <sub>4</sub>	753.1/268.3		
M <sub>5</sub> , M <sub>6</sub>	14.3/41	容量	容量値 [F]
M <sub>7</sub>	9.8/920.2	C <sub>1</sub>	2.3p
M <sub>8</sub> , M <sub>9</sub>	3.9/26.4		
M <sub>10</sub>	14.7/0.4		
M <sub>11</sub>	1.3/39.7		

表 6 回路構造 2 における最優秀個体の素子値

Table 6 A set of parameters of the best fitness individual for circuit structure 2.

MOS Tr.	W[ $\mu\text{m}$ ]/L[ $\mu\text{m}$ ]	MOS Tr.	W[ $\mu\text{m}$ ]/L[ $\mu\text{m}$ ]
M <sub>1</sub> , M <sub>2</sub>	15/63.5	M <sub>18</sub>	28.6/33.8
M <sub>3</sub>	50.6/17.6	M <sub>19</sub> , M <sub>20</sub>	12.8/230.8
M <sub>4</sub>	27.6/1000	M <sub>21</sub> , M <sub>22</sub>	42.8/279.3
M <sub>5</sub>	55.2/1000	M <sub>23</sub> , M <sub>24</sub>	14.2/6.7
M <sub>6</sub>	1000/19.9	M <sub>25</sub> , M <sub>26</sub>	14.8/60.4
M <sub>7</sub>	93.2/113.6	M <sub>27</sub>	242.1/5.4
M <sub>8</sub>	95.9/269.2	M <sub>28</sub>	2.2/0.5
M <sub>9</sub>	274.8/10.2	M <sub>29</sub>	326.3/5.4
M <sub>10</sub> , M <sub>11</sub>	118.8/9.5	M <sub>30</sub>	17/0.4
M <sub>12</sub> , M <sub>13</sub>	22/0.4		
M <sub>14</sub> , M <sub>15</sub>	23.4/0.4	抵抗	抵抗値 [ $\Omega$ ]
M <sub>16</sub> , M <sub>17</sub>	3.2/7.2	R <sub>1</sub>	9.13M

表 7 回路特性

Table 7 Circuit characteristics.

評価項目	仕様	回路構造 1	回路構造 2
消費電流の変動	50%以内	39.5%	16.7%
消費電力	100mW 以下	34.3 $\mu\text{W}$	22.4 $\mu\text{W}$
出力抵抗	なし	205k $\Omega$	12.4m $\Omega$
直流利得	40dB 以上	84.1dB	67.4dB
位相余裕	45 度以上	80.9 度	53.3 度
利得帯域幅積	1MHz 以上	823MHz	40.0MHz
出力追従性	0.9 以上	0.902	0.909
スルーレート	0.1V/ $\mu\text{s}$ 以上	0.212V/ $\mu\text{s}$	0.850V/ $\mu\text{s}$
入力換算雑音	なし	450 $\mu\text{V}$	989 $\mu\text{V}$
CMRR	40dB 以上	63.1dB	70.6dB
PSRR	40dB 以上	61.6dB	52.0dB
出力電圧範囲	10%以上	97.7%	40.6%
同相入力範囲	1%以上	100%	54.8%
面積	1mm <sup>2</sup>	0.736mm <sup>2</sup>	0.215mm <sup>2</sup>
適応度		6.09 $\times 10^{17}$	4.28 $\times 10^{22}$

における位相の-180度までの余裕(位相余裕)は、回路構造 1 で 80.9 度、回路構造 2 で 53.3 度であることがわかる。直流利得、位相余裕ともに仕様を満足している。

表 7 に最優秀個体の回路特性を示す。全ての仕様が満足され、適応度の高い個体が探索されていることがわかる。

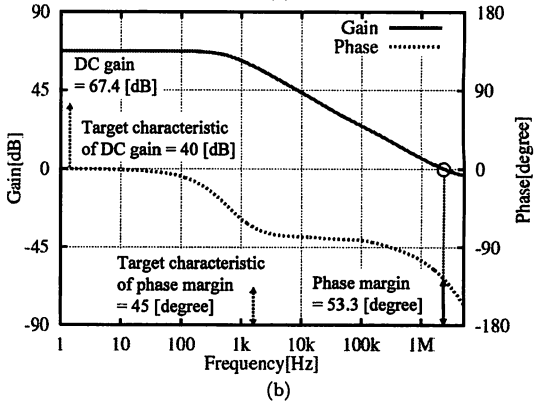
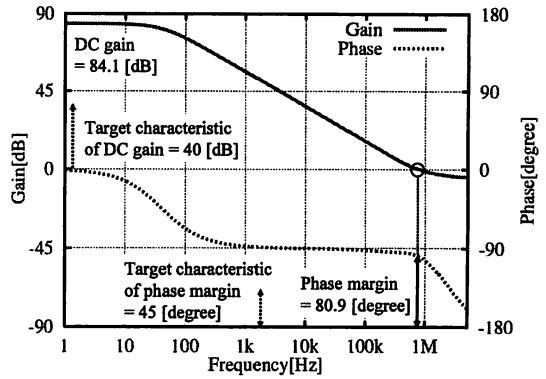


図 7 利得位相周波数特性 (a) 回路構造 1, (b) 回路構造 2

Fig. 7 Frequency response for best fitness individual: (a) circuit structure 1, (b) circuit structure 2.

## 6. あとがき

本稿では、GA による演算増幅器の素子値最適化の原理、構成を述べ、PCA による素子値間の相関関係を考慮した探索パラメータの変換手法について述べた。合成実験を通して、PCA による探索パラメータの変換がシステムの性能に与える影響について検討した。結果から、探索の初期では探索範囲の大きさを維持しながら PCA による探索パラメータの変換を適用し、探索の終盤に探索範囲の大きさを縮小させることで探索効率が向上することを確認した。

今後、より効率的な探索が行える手法について検討していく。

## 文 献

- [1] 伊庭吉志, “知の科学 進化論的計算手法,” オーム社, 2005.
- [2] 竹原裕司, 夏井雅典, 田所嘉昭, “GA を用いたオペアンプの最適パラメータ探索に関する一検討,” 電子回路研究会, ECT-07-50, Jun. 2007.
- [3] 竹原裕司, 夏井雅典, 田所嘉昭, “GA を用いたオペアンプの最適素子値探索における個体表現の検討,” 電子回路研究会, ECT-08-27, Mar. 2008.
- [4] 高木茂孝, “MOS アナログ電子回路,” 昭昇堂, 1998.
- [5] 有馬哲, 石村貞夫, “多変量解析のはなし,” 東京図書, 1987.
- [6] 演算増幅器設計コンテストホームページ  
<http://www.ec.ss.titech.ac.jp/opamp>
- [7] Ngspice circuit simulator  
<http://ngspice.sourceforge.net/>