

MPEG2 パソコンボード

山内 寛紀 泉岡 生晃 谷中 一寿
田代 豊 伊藤 芳範 小寺 博
NTT ヒューマンインタフェース研究所

MPEG2の高品質は映像を使ったマルチメディア通信が待たれている。キー技術は、ATM-LANとMPEG2のパソコンアドインボードである。特にMPEG2のパソコンアドインボードは、現LSI技術をしても困難であった。そこで我々は、MPEG2のビデオエンコーダ機能を2チップに集積したのを始め、ビデオパートとシステムパートに合計6種類のLSIを開発することにより、AT互換パソコンのアドインボード2枚に、MPEG2-CODECの全機能を搭載した。本稿では、開発したボードの概要を述べる。

A MPEG2 Add-in Board for Desk-top Personal Computers

Hironori YAMAUCHI, Takaaki IZUOKA, Kazuhisa YANAKA
Yutaka TASHIRO, Yoshinori ITO, Hiroshi KOTERA
NTT Human Interface Laboratories
1-2356, Take, Yokosuka-shi, Kanagawa, 238-03 Japan

All the MPEG2 functions are integrated in a pair of PC add-in boards: an encoder board and a decoder board. To achieve the object, we developed brand-new six kinds of LSIs which include a powerful MPEG2 video encoder LSI family composed of two chips: a ME/MC LSI and the remaining. The boards can be applied to many sorts of multi-media communications using broad band ATM-LANs which will be prevailing near future. The paper describes the design concept and the overview of the board family.

1 はじめに

MPEG2の高品質ビデオ／オーディオを使ったマルチメディア通信がLANから立ち上がろうとしている。マルチメディアオンデマンド、テレビ会議、サイバースペース等であり、いずれも映像をリアルタイムで通信し、そしてリアルタイムで処理する環境が必須である。前者の主役は、光ファイバとATMによる高速LANであり、現在企業内LAN、地域LAN等で急速に普及しようとしている。また後者の主役はパソコンであり、高性能化と急速な低価格化により、マルチメディア端末の主役となりつつある。

パソコンによるビデオ処理は、LSI技術の発展と共に手が届くようになり、セットトップボックスによる専用ハードウェア処理、アドインボード、CPUボード、そしてCPUチップへと集積化されようとしている。そして現在、MPEG1のデコーダ（CIFサイズのフルモーション）では、アドインボードが全盛であり、今後CPUボードからCPUチップへと移っていく過程にある。

MPEGのビデオを取り上げ、最近のCPU性能と必要処理量の関係を図1に示す。

MPEG2のMP@MLについては、デコーダにおいてもCPUチップでの処理は現段階では不可能であり、HP社のPA-RISCのようなMPEG専用命令を付与して、ようやくその4分の1サイズの画面に手が届くかどうかの状況にある。現在デコーダLSIが、約20社で開発完了または開発中であることから、デコーダについては、当面アドインボードの方向で製品化が進められて行くであろう。一方エンコーダにおいては、デコーダの1桁から3桁上の処理量[1]を要するため小型化は非常に厳しい。現在デスクトップサイズでの製品化が幾つかさされている状況である。またボード化に向けての開発も複数の機関で進められている。

以上の状況を鑑み、パソコンを端末とするネットワークベースでのマルチメディアを普及させていくには、端末側でのMPEG2の符号・復号機能が必須であり、そしてこれをドラスティックに小型・低価格化することが必要と考え、端末側でのキーパーツであるMPEG2パソコンボードを開発した。

2 デザインメソドロジー

(1) 世界的にシェアの大きいAT互換のパソコン

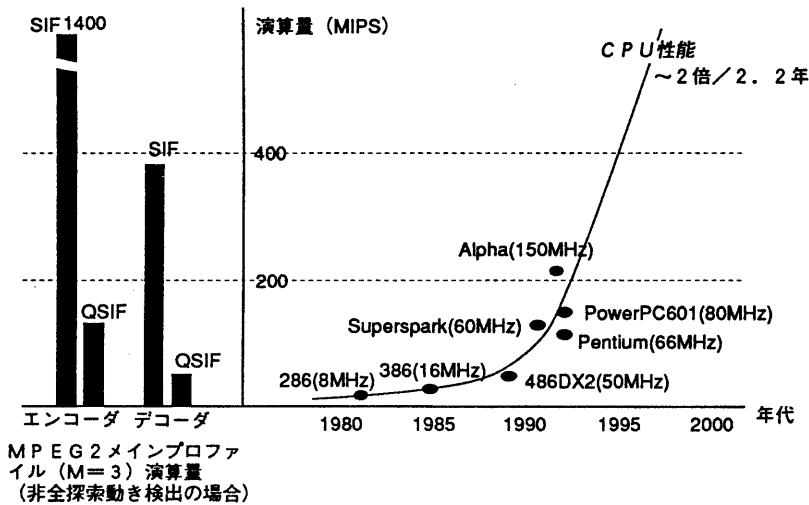


図1 RISC性能とMPEG2エンコーダ処理量

コンのアドインボードとする。ATM-LANでの通信を、3枚のアドインボード（エンコーダボード、デコーダボード、ATMボード）で実現できるようにするため、MPEG2の分は、エンコーダとデコーダの2枚とする。

(2) パソコンが、符号化したビットストリーム (Max:15Mbps) をリアルタイムで入出力できるようにするため、高速のバスインタフェース (PCI-BUS) とする。

(3) MPU (M68301)を搭載して、パソコンインタフェースと、データ加工 (符号化/復号化) を完全に切り離し、他のパソコンおよびワークステーションのアドインボードへの移植を容易とする。

(4) 小型化、低電力化の鍵となるビデオ符号化を専用LSI化する。またビデオ復号化、多重・分離等も専用LSI化する。オーディオパートは、処理が軽いので、市販のDSPおよびASICを使用する。またMPEG1とする。

3 エンコーダボード

ボードの構成を図2示す。ビデオ、オーディオ、システム (多重・分離) を1ボード

に搭載している。ビデオについては、DVI-LSI (ビデオインタフェース)、ENC1-LSI およびENC2-LSI (2チップでビデオのMPEG2圧縮) の3LSIを開発した。

DVI-LSIは、NTSC信号を13.5MHzでサンプリングした分離信号 (Y,Cr,Cr) 入力と、D1入力とを有し、いずれも、720×480の有効画素領域を切り出して、2チップからなるMPEG2圧縮LSIへ渡す。

ENC1-LSIは、主に動きベクトル検出と動き補償とを行うLSIであり、メモリは外付けに2種類必要とする。一つは、DVI-LSIからのビデオデータをフィールド単位でバッファリングするメモリであり、もう一つはワーク用メモリである。

MPEG2においては、エンタテイメントやゲーム等、通常の動きの早い映像が対象となるため、動き検出の領域をできるだけ広く取らないと、誤検出の頻度が増加して符号化効率は劣化する。しかし演算量は探索領域の面積に比例して増加するため、単純な全探索手法では、現在の先端LSI技術をもってしても対応には限界がある。例えば市販されている動きベクトル検出専用LSIでは、0.5画素精度の探索で、探索領域を±8画素程度である。一般に通常のビデオ映像では、±32の探索領域が必要であり、この

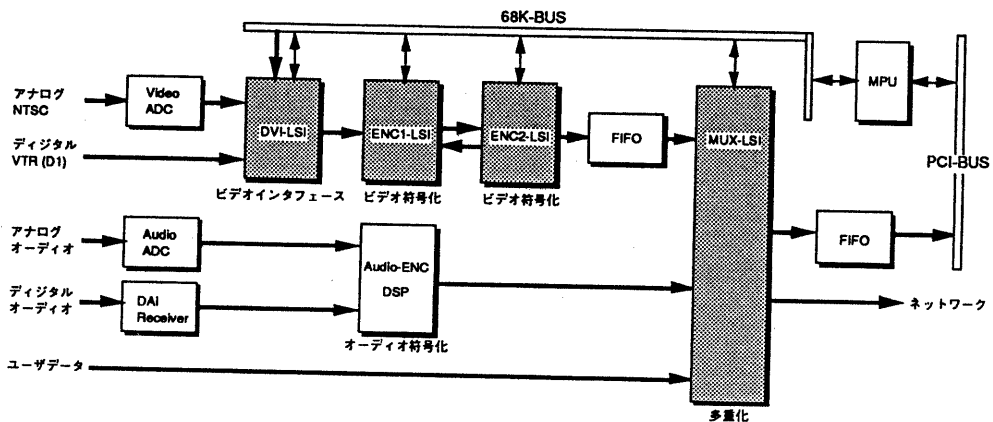


図2 エンコーダボード

とき全探索での演算量は、M=3のMP（メインプロファイル）の場合に、約800GOPS（Giga Operation Per Second）となり[2]、当然1チップ化は不可能である。

この問題を解決するため2つの工夫を行った。第一は、階層的探索法の採用したことであり、第二は、エンコード機能をSP（シンプルプロファイル）に限定したことである。これらにより、精度0.5画素で探索領域±32画素の性能を1チップ化した。M=3のメインプロファイルでの、全探索と階層探索を比較したときの品質劣化は平均して0.2dBにすぎない[2]。また探索法を階層探索として、メインプロファイルとシンプルプロファイルを比較すると、NTSC映像を13.5MHzでサンプリングした一般の映像では、映像の種別による差の方が大きく、平均して優劣は認められない[3]。以上の方法により、動きベクトル検出と動き予測の機能を1チップに集積した。

他方ENC2-LSIは、DCT変換および逆変換、量子化および逆量子化、可変長符号化、符号

化制御を行うLSIである。符号化制御でのVBVバッファ制御に必要なバッファのため、後段の多重化LSI（MUX-LSI）へ、FIFOバッファを介して非同期で送信している。

MUX-LSIは、ビデオ1チャンネル、オーディオ1チャンネル（ステレオ）、ユーザデータ1チャンネルの多重化機能を有している。オーディオ入力を複数にしたマルチリンガル放送への対応は、LSIの性能価格比の点から時期尚早と考え今回対応していない。出力は、まずストリームの種別として、パケット化されたエレメンタリストリーム、トランスポートストリーム、およびプログラムストリームの3種を選択できるようにし、通信への適用を主な目的としながら、蓄積系への対応も可能としている。次に、PCI-BUSとパラレルポートの2つの出力ポートを持たせ、前者にはPCIインタフェースを有するATM-LANボードとのインタフェース、後者には、LANや公衆網との専用セットトップボックスとのインタフェースの役割を持たせている。

表1 MPEG2パソコンボードの仕様（エンコーダボード）

項目		仕様
ホストインタフェース		PCI-BUS (Add-in Board)
ビデオ	データ入力	NTSC Analog Composite Video (13.5MHz Sampling) 4:2:2 Digital Component Video (D1) PCI-BUS
	符号化方式	MPEG2 Video SP@ML (ISO/IEC 13818-2)準拠
	有効画素サイズ	720pel×480line (29.97Hz) : 16pel単位で可変
	符号化データ速度	Max 15Mbps
オーディオ	データ入力	Analog: 16Bit Stereo, 32/44.1/48KHz Sampling Digital: AES/EBU Format, EIAJ CP (1201) DA1
	符号化方式	MPEG1 Audio Layer1,2 (ISO/IEC 11172-3)準拠
	符号化データ速度	Stereo: 64~384Kbps Monoral: 32~192Kbps
ユーザデータ	データ入力	PCI-BUS 8bit-parallel
	符号化データ速度	Max 128Kbps
多重化	データ形式	MPEG2 System (ISO/IEC 13818-1)準拠
	符号化ストリーム	Transport Stream (TS) Program Stream (PS)
	多重度	Video:1、Audio:1(Stereo)、User Data:1
	ストリーム出力	PCI-BUS 8bit-parallel
	符号化データ速度	Max 15Mbps

オーディオの符号化は、市販の浮動小数点DSPで行っている。オーディオデータの入力には、アナログとデジタルの両方がある。アナログデータは、ADコンバータでサンプリングしてデジタル化し、デジタルデータは、DAI (Digital Audio Interface) を介して、DSPのシリアルポートから取り込まれる。圧縮方式は、MPEG1のレイヤ1および2が選択できる。外付けメモリ用のDSPバス上にSRAMを搭載し、符号化のワークメモリおよび多重化LSIとの非同期バッファの役割を持たせている。またビデオとオーディオを同期させるため、ビデオの27MHzから分周および逡倍を行い、オーディオの3種のサンプリングクロック(32KHz,44.1KHz,48KHz)を生成し、このクロックでリサンプリングを行った。

以上エンコーダボードの仕様を、表1にまとめて示す。また試作したボードを写真1に示す。現在ATM-LANを介してのテレビ会議の実験を行い性能を評価中である。

3 デコーダボード

エンコーダボードと対をなすデコーダボードの構成を図3に示す。機能的にはエンコーダと全く逆のプロセスである。またエンコーダに比べてビデオ部分の負担が軽いので、1ボード化は比較的容易であるが、システム全体としての低電力化を図るため、3種のLSIを開発した。これらは、分離LSI (DMUX-LSI)、ビデオ復号化LSI (DEC-LSI)、ビデオインタフェースLSI (DVI-LSI) である。

DMUX-LSIは、トランスポートストリーム、プログラムストリームまたはパケッタイズドエレメンタリストリームから、ビデオ、オーディオ、ユーザデータを分離するLSIである。まず、トランスポートストリームおよびプログラムストリームに埋めこまれている、PCS (プログラムクロックリファレンス) およびSCR (システムクロックリファレンス) から27MHzシステム

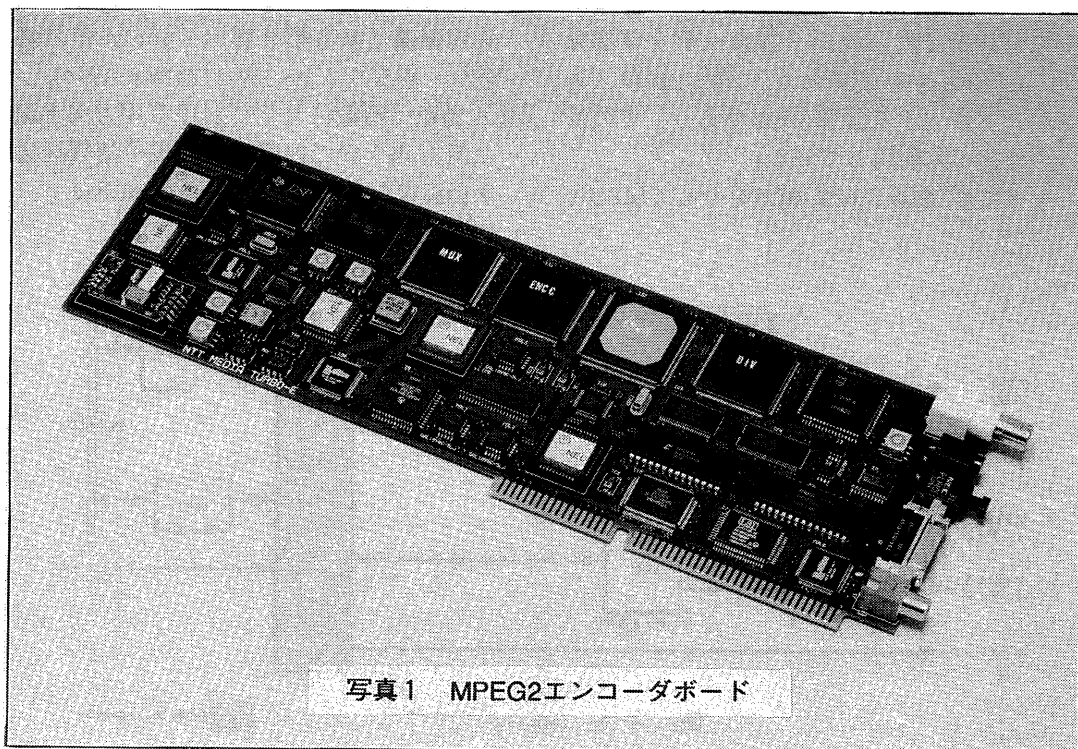


写真1 MPEG2エンコーダボード

クロックを再生して、デコーダ側のクロックをエンコーダ側に完全に同期させる機能を有している。このうち、位相比較機能は内蔵、VCO（電圧制御型可変周波数発信機）は外付けである。この再生クロックは、デコーダ全体のシステムクロックである。

次に、ビデオとオーディオの同期をMPEG2のシステムパートの仕様に従って行っている。MUX-LSIにて、ビデオのエレメンタリストリームとオーディオのエレメンタリストリームのパケットの先頭に、それぞれPTS（プレゼンテーションタイムスタンプ）とDTS（デコーディングタイムスタンプ）を書き込み、それをDMUX-LSI側にて検出している。そしてこのタイミングを、ビデオのデコーダとオーディオのデコーダそれぞれに送信する構成である。

ビデオ復号化のLSI（DEC-LSI）は、システム全体の開発を、C言語レベル、HDL（Hardware Discription Language）レベル、実LSIレベルへと順次トップダウンで移行させていくためにあえて開発した。全体のTAT向上に効果的であった。一方オーディオ部分は、市販のLSIを使用した。DVI-LSIは、エンコーダボードと共通のLSIであり、その受けの機能のみ使用している。

すべてのLSIは、68K-BUSを介してMPUと

のインタフェースを有している。そして、それぞれ誤り検出機能を内蔵している。ストリーム等に誤りを検出したときには、このオンボードのMPUに通知し、MPUにて多様な対応を取れる様にした。

4 まとめ

AT互換パソコンのMPEG2アドインボードを開発した。MPEG2のすべての機能を、エンコーダとデコーダそれぞれ1枚のボードに集積した。小型化・低電力化のために、合計6種類のLSIを開発した。現在ATM-LANを使ってMPEG2テレビ会議の実験を行い、性能を評価している。

参考文献

- [1] 山内、谷中「マルチメディア技術の現状と半導体技術への期待」電子情報通信学会集積回路研究会, ICD94-80, (Aug.,1994).
- [2] 小野、渡辺、八島「階層的ベクトル探索法を用いた動き補償予測の性能評価」電子情報通信学会第9回デジタル信号処理シンポジウム, pp.367-372, (Nov.,1994).
- [3] 八島他「画像符号化における片方向予測と両方向予測の性能評価」電子情報通信学会画像工学研究会, To be published, (Sep.,1995)

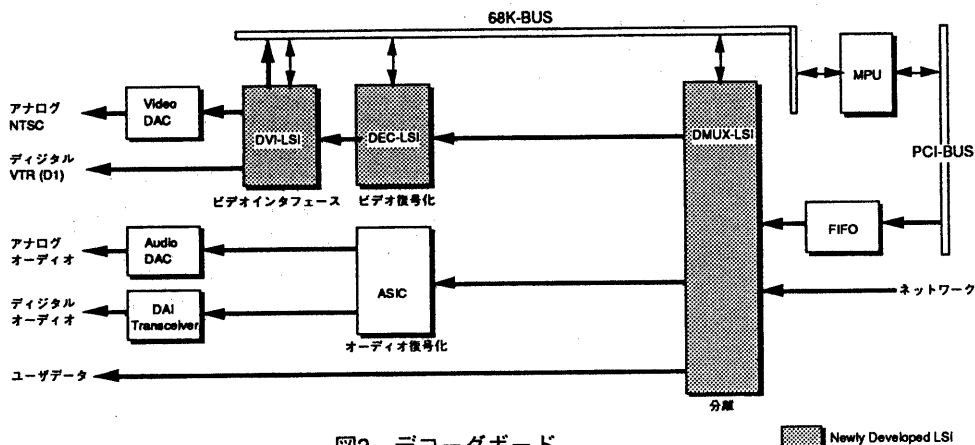


図3 デコーダボード