

解説



TRON プロジェクトの現状と展望

2. ITRON サブプロジェクトの現状と展望

——カーネル仕様とその実装技術†——

高田 広章†† 田丸 喜一郎††† 工藤 健治††††
清水 剛††††† 坪田 秀夫†††††

1. はじめに

ITRON は、機器組み込み制御システム用のリアルタイム OS のアーキテクチャである。TRON プロジェクトの一環として 1984 年に検討が開始され、現在までの 10 年間に 3 世代にわたるカーネル仕様が作成された。また、それらに従って数多くの実装がなされ、応用事例も増えてきている¹⁾。

その中でもとりわけ、8 bit の MCU (Micro Controller Unit) を用いた小規模な組み込みシステムへの適用を想定して設計された μ ITRON 仕様は、当初の想定範囲を越えて 16~32 bit の MCU, MPU 上にも実装され、製品化されているものだけでも約 30 の実装例がある。また、きわめて多くの機器組み込みシステムに応用され、この分野における業界標準の地位を築きつつある。

本稿では、ITRON 仕様の目的と設計ポリシーについて述べ、その実装・応用状況を紹介する。次に、ITRON サブプロジェクトを通じて研究開発されたリアルタイムカーネルの実装技術について解説する。また、分散システムをサポートするための新しい仕様である μ ITRON 3.0 仕様について紹介し、今後の展望について述べる。

2. ITRON サブプロジェクトの目的

2.1 小規模組み込みシステムの現状

近年、家電製品や OA 機器をはじめとして、きわめて多様な機器にコンピュータが組み込まれ、小規模な組み込みシステムの適用分野が拡大している。このような分野では、プロセッサコアに加えて、ROM, RAM, 汎用 I/O デバイス、用途に応じたデバイスなどを 1 チップ化した MCU (Micro Controller Unit, シグナルチップマイコンと呼ばれる場合もある) が広く使われている。

1993 年の全世界での出荷個数ベースで、MCU は MPU より 1 桁多く、年間約 20 億個が出荷されている (表-1)。特に日本においては MCU の割合が高く、日本国内での出荷が全世界の中で占める比率が、MPU では 1 割以下であるのに対して、MCU では約 4 割を占めている。

MCU 上のソフトウェアを開発する際には、最終製品のコストダウンの要請から、ハードウェア資源の制約が問題になる。とりわけメモリ容量の制約は厳しく、典型的な 8 bit MCU で、ROM が 32 KB, RAM が 1 KB 程度、少し大規模なものであってもそれぞれ 128 KB, 4 KB 程度のメモリ容量しかもっていない。

表-1 MPU, MCU の出荷個数
(1993 年, 全世界, 単位: 千個)
(World Semiconductor Trade Statistics より)

種 別	個 数	比 率
8 bitMPU	63,621	2.7%
16 bitMPU	50,750	2.1%
32 bit~MPU	52,421	2.2%
4 bitMCU	1,036,254	43.4%
8 bitMCU	1,073,435	45.0%
16 bit~MCU	59,575	2.5%
DSP	51,556	2.2%
合 計	2,387,612	

† The Present and Future of the ITRON Subproject—Kernel Specifications and their Implementation—by Hiroaki TAKADA (Department of Information Science, Faculty of Science, University of Tokyo), Kiichiro TAMARU (Semiconductor Device Engineering Laboratory, Toshiba Corporation), Kenji KUDOU (Microprocessor Development Department, Fujitsu Devices Inc.), Tsuyoshi SHIMIZU (Semiconductor and Integrated Circuits Division, Hitachi, Ltd.) and Hideo TSUBOTA (System LSI Laboratory, Mitsubishi Electric Corporation).

†† 東京大学理学部情報科学科

††† (株)東芝 半導体デバイス技術研究所

†††† 富士通デバイス(株)第二設計部

††††† (株)日立製作所半導体事業部

†††††† 三菱電機(株)システム LSI 開発研究所

このような小規模な組み込みシステムの分野においても、ソフトウェアの生産性の向上は重要な課題となっており、C言語など的高级言語を使うケースや、 μ ITRON を代表とするリアルタイムカーネルを用いるケースが多くなっている。

2.2 ITRON 仕様の目的と要求事項

ITRON 仕様の検討が開始された当時は、汎用 16 bit MPU の組み込みシステムへの応用が広がり始めた時期で、いくつかのリアルタイムカーネルが製品化されていた。しかし、多種類のプロセッサに共通に使えるものはほとんどなく、同じ用語をカーネルごとに違う意味に用いたり、同じような機能はもっていても細部がばらばらで混乱を招きやすいといった問題が指摘されていた。また、汎用に設計されたリアルタイムカーネルでは、機能が多すぎるために性能が出ないことも問題となっていた。

それから約 10 年が経過した現在も、家電製品など大量生産される機器への応用が広がっていることから、今まで以上にコストパフォーマンス向上に対する要請が強く、実行時性能に対する要求は高い。また、リアルタイムカーネルを扱うソフトウェア技術者も増加しており、設計者やプログラマの教育の重要性にも変わりがない。実際、トロン協会が 1993 年に行ったアンケート調査でも、組み込み用リアルタイム OS の問題点として、OS により仕様が異なるために切替えの負荷が大きい、上位互換性がないといった標準化の問題、設計者が少ない、技術が不足といった教育上の問題をあげたケースがそれぞれ約 1/3 ずつを占めた(図-1)。

以上のことから、ITRON 仕様は、概念や用語の統一といった教育面を重視して、広い範囲の組み込みシステムに適用できる標準的な OS 仕様を

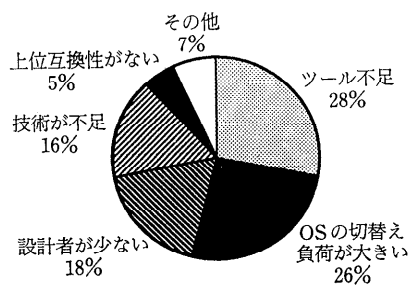


図-1 組み込み用リアルタイム OS の問題点
(トロン協会によるアンケート調査結果, 1993年)

提供することを目的に設計されている。それに対して、他の多くの OS 標準仕様が重視しているソフトウェアのポータビリティは、それほどは重視していない。これは、組み込みシステムの場合、別のプロセッサおよびその上の OS への移行が必要になるのは、制御対象の機器の側にも変更がある場合が通常であり、アプリケーションプログラムを修正なしに他の OS 上へ移植するという状況はほとんどないためである。

この目的を達成するためには、次のような要求を満たす必要がある。

- ハードウェアの性能を最大限に発揮できること

前述したように、MCU を用いたシステムにおいてはハードウェア資源の制約が厳しく、与えられたハードウェアの性能を最大限に発揮できることが、OS を採用する前提条件となる。

- ソフトウェアの生産性向上に役立つこと
- ソフトウェア生産性の向上は、OS を用いる動機の一つであり、重要なのはいうまでもない。ただし、前述したように、ITRON 仕様においてはソフトウェアのポータビリティはそれほど重視する必要がなく、むしろ概念や用語の統一、設計手法の標準化といった教育面からの考慮が中心となる。

- 各規模/多種類のプロセッサに標準的に適用できること

前項と関連するが、1人のソフトウェア技術者が複数のシステムの開発に関与する場合には、すべての開発に同じ仕様の OS が利用できることはメリットが大きい。

以上で述べた要求事項に加えて ITRON では、真の意味でオープンな仕様であることを重視している。これは、ITRON の仕様書が書籍などの形で一般に公開され、それに基づいた製品をだれもが自由に実装・販売できるというだけでなく、仕様を作成する最初の段階から、だれにでも参加の機会を与えていることを意味している。実際、ITRON 仕様の作成には多くのメーカーが参加しており、これにより公平な仕様が実現されている。

3. ITRON 仕様の設計方針と現状

3.1 ITRON 仕様の設計方針

前節で述べた要求事項を満たすために、ITRON 仕様を設計するにあたって、以下の設計方針を設定している²⁾。

- ハードウェアの過度の仮想化を避ける
- アプリケーションに対する適応化を考慮する
- ハードウェアに対する適応化を考慮する
- プログラムの教育を重視する
- 仕様のシリーズ化やレベル分けを行う
- 豊富な機能を提供する

これらの設計方針のいくつかに共通するコンセプトとして、弱い標準化がある。弱い標準化とは、共通化すると実行時性能の低下につながるような部分については無理に標準化を行わず、プロセッサや応用に依存して決めてよい部分として残

すアプローチのことをいう。弱い標準化の考え方により、多様なハードウェアの上で、その性能を最大限に発揮させることが可能になる。

3.2 ITRON 仕様カーネルの現状

最初の ITRON 仕様は、1987 年に ITRON1 仕様という形でまとめられた。ITRON1 仕様は、当時の主要な 16 bit MPU 上に実装され、ITRON 仕様の考え方の有効性が認められた。その後、より小規模な 8~16 bit の MCU に適用するために機能を絞り込んだ μ ITRON 仕様、逆により大規模な 32 bit の MPU に適用するための ITRON2 仕様の検討が進められ、共に 1989 年に仕様書が公開された。ITRON2 仕様は、主に TRON 仕様チップ上に実装され、比較的大きい規模の制御システムに適用されている。

一方、 μ ITRON 仕様は、きわめて限られた計算能力とメモリ容量しかもたない MCU でも、実用的に利用できる性能を発揮することができたため

表-2 ITRON 仕様カーネルの実装例
(1994年3月1日現在 トロン協会に登録されているもの)

仕様	製品名	対象プロセッサ	メーカー名
μ ITRON (ver. 2)	TR 90	TLCS-90 シリーズ	(株)東芝
	HI 8-3 X	H 8/300 シリーズ	(株)日立製作所
	HI 8-EX	H 8/500 シリーズ	(株)日立製作所
	HI 8	H 8/500 シリーズ	(株)日立製作所
	MR 3200	M 32 シリーズ*	三菱セミコンダクタソフトウェア(株)
	MR 7700	MELPS 7700 シリーズ	三菱セミコンダクタソフトウェア(株)
	REALOS/97	F 2 MC-8	富士通(株)
	REALOS/907	F 2 MC-16	富士通(株)
	MORTOS/n 682	MC 68020	(株)モアソンジャパン
	RX 78 K/III	78 K/III シリーズ	日本電気(株)
	UDEOS/i 86	8086 シリーズ	東芝情報システム(株)
	UDEOS/m 00	68000 シリーズ	東芝情報システム(株)
	NORTi/86	8086	宮崎システム設計事務所
	AAAOS 86	8086 系	スリーエース・コンピュータ(株)
	REALOS/96	F 2 MC-8L	富士通(株)
	ARIOS 960 M	i 960 シリーズ	(株)システムアルゴ
	HI 8-S	H 8/500 シリーズ	(株)日立製作所
	TR 900	TLCS-900 シリーズ	(株)東芝
	RX 78 K/II	78 K/II シリーズ	日本電気(株)
	RX 78 K/0	78 K/0 シリーズ	日本電気(株)
	HI 8-3 H	H 8/300 H シリーズ	(株)日立製作所
MORTOS/n 68	MC 68000	(株)モアソンジャパン	
MORTOS/n 98	8086 系	(株)モアソンジャパン	
HI-SH 7	SH 7000 シリーズ	(株)日立製作所	
ITRON 1	ARIOS 960	i 960 シリーズ	(株)システムアルゴ
ITRON 2	HI 32-200	H 32/200*	(株)日立製作所
	REALOS/F 32	F 32 シリーズ*	富士通(株)
	MR 3210	M 32 シリーズ*	三菱電機(株)

* 印は、TRON 仕様チップをあらわす。

に、多くの種類の MCU 用に実装された。実際、ほとんどすべての国産 8bit MCU 用に μ ITRON 仕様のカーネルが開発されているといっても過言ではない。さらに、MCU の適用分野が広がるにしたがって、各種の 16bit MCU, さらには 32bit MPU 用にも μ ITRON 仕様カーネルが開発され、トロン協会に登録されているものだけでも、十数種類のプロセッサ上に 20 を越える実装例がある(表-2)。また、 μ ITRON 仕様カーネルは、規模が小さく、比較的容易に実装することができるために、ユーザが自社内専用に開発しているケースも多く、われわれが把握しているもの以外にも多くの実装例があるものと思われる。

言うまでもなく、このように多くの ITRON 仕様カーネルが実装されるのは、広い応用分野ときわめて多くの応用事例があるためである。ITRON が応用されている機器の例を表-3 にあげる。

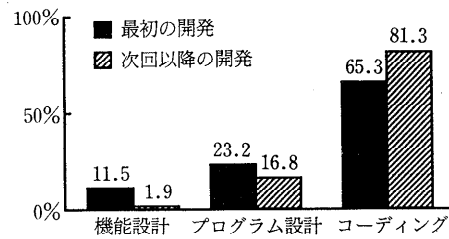
このように、 μ ITRON 仕様カーネルが広範な分野に応用されるにしたがって、それぞれの機能の必要性や性能に対する要求が、より正確に分かってきた。また、上でも述べたように、 μ ITRON 仕様カーネルを 32bit MPU 用の実装するという、当初想定していなかった適用例も出てきた。そこで、これまでの ITRON 仕様を再度見直す作業を進め、1993 年に、第 3 世代の ITRON 仕様である μ ITRON 3.0 仕様を公開した³⁾。 μ ITRON 3.0 仕様に準拠したカーネルは、表-2 にはまだ現れていないが、各社で開発作業が行われており、すでに開発が完了している製品もある。

3.3 標準化によるメリット

前に述べたとおり、ITRON 仕様は教育面を重視して標準化されている。教育面の標準化のメリットを定量的に評価することは難しいが、多くのユーザが ITRON 仕様が果たした教育面での役割

表-3 ITRON 仕様カーネルの応用例

家電製品	
高機能テレビ、ビデオ機器、オーディオ機器	
エアコン、洗濯機、電子レンジ、炊飯器	
OA 機器	
プリンタ、コピー機、イメージスキャナ	
ワードプロセッサ、光ファイリングシステム	
通信機器	
多機能電話、ISDN 電話、FAX、放送用機器	
無線システム、アンテナ制御装置、衛星制御装置	
その他	
自動車、自動販売機、照明制御装置、電子楽器	
FA 用コンピュータ、工業用ロボット、測定器	



* アセンブラのエラーがなくなった後に発見されたバグに関して集計

図-2 バグ作り込み工程比率

を評価している。たとえば、一つの機器に複数種類の MCU を用いた際の実例として、各 MCU に共通に ITRON 仕様カーネルを用いることで、各 MCU を担当した設計者やプログラマの間の意思疎通が容易になり、効率よくアプリケーションプログラムが開発できたという例が報告されている⁴⁾。

また、OS 開発側にとっても、OS 仕様を標準化することの利点は大きい。一例として、複数のプロセッサ上に ITRON 仕様カーネルを実装したメーカーにおいて、最初に ITRON 仕様カーネルを開発したときと 2 回目以降の開発とで、バグの原因となった工程を比較した結果を図-2 に示す。この図から、2 回目以降の開発においては、上流工程に原因があったバグが減少し、対策が容易な下流工程におけるバグが相対的に増加したことが分かる。

4. ITRON 仕様カーネルの実装技術

4.1 TRON 仕様チップへの実装

TRON 仕様チップへは、主に ITRON 2 仕様のカーネルが実装された。TRON 仕様チップは、ITRON 仕様のカーネルを効率よく実現するための機構をもっており、いずれの実装もそれらをうまく活用して高い実行時性能を得ている^{5)~7)}。

ITRON 2 仕様のように、機能の高いカーネル仕様の場合、高い機能を実現することで割込み応答性などの実行時性能が低下することを防ぐ工夫が必要になる。これについても、いくつかの方式が提案・実装されている^{7)~9)}。以下では、そのうち、参考文献 9) で提案されている方式について紹介する。

9) では、割込み応答性などの実行時性能が要求されるハードウェアに近い下位レイヤに μ ITRON 仕様のカーネルを利用し、豊富な機能を備える

ITRON 2 仕様カーネルを μ ITRON 仕様カーネルの一つのタスクとして上位レイヤに実現した階層アーキテクチャを提案し、評価している。これは、高性能化と高機能化を同時に実現するため、大規模な OS の構築手法として定着してきたマイクロカーネルの概念を、ITRON 仕様のように小規模な OS の実現手法に適應させ、同様な手法が有効となる可能性を示唆している。

4.2 小規模な MCU への実装

一方、特にメモリ制約の厳しい MCU へ適用する場合には、メモリ使用量と実行速度とのトレードオフが問題になる。

たとえば、16bit MCU 用の μ ITRON 仕様カーネル TR-900 では、プロセッサの動作モードに對應させてカーネルも 2 種類用意しているが、シン

グルチップ内にすべてのメモリを入れる構成を想定したミニマムモード時に、TCB (Task Control Block) のサイズを 8 バイトにまで小さく抑えている (表-4)。ここで、レディキューなどのタスクのキューを作るためのタスクチェーンに、次のタスクの ID を入れるようにすることで、メモリ使用量の節約が図られていることが分かる。

このほかにタスクごとに必要な領域として、スタック領域がある。汎用レジスタの内容など、タスクのコンテキスト情報は、スタック領域に保存される。また、タスクの初期化情報を入れるために、タスク 1 個あたり 7 バイト (マキシマムモードでは 9 バイト) のタスク定義テーブルが ROM 上に作られる。

弱い標準化の考え方を積極的に利用した例として、同一メーカーが同じ 16 bit MCU 用に、機能を絞って実行速度の向上やメモリの節約を行ったカーネルと、機能の豊富なカーネルとの 2 種類の μ ITRON 仕様カーネルを用意している例もある (表-5)。この表の中でタスク切替え時間とは、タスク起床を行うシステムコールを発行後、起床されたタスクが動作を始めるまでの時間をあらわす。

ここであげた 2 種類の μ ITRON 仕様カーネルのうち、シングルチップ用の HI 8-S では、同時に動作しないタスクどうしでスタック領域を共有

表-4 TR-900 の TCB の内容

内 容	サイズ
スタックポインタ保存	4 バイト
タスクチェーン	1 バイト
タスク状態	1 バイト
タスク優先度	1 バイト
起床要求カウント	4 ビット
強制待ち要求カウント	4 ビット
計	8 バイト

* マキシマムモードのときは、タスクチェーンが 2 バイトになる。

表-5 HI 8-S と HI 8 の比較

OS		HI 8-S	HI 8
対 象 MCU		H 8/500 シリーズ (ミニマムモード)	
OS のタイプ		シングルチップ用	高機能汎用タイプ
OS の仕様	システムコールの数	タスク部用: 29 非タスク部用: 15	タスク部用: 36 非タスク部用: 27
	スケジューリング	優先度固定 1 優先度に 1 タスク	優先度変更可
	システムコールインタフェース	サブルーチンコール	ソフトウェア割込み
	例外管理機能	なし	終了例外, CPU 例外
データ長	起床要求カウント	~15	~255
	セマフォカウント	~255	~65535
	システムタイマ	32 ビット	48 ビット
サイズ	プログラムサイズ	0.6~4.4 K バイト	1.9~5.3 K バイト
	典型的な RAM 使用量*	200 バイト	640 バイト
性能	タスク切替え時間**	17 μ S	32.5 μ S
	最大割込みマスク時間**	9 μ S	9.5 μ S

* 以下の構成の場合の、OS のワークエリア、各種のスタックエリア

タスク: 10 個, セマフォ: 2 個, イベントフラグ: 2 個, メールボックス: 2 個, 外部割込み: 2 レベル

** クロック 16 MHz, チップ内メモリ使用時

する機能を用意するなど、メモリ使用量の一層の縮小を図っている¹⁰⁾。

4.3 RISC プロセッサへの実装

最近、組み込みシステムの分野においても、RISC ないしは RISC ライクなプロセッサが使われ始めており、それらの上にも μ ITRON 仕様カーネルの実装が行われている。

レジスタウィンドウをもつプロセッサにリアルタイムカーネルを実装する場合、レジスタウィンドウの扱いが問題になるわけだが、SPARClike 上に実装された REALOS/SP では、タスク切替え時にレジスタウィンドウ上にあるアクティブなレジスタのみを保存/復帰する、システムコール処理中はレジスタウィンドウを回転させないなどの工夫を行うことで、タスク切替え時間 13.0 μ S (2 ウィンドウ)~17.9 μ S (8 ウィンドウ)、最大割込みマスク時間約 4 μ S の性能を実現している (測定条件: SPARClike 評価ボード MB 86930-EB 使用, クロック 40MHz, メモリ 0 wait 動作時)。

5. μ ITRON 3.0 と今後の展望

MCU の低価格化にしたがって、一つの機器の制御に複数の MCU が使われるケースが増えてきている。機器を構成する部品のユニット化を進めることで、保守性や信頼性を向上させることが主要な目的で、具体例としては、コピー機、FAX、自動車などがあげられる。

そこで、すでに紹介した最新の ITRON 仕様である μ ITRON 3.0 仕様では、ITRON 仕様カーネルをもったノードを疎結合ネットワークによって相互接続した分散システムをサポートするための機能を追加した。具体的には、通常システムコールを使って、他のノード上のタスクやセマフォなどを直接操作することができる。この機能を、接続機能と呼んでいる³⁾。

μ ITRON 3.0 仕様の接続機能は、あくまで一つの機器ないしはシステムを制御するためのものであるため、ネットワークの構成はシステム構築時に静的に決める必要がある。TRON プロジェクトのゴールである HFDS (Highly Functional Distributed Systems) の実現のためには、別々に設計された機器が相互に接続できることが必要で、ネットワークの構成が動的に変化する状況にも対応しなければならない。この段階の仕様を IMTRON

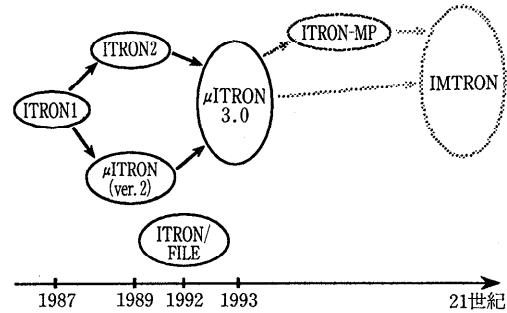


図-3 ITRON 仕様の発展

と呼び、次の世代の ITRON 仕様と位置づけている (図-3)。

HFDS を構築する上で、各種の機器に同じ仕様の OS が使われていることで、機器間の通信インタフェースを単純化でき、実行時性能や開発効率の向上につながる。つまり、HFDS 環境の下では、ITRON という標準 OS 仕様は現在以上に大きな意味をもつものと思われる。

その他の検討課題として、共有メモリマルチプロセッサシステムへの拡張である ITRON-MP 仕様の検討¹¹⁾や、ITRON 仕様カーネル上のソフトウェアの開発を支援する開発環境の標準化も、重要な課題と位置づけて取り組んでいる。

6. おわりに

ITRON 仕様カーネルは、国内の主要な半導体メーカーを含む多くのメーカーが、規模の異なるさまざまなプロセッサ上に実装を行い、その多くが製品化されている。特に μ ITRON 仕様は、今までメモリ容量や実行速度の制約によってリアルタイム OS が使用できなかったシングルチップの MCU への適用が進んでいる。このことは、 μ ITRON がこの分野における世界初の標準 OS 仕様の地位を築きつつあることを示している。

今後も、TRON プロジェクトのゴールである HFDS の構築の基礎とするため、ITRON 仕様をさらに発展させていく必要がある。

謝辞 TRON プロジェクトのプロジェクトリーダーであり、ITRON サブプロジェクトに関しても常に有益な指導を下さる東京大学の坂村健助教授に感謝いたします。

参 考 文 献

- 1) Saitoh, K.: ITRON Standards, *Proc. of the 8th TRON Project Symposium*, pp. 16-24, IEEE CS Press (1991).
 - 2) Takada, H. and Sakamura, K.: Advances in the ITRON Specifications—Supporting Multiprocessor and Distributed Systems, *Proc. of the 9th TRON Project Symposium*, pp. 89-95, IEEE CS Press (1992).
 - 3) 坂村 健監修: μ ITRON 3.0 標準ハンドブック, p. 407, パーソナルメディア (1993).
 - 4) 田丸喜一郎他: To Be Standardized or Not To Be Standardized (パネルディスカッション記録), *TRONWARE*, Vol. 26, pp. 16-34, パーソナルメディア (1994).
 - 5) Tsubota, H. et al.: MR 3210 based on ITRON 2 Specification Realtime OS, *TRON Project 1989*, pp. 17-31, Springer-Verlag (1989).
 - 6) Yamada, S. et al.: HI 32: An ITRON-Specification Operation System for the H 32/200, *TRON Project 1989*, pp. 77-97, Springer-Verlag (1989).
 - 7) Shimokawa, A. et al.: REALOS/F 32: Implementation of ITRON 2 Specification on GMICRO F 32, *TRON Project 1989*, pp. 32-44, Springer-Verlag (1989).
 - 8) Yokozawa, A. et al.: Consideration of the Performance of a Real-Time OS, *TRON Project 1990*, pp. 25-42, Springer-Verlag (1990).
 - 9) Sato, K. et al.: An Experimental Implementation of Unified Real-Time Operating System, *Proc. of the 8th TRON Project Symposium*, pp. 57-68, IEEE CS Press (1991).
 - 10) Kobayakawa, M. et al.: HI 8-3 X: A μ ITRON-Specification Realtime Operating System for H 8/300 Series Microcontrollers, *TRON Project 1990*, pp. 85-99, Springer-Verlag (1990).
 - 11) Takada, H. and Sakamura, K.: ITRON-MP: An Adaptive Real-time Kernel Specification for Shared-memory Multiprocessor Systems, *IEEE Micro*, Vol. 11, No. 4, pp. 24-27, 78-85 (1991).
- ※ITRON の英文仕様書や ITRON ニュースレターなど, ITRON サブプロジェクトに関する情報は, インターネット上で gopher を用いて提供されている. gopher サーバは acrux.is.s.u-tokyo.ac.jp [133. 11. 14. 5] である. また, 同等の情報が, utsun.s.u-tokyo.ac.jp [133. 11. 11. 11] の/TRON/ITRON から anonymous ftp できる.

(平成 6 年 3 月 31 日受付)



高田 広章 (正会員)

1986 年東京大学理学部情報科学科卒業. 1988 年同大学院理学系研究科情報科学専攻修士課程修了. 現在, 同専攻坂村研究室助手. トロンプロジェクトの各分野の研究に従事. 現在の研究テーマは, マルチプロセッサシステムのためのリアルタイム OS.



田丸喜一郎 (正会員)

1981 年慶應義塾大学院博士課程修了. 同年(株)東芝入社. 現在, (株)東芝半導体デバイス技術研究所マイクロプロセッサ技術開発部課長. 入社以来, VLSI プロセッサの研究開発およびマイクロプロセッサのためのソフトウェアシステムの研究開発に従事. 工学博士.



工藤 健治 (正会員)

1976 年岩手大学工学部電子工学科卒業. 1978 年同大学院電子工学専攻修士課程修了. 同年富士通(株)入社. 現在, 富士通デバイス(株)にてマイコン用クロス開発ツールの開発に従事. トロンプロジェクトの開始当時から ITRON 仕様リアルタイム OS の開発に従事.



清水 剛

1976 年大阪大学基礎工学部情報処理科卒業. 1978 年同大学院修士課程修了. 1978 年(株)日立製作所入社. 以来, マイコンコンピュータ用開発環境の設計・開発に従事.



坪田 秀夫

1983 年静岡大学工学部情報工学科卒業. 同年三菱電機(株)に入社. 以来, 同社 LSI 研究所マイクロプロセッサ開発部において, マイクロプロセッサ用基本ソフトウェア, 特にリアルタイム OS の研究開発に従事.