

格子状PCクラスタにおける 3次元分散FDTD法の実装と評価

服部 準 阿部 真 韓 青

村田製作所 デバイス事業部

3次元電磁界解析は、計算時間を要し、高周波部品の実際的设计に適用できない場合が多い。この問題を解決する手法として3次元分散FDTD法が提案された。本報告では、3次元分散FDTD法のアルゴリズムに適した3次元格子状ネットワークによるPCクラスタの構成とソケット、セマフォ、共有メモリを用いた3次元分散FDTD法の実装方法について述べる。空洞共振器の電磁界解析の例において電磁界分布は計算領域分割前後で一致することから、本報告の方法は妥当であることが分かった。また、本PCクラスタを用いて計算時間を計算領域の分割によって比例的に短縮させることができる。

キーワード： 3次元分散処理、FDTD、PCクラスタ、並列計算、マイクロ波

Implementation and evaluation of a three-dimensional distributed FDTD method in a latticed PC cluster

Jun HATTORI, Shin ABE, Qing HAN

Device Products Division, Murata Manufacturing Co., Ltd.

It costs too long CPU time to calculate electromagnetic fields in a design of a high frequency device by using original FDTD method. To solve the problem, a newly proposed distributed FDTD method can be used. In this paper, construction of a PC cluster which is suitable for the three-dimensional distributed FDTD algorithm is described and implementation of the three-dimensional distributed FDTD method on the PC cluster is shown by utilizing several basic concepts like socket, semaphore and shared memory. Propriety of the approach described here is verified by analyzing a rectangular resonator. As a result, calculation time required by the distributed FDTD method running on the PC cluster approximately reduces proportionally with the increase of divided regions.

Keywords: three-dimensional distributed FDTD method, PC cluster, Parallel processing, Microwave.

1 はじめに

電気工学問題の多くはマクスウェル方程式を用いて容易に記述することができる。これらの方程式が電気信号の伝搬特性を精確に定義している。しかし、これらの方程式の精確な解を求めるのは大変手間がかかる。この問題に対して、数値電磁界解析の分野における様々な近似計算法が報告されている[1]-[3]。よく使われる解析手法の一つにFDTD法がある。

FDTD法とはFinite Difference Time Domain Methodの略であり、マクスウェルの方程式を差分化し、時間領域で直接解く方法である。

FDTD法は、1966年K.S.Yeeがはじめて電磁界解析に応用して以来[2]、計算機の発達、普及とタイミングをあわせて発展し、これまでにアンテナや平面回路などの数多くの問題に適用されてきた。

しかし、FDTDアルゴリズムを使って大きな問題を計算するとき大量の計算機資源と実行時間を要し、特に、解析形状が複雑で計算に使うセルの数が莫大になるとき実際の設計では適用できないことが多い。

そこで、最近、この欠点を克服する新たな方法として、並列FDTD法及び分散FDTD法の研究が行われている[3]-[5]。

分散FDTD法とは、全解析領域を複数に分割し、それぞれの領域に計算機を割り当て、計算機間の通信を用いて並列計算する方法である。

本稿では、高田らが提案した分散FDTD法[5]に基づいて、3次元分散FDTD法プログラムを、3次元格子状PCクラスタ上に実装する。FreeBSD[6] OS上にソケット、セマフォ、共有メモリの通信手段を用いC言語で実装した[7]。本ネットワーク構成は、アルゴリズム上通信の大部分が隣接した領域間で発生するという特徴を考慮して決定した。

本3次元PCクラスタの妥当性を検証するために空胴共振器の電磁界解析の例において、領域分割前後でそれぞれの電磁界分布を算出し、それらの結果を比較する。また、計算時間が計算領域の分割によってほぼ比例的に短縮していることから本PC

クラスタの有効性を確認する。

2 解析例

2.1 FDTD法

2.1.1 非分割モデル

3次元分散FDTD法評価用モデルとして、図1(a)に示すようにもっとも単純な形状である金属壁面で構成された方形空胴共振器を選び、電磁界を解析する[8]。この解析においては、共振器内部に磁界のガウシヤンパルス励振を与え、共振器内で固有の周波数で電磁界が共振する様子を調べる。この様な空胴共振器の基本モードである TE_{101} モードの共振波形を図1(b)に示す。

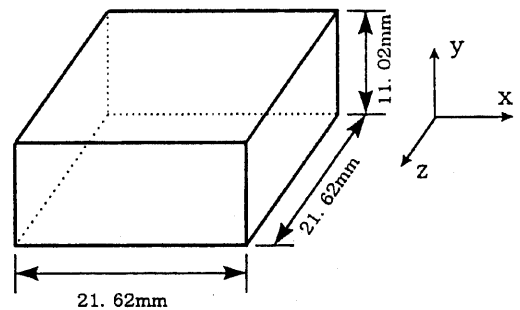


図1(a) 方形空胴共振器モデル

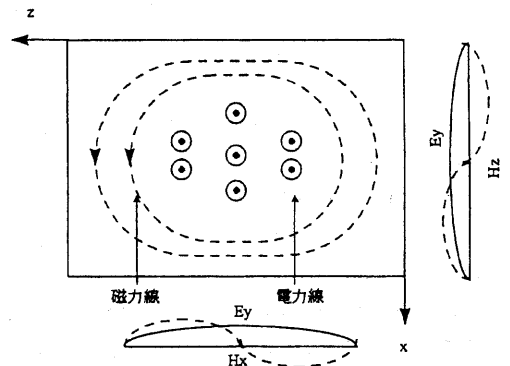


図1(b) 空胴共振器の TE_{101} 共振波形

また、解析に用いた詳細な諸元としては、それぞれ x 、 y 、 z 辺のメッシュの数：51、26、51(個)で、微小立方体のセルサイズ： $\Delta x = \Delta y = \Delta z = 4.2397056 \times 10^{-4}$ (mm)で、タイムステップ： $\Delta t = 4.0 \times 10^{-13}$ (s)である。

2.1.2 アルゴリズム

図2に、従来のFDTD法のアルゴリズムを示す。

このアルゴリズムを用いて、マクスウェル方程式の差分式を計算する。まず、最初にすべての点に初期値を与える。次に、各時間ステップで各点の磁界と電界を交互に計算する。これを繰り返すことにより、共振器内の各点、各時間ステップの電磁界の時間的变化を得る。

2.1.3 計算結果

座標系の y 方向、すなわち共振器の高さ方向の中点にある zx 平面上での電界 (E_y 成分) を図3に示す。

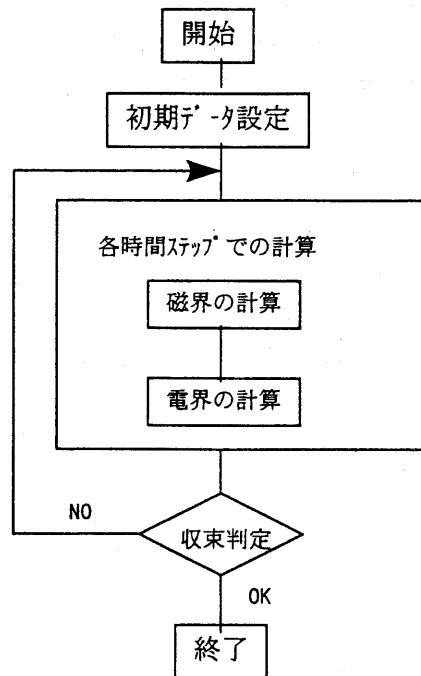


図2 FDTD法のアルゴリズム

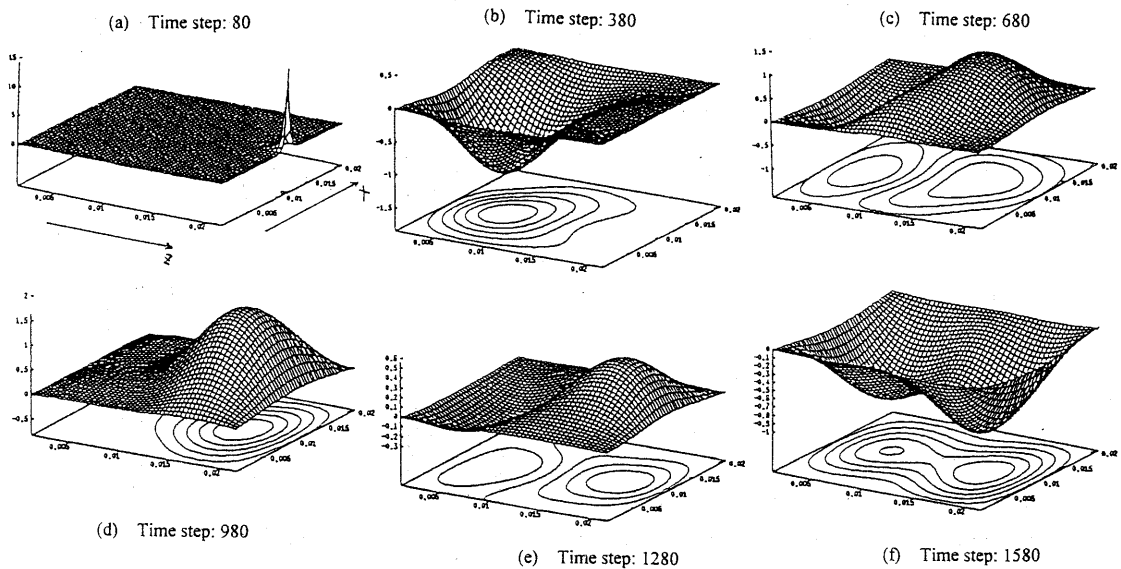


図3 共振器内の E_y の時間的变化

共振器内部で励振された電磁波が、時間とともに壁に衝突して反射を繰り返し次第にTE₁₀₁モードの共振状態へ近づいていく様子が理解できる。

2.2 分散 FDTD 法

2.2.1 アルゴリズム

従来の FDTD 法アルゴリズムは、隣接する電界及び磁界を用いて計算するため、領域を分けることはできず、1 台の計算機を用いて解析することが一般的であった。しかし、高田らの分散 FDTD アルゴリズム[5] を利用することにより、各分割した領域の電磁界を並列計算することが可能となる。図 4 に示すアルゴリズムは、通信の大部分が隣接した領域間で発生することを特徴とする。

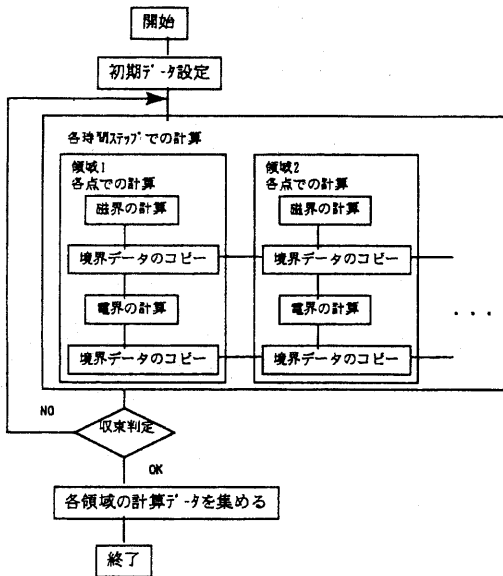


図 4 分散 FDTD 法アルゴリズム

2.2.2 分割モデル

通信時間を減らすために、計算点に対して極力境界点を少なくすることを考慮し、図 5 の様な分割方針で領域を分割する。(立方体に近くするように切る)。

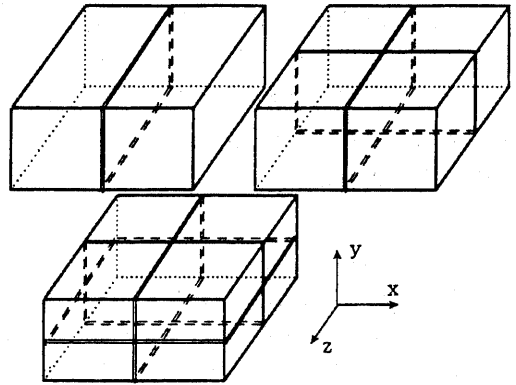
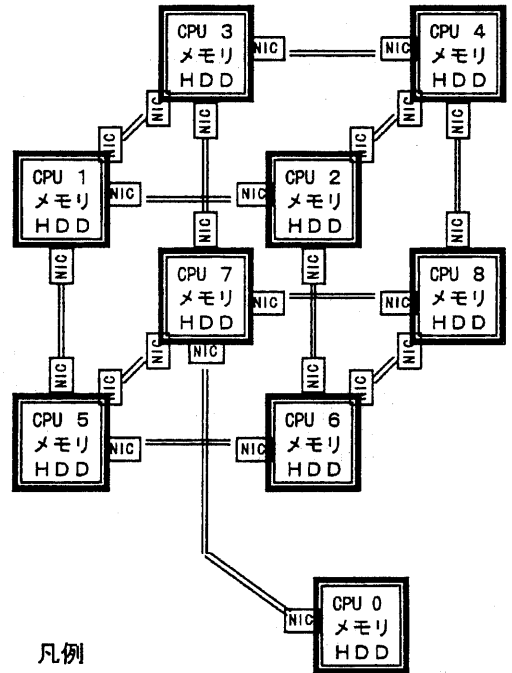


図 5 2分割、4分割、8分割モデル

2.2.3 3次元格子状 PC クラスタ



凡例

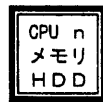


-  : PC PentiumPro 200MHz
メモリ 48MB
HDD 2.5GB
-  : 100BaseTX NIC
-  : クロスケーブル

図 6 3次元格子状 PC クラスタネットワーク

2.2.2 で示した 8 分割のモデルについて 3 次元格子状 PC クラスタを図 6 に示す。高い通信速度を得るために各境界面毎に、100Base-Tx で Pier to Pier 接続をしたネットワークを構成した。このシステムは、8 台の計算用 PC (CPU: PentiumPro200MHz) と 1 台のコントロール用 PC (CPU 同じ) で構成される。

2.2.4 分散 FDTD モジュールの実装

ソケット、セマフォおよび共有メモリを用いた分散 FDTD モジュール構成を図 7 の 4 分割の例で示す。

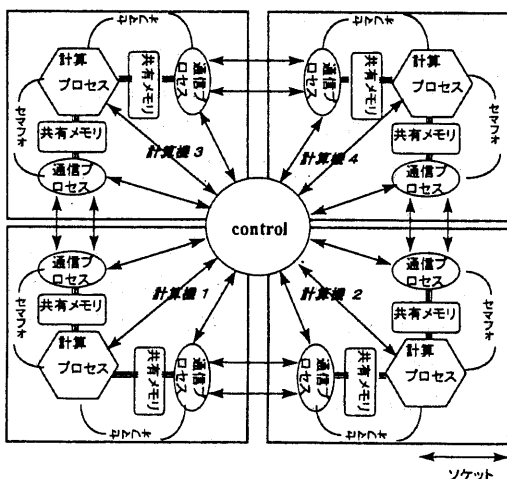


図 7 4 分割分散 FDTD モジュール

最初に各プロセスの役割を示す。

- a) 計算プロセス
各分割領域の電磁界計算を行う。
- b) 通信プロセス
各境界面に置かれ、境界データの通信を行う。
- c) コントロールプロセス
各プロセス間の同期をとる。
次にプロセス間通信のメカニズムを示す。

送信側：

- step 1 計算プロセスが電磁界の計算をする。
- step 2 計算プロセスは境界データを共有メモリに格納する。
- step 3 計算プロセスは通信プロセスに共有メモリへの格納が終了したことを伝える。
- step 4 通信プロセスは共有メモリのデータを読み出しソケットで送信する。

受信側：

- step 1 通信プロセスはソケットで受け取ったデータを共有メモリに格納する。
- step 2 通信プロセスは計算プロセスに共有メモリへの格納が終了したことをセマフォで知らせる。
- step 3 計算プロセスは共有メモリからデータを読み出し、次の計算をする。

2.2.5 計算結果

図 8 に、解析領域を 2 分割した場合のシミュレーション結果を示す、ここで、トータル時間ステップは 1580 である。この結果は、図 5 の 2 分割モデルの電界分布を示す。非分割場合の図 3(f)と同じ

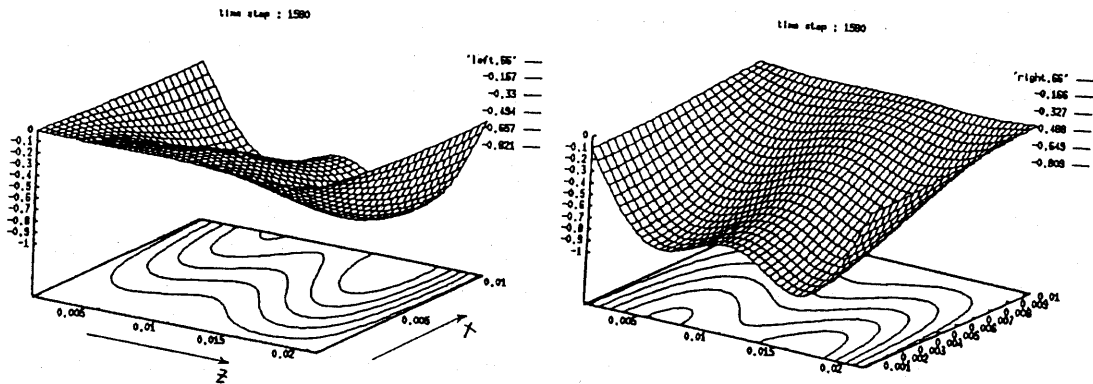


図 8 2 分割した場合の共振器内の電界分布 (time step: 1580)

電界分布が得られた。

ここでは、電磁界分布のシミュレーション図だけを示したが、実際に分割した場合と非分割の場合で、電磁界分布の計算データが一致することも確認した。

3 計算時間の評価

本3次元PCクラスタの計算高速化の有効性を示す。計算高速化の有効性を示すために、本3次元格子状PCクラスタ上で解析例のモデルについて従来のFDTD法と分散FDTD法の計算時間を比較する。従来のFDTD法では1台の計算機を用い、本実装では2台、4台、8台の計算機を用いて並列計算を行った。

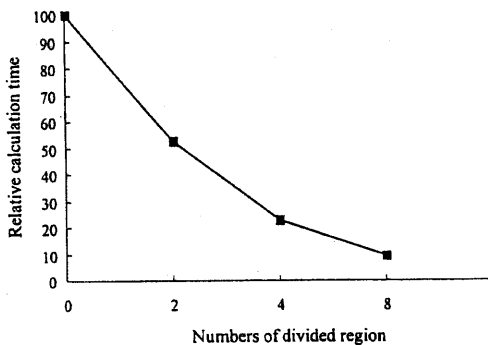


図9 計算時間と領域の分割数の関係

図9は、計算時間と領域分割数の関係を示す。ここに示した相対計算時間は、非分割の場合の計算時間で規格化したものである。本手法を用いて計算速度が従来のFDTD法より分割につれて比例的に高速になっていることが分かった。

4 まとめ

分割された領域の電磁界分布結果が非分割の場合の結果と一致することから本報告で新たに提案する3次元格子状PCクラスタ上での3次元分散FDTD法の実装が妥当であることが分かった。

解析領域の分割によって、計算時間が大幅に短縮されることから本3次元分散FDTD法格子状PCクラスタが高速化に有効であることが分かった。

5 今後の課題

誘電体や開放領域などを含んだ複雑形状へ展開する予定である。

参考文献

- (1)U. Pekel & R. Lee, "An a posteriori error reduction scheme for the three-dimensional finite element solution of Maxwell's equations," IEEE Trans. Microwave Theory Tech., Vol. 43, pp. 421-427, Feb. 1995
- (2)K. S. Yee, "Numerical solution of initial boundary value problems involving Maxwell's equations in isotropic media," IEEE Trans. On Antenna & Propag., Vol. AP-14, no. 3, pp. 302-307, May. 1966.
- (3)K. C. Chew and V. F. Fusco, "A parallel implementation of the finite difference time-domain algorithm," Int. J. Numerical Modelling Electronic Networks., Devices and Fields, Vol. 8, pp. 293-299, 1995.
- (4)D. P. Rodohan, S. R. Saunders and R. J. Glover, "A distributed implementation of the finite difference time-domain(FDTD) method," Int. J. Numerical Modelling Electronic Networks., Devices and Fields, Vol. 8, pp. 283-291, 1995.
- (5)高田 直樹, 安藤 勝規, 本島 邦行, 伊藤 智義, 上崎 省吾, "新たなFD-TD法アルゴリズム," 信学論 (C-I), Vol. J80-C-I, No. 2, PP. 47-53, Feb.,1997
- (6)<http://www.freebsd.org/>
- (7)W. リチャード スティーウンス 著, 篠田 陽一 訳, "UNIX ネットワークプログラミング", プレンティスホール, トッパン
- (8)橋本 修, 阿部 琢美, "FDTD 時間領域差分法入門", 森北出版株式会社