

高感度 GPS 信号処理回路の構成と高速化について

浅見 廣愛[†], 大島 正資[†], 平井 俊之[†], 岡村 敦[†],
鈴木 信弘[†], 佐藤 裕幸[†]

† 三菱電機(株),

〒247-8501 神奈川県鎌倉市大船5丁目1番1号

tel. 0467-41-2526 , e-mail : hiroai@isl.melco.co.jp

アシストデータ無しで高い感度を得ることのできる高感度な GPS(Global Positioning System)信号処理システムに関して検討を行い、評価を目的とした GPS 信号処理用回路の検討・試作を行った。本システムでは、航法メッセージビットの全ての組み合わせに関して、コヒーレント積分を行うことにより高感度な性能を得る。積み上げる航法メッセージのビット数により、組み合わせが膨大になるが、百ミリ秒程度の積分であれば、実現可能な演算量であり、かつ、十分な感度が得られると試算した。試作回路は、ALTERA 社の FPGA である Stratix40 と 8Mbit の SRAM で実現可能な構成とした。信号処理の方式と、FPGA 内部の回路構成について報告する。

A Circuit and Reduce Computation for High Sensitivity GPS Signal Processing

Hiroai Asami, Tadashi Ohshima, Toshiyuki Hirai, Atsushi Okamura,

Nobuhiro Suzuki, Hiroyuki Sato

Mitsubishi Electric Corp.

address: 5-1-1 Ofuna, Kamakura, Kanagawa 247-8501, Japan

tel.0467-41-2526 , e-mail : hiroai@isl.melco.co.jp

We examined a GPS (Global Positioning System) signal processing system that was able to obtain high sensitivity without the assistance data, and made the circuit for the GPS signal processing to evaluate the performance. This system obtains high sensitivity performance by integrating coherent for all the combinations of the navigation message bits. The combination becomes huge as the number of bits of navigation messages to integrate coherent increases. However, we estimated that we were able to operate and obtain enough sensitivity in case of the integration of about 100 milliseconds. The circuit is executed with the system of Stratix40 (ALTERA) and 8Mbit SRAM. We report on the method of the signal processing and the composition of the circuit in FPGA.

1 はじめに

GPS(Global Positioning System)は、船舶や航空機等の運行のために開発された衛星航法システムであるが、現在は車両や携帯電話等の位置情報

の取得に活用されており、広く一般に普及している。特に2007年以降、総務省により携帯電話からの110番、119番といった緊急通話時の発信者の位置情報の通知が義務付けられることとなった。これにより、高速移動時や室内等の環境下でもGPS

測位を実現する必要が生じ、GPS測位の高感度・高精度化が求められている。

携帯電話では外部との通信機能があるため、容易にGPS測位のためのアシストデータを取得できるが、環境によってはこれらのデータが得られない場合がありうる。また、それ以外の用途であってもアシストデータ無しで高い感度が得られればGPSの適用範囲を広げることができる。そこで、我々は、アシストデータ無しで高い感度を得ることのできるGPS信号処理方式に関して検討を行った[1]。本方式では、航法メッセージビットの全ての組み合わせに関して、コヒーレント積分を行うことにより高感度な性能を得る。このような方式では、積み上げる航法メッセージのビット数により、組み合わせが膨大になるが、百ミリ秒程度の積分であれば、実現可能な演算量であり、かつ、十分な感度が得られると試算した。これらの検討を元に高感度GPS信号処理評価用回路の高速化について検討を行った。また、検討した回路をFPGAに適用した。

本稿では、この高感度 GPS 信号処理評価用回路の構成と高速化検討について報告する。

2 GPS 信号処理

以下では、GPS 信号処理と、我々が検討した高感度化方式について説明する。

2.1 GPS 信号処理の概要

GPS は、アメリカが開発した人工衛星（GPS 衛星）を利用した位置測位システムである。GPS 衛星は高度約 20,000Km の円軌道を飛行する 24 個の人工衛星であり、内部に原子時計をもっている。各衛星は原子時計を利用して、正確なタイミングで固有の測位用の信号（コード）を発信する。地上の GPS 受信機では、これらのコードが到達するまでかかった時間を測定し、その遅延時間から衛星までの距離を求める。衛星の軌道はわかっているため、原理的には 3 つ以上の GPS 衛星のコードが受信できれば、位置を測位することが出来るが、受信機側の時計の誤差を補正するため 4 つ以上の GPS 衛星の信号から位置を測定する。

GPS 衛星から発信される信号（コード）には、2 種あるが、一般に利用されているのは C/A コードと呼ばれるものであり、拡散スペクトル通信方式で送信される。C/A コードは、擬似雑音符号（ゴールド符号）と呼ばれるもので、0 と 1 が不規則

に交代するデジタル符号であり、1023bit（1023chip）の信号が 1ms 周期で並ぶ。

受信信号到達の遅延時間を測定する場合には、受信機側でも同様の C/A コードを生成し、時刻をずらしながら受信信号との相関を取る。C/A コードの相関は、完全に一致した場合に値が MAX となりそれ以外はほぼ 0 である。このため、相関が最大になる時刻から遅延時間を求めることが出来る。

また、C/A コードは、20ms（C/A コード 20 周期）毎に航法メッセージと呼ばれる bit 列で符号が反転する。航法メッセージは、30bit を 1 単位（1word）とする情報であり、測位計算に必要な衛星の軌道情報・衛星時計の補正係数・電離層の状態などが含まれている。航法メッセージは 30 秒周期で主フレームが繰り返され、25 回の主フレームにあたる 12.5 分周期で全情報が繰り返される。主フレームには常に GPS 信号を送信する衛星の軌道情報が含まれる。また 25 回の主フレームの送信で他の衛星の軌道情報を得ることが出来る構成になっている。

2.2 高感度化方式

車載等の一般の GPS では屋外で GPS 信号を受信するため、劣化のない信号を得ることができ、上記のような方式で位置を測定することが出来る。これに対して、屋内等では受信する信号が劣化し白色雑音等に埋もれてしまうため、相関の最大値がずれて測定精度が落ちたり、相関最大値を得ることが出来ず位置測定が不可能になったりする。このため、信号受信の感度を上げる必要が生じる。

GPS 受信信号の感度を高くするには、1ms 単位の相関演算を長時間行い、同一 chip の値を足し合わせる。これにより相関値のピーク（GPS 信号の遅延時間）を求めることが出来る。しかし、前述のように、C/A コードは 20ms 毎に符号が反転するため、単純な足し合わせでは、高感度化することが出来ない。このため、従来は外部インフラ等から航法メッセージをアシストデータとして取得して、航法メッセージを考慮した足し合わせ（コヒーレント積分）処理を行っていた。

本方式では、外部からデータを受け取らずに、航法メッセージの取りうる全ての組み合わせに対して積分を行う。また、航法メッセージの変化の境界に 20ms 以内で 1ms 単位で総当たりで探索を行う。さらには、GPS 衛星の移動による信号のド

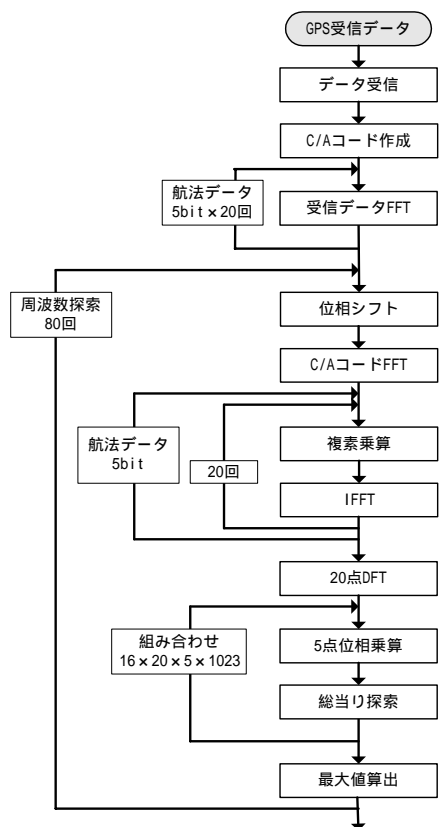


図1 高感度化処理方式

周波数シフトを考慮して、パラメータ探索を行う必要がある。本方式の処理の流れを図1に示す。図1では、100ms分(航法メッセージ長5bit)のGPS信号を積分する例を示している。処理の最初に受信する衛星のC/Aコードを生成する。次にFFT(Fast Fourier Transformation)を用いてC/Aコードと受信信号との相関演算を20回×航法メッセージbit長だけ行う。

相関演算後のデータを同一chip毎に20個単位でDFT(Discrete Fourier Transformation)処理する。その後、各20点DFTの同一番号のデータ5個に対して位相の係数を乗算してから、各値のプラスマイナスの符号を総当りで変化させて和を求め、最大値を算出する。これらの処理をパラメータを変化させて繰り返し処理する。このとき、最大値のchip番号が衛星からの信号伝播の遅延時間に相当する。

本方式のデータの処理手順を図2に示す。例えば、100ms分のGPS信号を積分する場合、パラメータ探索回数を80回とすると、組み合わせの総数は、 $2^5 / 2 \times 20 \times 80 = 25600$ 通りになる。

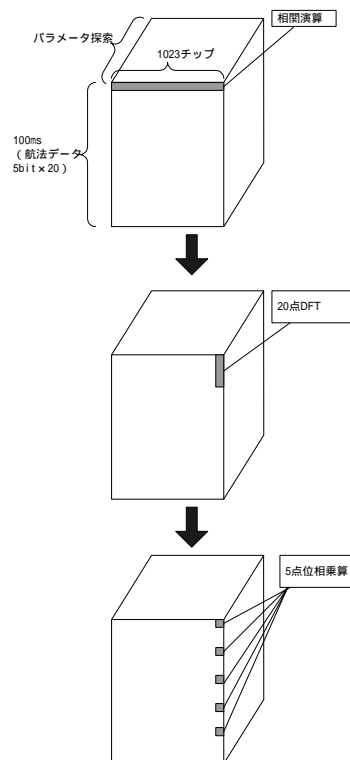


図2 データ処理手順

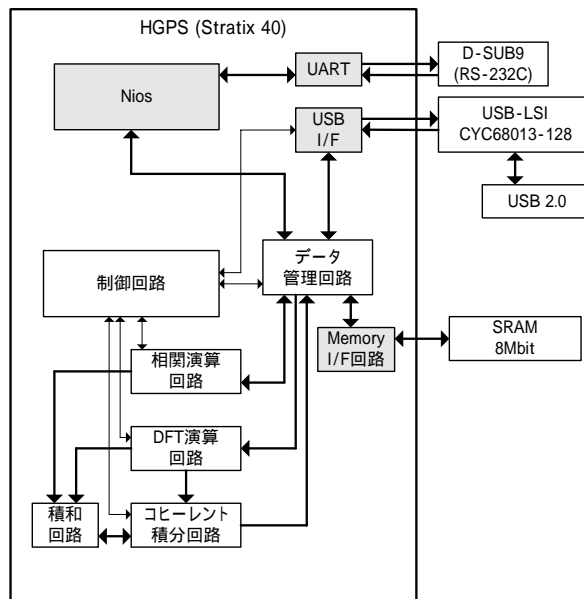


図3 システムの回路構成

3 構成と高速化手法

3.1 装置と回路構成

前述のように、本システムでは、GPS受信データとC/Aコードとの相関演算を1ms毎に行った後、20ms単位でDFT(Discrete Fourier

演算の順番	組み合わせ	B4	B3	B2	B1	B0	演算
	0	0	0	0	0	0	S0 =B1+B2+B3+B4
	1	0	0	0	0	1	S1 =S0-B0×2
	2	0	0	0	1	1	S2 =S1-B1×2
	3	0	0	0	1	0	S3 =S2+B0×2
	4	0	0	1	1	0	S4 =S3-B2×2
	5	0	0	1	1	1	S5 =S4-B0×2
	6	0	0	1	0	1	S6 =S5+B1×2
	7	0	0	1	0	0	S7 =S6+B0×2
	8	0	1	1	0	0	S8 =S7-B3×2
	9	0	1	1	0	1	S9 =S8-B0×2
	10	0	1	1	1	1	S10 =S9-B1×2
	11	0	1	1	1	0	S11 =S10+B0×2
	12	0	1	0	1	0	S12 =S11+B2×2
	13	0	1	0	1	1	S13 =S12-B0×2
	14	0	1	0	0	1	S14 =S13+B1×2
	15	0	1	0	0	0	S15 =S14+B0×2

図4 グレイコードによる積分

Transformation)処理する。その後、航法メッセージビットの全ての組み合わせに関してコヒーレント積分を行い、相関値が最大となるチップを算出する。本検討では、衛星の移動による GPS 受信信号のドップラ周波数シフトを考慮してこれらの探索も行う。

本システムの評価回路では、ALTERA 社の FPGA(Field Programmable Gate Array)である Stratix 40 を 1 個使用することを想定して回路を構成した。GPS 受信データは、USB 経由で FPGA に送られることとし、FPGA には外部メモリとして 2Mbyte の SRAM が接続されるものとしている(図 3 参照)。

内部回路は、上述の相関演算回路、DFT 処理回路、コヒーレント積分回路で構成されている。これらの演算では乗算処理が主要となるため、FPGA 内部にある乗算用 DSP(Digital Signal Processor)を各処理毎に使用する。また、外部データ送受信に USB インタフェース回路、SRAM インタフェース回路をもち、全体を制御する制御回路を持つ。また、動作検証用として RS-232C 用の UART インタフェースと、ALTERA 社提供のソフトコア CPU である Nios を搭載する。

3.2 高速化手法

本システムでは、処理の高速化・高密度化のために、以下の手法を適用する。

(1) グレイコードによる積分

航法メッセージの取りうる全ての組み合わせに対してコヒーレント積分を行う際に、単純に演算を行った場合の加算の回数は、 $2^{N-1} \times (N-1)$ 回になる。これに対して、以下のような手法と取ることにより演算を削減する。

- 1) 航法メッセージの組み合わせを図4のようにグレイコード順に並べる。
- 2) 最初に 組み合わせが全て 0 の場合を計算する(単純な総和を取る)。
- 3) ひとつ前のデータと比較して各航法メッセージが 0 から 1、もしくは 1 から 0 に置き換わる箇所のデータのみを計算し加減算する。

グレイコードの特徴は、1つ前のコードとの違いが必ず 1 箇所になるように構成されている。そのため、上記の方法により、加算回数を 2^{N-1} 程度に抑えることが出来る。

(2) NTT による相関演算

2.2 の高感度方式では、相関演算を FFT (Fast Fourier Transformation : 高速フーリエ変換)で行うことを想定している。しかし、FFT による処理は乗算処理であり、FPGA 内部の乗算用 DSP を使用する。

これに対して、相関演算を NTT (Number Theoretic Transformation : 数論変換)を用いることにより乗算処理を削減し、乗算処理の負荷を軽減することにより処理を高速化する[3]。FFT では指数関数の回転子の乗算が行われるが、NTT では、指数関数の代わりに、2 のべき乗の乗算と剰余の演算が行われる。2 のべき乗の乗算は、H/W 等ではビットシフトであり、NTT での剰余も減算 1 回の処理になる。

4 適用検討

まず、本システムに必要となる H/W 構成を見積もるため、演算量から 1 衛星の擬似距離を得るための処理時間を単純に概算した。コヒーレント積分を行う航法メッセージのビット長を 5bit とし、実部 16 bit 虚部 16bit の複素数を処理するものとした。Stratix40 の論理素子の使用率を 50% 程度、内部の DSP は全て使用するものとして演算時間を見積もった。回路の動作周波数は 50MHz とした。この場合の予想処理時間を表 1 に示す。FPGA 内部の 9 bit × 9bit 乗算器 112 個、16bit 加減算器を 644 個使用するものとし、乗算処理に 1.15 秒、加減算処理に 0.05 秒かかることと推定した。

次に、この見積もりから、回路の設計を行った。メモリの制約から、相関演算と DFT・コヒーレント積分演算を個別に処理する構成にし、DFT とコ

表 1 演算見積もり

	乗算	加算
相関演算[M 回]	103.6	191.4
DFT 演算[M 回]	31.25	210.9
コヒーレント積分[M 回]	687.5	1250
総計[M 回]	822	1652
予想演算時間[秒]	1.15	0.05

表 2 回路規模と処理時間

	LE 数	処理時間[秒]
相関演算	10819	0.98
DFT 演算	2730	0.59
コヒーレント積分	5420	-
総計	18969	1.57
Intel Pentium4 1.5GHz	-	6.07

ヒーレント積分はパイプライン的に処理するものとした。この場合の各部の使用素子数 (LE 数) と処理時間の概要を表 2 に示す。使用率は 50%程度になった。また、処理時間は 1.5 秒程度と概算した。

また、比較のため、汎用 CPU を使って処理した場合の処理時間の見積もりを示す。圧縮流体解析コードを使用したベンチマークにおいて、Intel Pentium4 1.5GHz で演算性能が 407.6MFlops という報告がある[4]。本方式とは、処理内容がことなるが、1つの目安としてこの値を用いて、表 1 の乗算と加算を処理する場合の処理時間を試算した。これを表 2 に示す。Pentium4 1.5GHz では、6 秒程度の処理時間と試算した。

5 おわりに

本稿では、高感度 GPS 信号処理評価用回路の構成と高速化手法について説明し、演算処理時間の見積もりについて報告した。

本システムでは、外部からの情報を受け取ることなく高感度な GPS 測位を実現するため、総当たり処理を行っている。従来であれば、このような処理は非常に演算負荷が大きいため、処理時間が非現実的なものになってしまい、実用には適さなかった。しかし、近年の半導体技術の飛躍的な向上により、このような処理が 1チップの FPGA で処理可能となった。特に最近の FPGA は、100 個以上の乗算用 DSP と複数個の CPU を搭載した、非常に大規模で高性能なものであり、今まで H/W が不得手とされていた算術演算が高速に行えるようになった。最近の組み込み系システム等では、

メモリアクセスや、通信部分の H/W 的な負荷が大きくなる傾向にあり、演算処理の負荷を高くしてでも、これらの負荷を下げた方がトータルのコストが低くなるケースがありうる。

また、本方式は処理に複雑な制御やパラメータを必要とせず、並列処理による高速化が可能であるが、GPS という性質上、短時間の処理が要求され、小型軽量であるということが求められる。このため、汎用 CPU 等を用いたシステムよりは、専用 LSI や FPGA 等を用いたシステムに適していると考えられる。

本システムで高速化手法を検討しているグレイコード、NTT は、30 年以上前に考えられたものであるが、従来はこのような手法をあえて適用する事例というのはあまりなかった。しかし、半導体の進歩により、従来は非現実的と考えられていた今回のシステムのような総当たりの演算が可能になり、回路の高速化・効率というものを再度考える必要が出てきた。また、LSI が大容量化・高速化したため、従来はあまり考慮していなかった消費電力・放熱といった点も大きな問題となっている。このような点からも、これらのアルゴリズム・手法を再検討することは意味があるものと考えられる。

本システムは基本設計が終了し、現在評価用回路の開発を行っている。今後、実機を用いて実際の信号処理による性能評価等を行う予定である。また、今後、さらなる回路の高速化・高効率化を行いたいと考えている。

参考文献

- [1] 大島, 他, “GPS 受信機のノンアシスト高感度信号処理方式,” 2004 信学ソ大, B-2-17,2004-9.
- [2] 日本測地学会編, “GPS-人工衛星による精密測位システム-”, 1989.
- [3] Ramesh C.A.and C.Sidney Burrus : “Number Theoretic Transforms to Implement Fast Digital Convolution”,Proceeding of the IEEE, Vol.63,No.4,pp550-560,1975.
- [4] 石川 裕, 高橋 大介, 朴 泰祐, 佐藤 三久, : “Itanium プロセッサによる SCORE クラスタ構築に関する検討”, 情報処理学会研究報告 2002-HPC-92, pp.1-6, 2002.