

ICCAD-87 概要報告

井上隆秀
ソニー（株）半導体事業本部設計技術部

今年で第5回となったICCAD-87は、87年11月9～12日に掛けて、米国カリフォルニア州サンタクララのコンベンションセンターで行なわれた。今年も、世界各国から投稿された440件のうちから選ばれた117件の論文発表の他、2つのパネル、4件のチュートリアルと1つのワークショップが組まれた。一方参加者は昨年のおよそ20%増しの1314人となり、日本からの参加も52人を数え全体に盛況であった。ここでは各発表論文の内容にふみ込むことはせず、今年度以降投稿されたり、又参加を希望される方への参考となることを中心に概要を報告する。

ICCAD-87 Review

Takahide Inoue

CAD Department Semiconductor Group SONY
4-14-1 Asahicho Atsugishi Kanagawa
243 Japan

This is a short review of the ICCAD-87 held in Santa Clara CA, U.S.A. in the last November. The conference consists of one day educational session and three days of technical presentation sessions running in three parallels. There were 117 presentations, 2 panel sessions respectively.

1. ICCAD-87の構成

ICCADは月曜日から木曜迄で4日間開催されているが、第1日目は全日 Tutorial dayとして、CAD技術者向けに新しい技術動向を解説するのが慣例となっている。朝9時から午後4時頃迄約6時間、初学者向けのイントロダクションから、最新研究分野のさわり迄を効率良く学ばせてくれる。当該テーマの先端を追う研究者にとっては、いささかも足りない点もあるが、多くの参考文献が紹介されることもあり、知識を整理し系統立てる助けになる。またこれからその分野を学ぼうとする人達には大変重宝な場である。会場が狭く75人~120人程度しか入れないこともあり、毎年積み残しが出るので人気の高いチュートリアルに出席を希望される方は、あらかじめプログラムに組込まれている参加申し込み書を用いて予約しておくのが確実である。

今年 は 下記 4 件 の チュートリアル が 組まれ それぞれ 好評 で あった。

- ① "Introduction to Circuit Simulation"
Jacob White氏 MIT
- ② "AI Application for TEST Generation"
Narinder Singh氏 Stanford Univ.
Mark Shirley氏 MIT
- ③ "Logic Synthesis"
Jeffrey R.Fox氏 SILC Technologies, Inc
- ④ "VHDL"
Rick Miller氏 AFWAL/AADE-3

なお同時並行して、設計記述言語であるEDIFのワークショップも開催された。

論文発表は、火曜日朝から木曜午後迄の3時間3セッション並行で延37セッション119件が行なわれた。

論文は、あらかじめシミュレーション、テスト、レイアウト、システムの4分野に分けて選択されており、セッション構成も、同一分野の発表が出来る丈重ならない様配慮されている。表1にセッション構成を示す。

なお第2日目の夕食後2件のパネルディスカッションが行われた。

i) "Mixed Analog/Digital Simulation"

ii) "Simulated Annealing"

前者では、アナログ/デジタル混在シミュレーションの問題点が話されたが要約すると"アナログの精度とデジタルの速度"を期待する混在シミュレーションがともすると"アナログの速度とデジタルの精度"しか得られない結果を招くことがあり、主として信頼性の点で広く実用されるに至っていないとの認識であった。その多くの原因がモデル選択の不適切さにあることが指摘され、混在シミュレータ使用上の難しさが話題となった。

ICCAD-87 AT A GLANCE											
Monday, November 9						Tuesday, November 10					
7:00	CC Ballrm E	CC Ballrm D	CC Ballrm F	CC Ballrm H	CC Ballrm S&C	CC Ballrooms S&D	CC Ballrooms F&H	CC Ballrooms S&C			
7:30	CONTINENTAL BREAKFAST for hotel attendees (DT Ballrooms)					CONTINENTAL BREAKFAST (DT Ballroom) and SPEAKER'S BREAKFAST (DT Arizona Room)					
8:30	Tutorial & Workshop Registration (DT Hotel - Second Floor)					1A	1B	1C			
9:00	Intro to Circuit Simulation	AI Applications for Test Generation	Logic Synthesis	VHDL	EDIF Workshop	Fault Simulation	Control & Finite State Machine Design	Integrated Circuit Layout			
9:30						Coffee Break (CC Rooms A & C)					
10:00	Coffee Break (CC Rooms A & C)					2A	2B	2C			
11:00	Cont.	Cont.	Cont.	Cont.	Cont.	Timing Analysis	Logic Synthesis Algorithms	Block Placement			
11:30						LUNCH (DT Ballroom & CC Rooms A & C)					
12:30	LUNCH (DT Ballroom)					LUNCH (DT Ballroom & CC Rooms A & C)					
1:30						3A	3B	3C			
2:00	Cont.	Cont.	Cont.	Cont.	Cont.	Circuit/Timing Simulation	Logic Synthesis Systems	Connection for Integrated Circuit Design			
2:30						Coffee Break (CC Rooms A&C)					
3:00	Coffee Break (CC Rooms A&C)										
3:30	Cont.	Cont.	Cont.	Cont.	Cont.	Coffee Break (CC Rooms A & C)					
4:00						4A	4B	4C			
4:30						Design for Testability	Design Representation & Management I	Module Generation I			
5:30											
6:00											
6:30											
7:00											
7:30	WELCOMING COCKTAIL PARTY for all conference attendees (DT Ballroom)					Panel 1 in Simulated Annealing Process for CAD?	Panel 2 Mixed Digital/Analog Simulation: Is CMOS & CMOS				
8:00						COCKTAIL PARTY (DT Ballroom)					
8:30											
9:00											
9:30											
10:00											
10:30											

DT = Doubletree Hotel CC = Convention Center

ICCAD-87 AT A GLANCE											
Wednesday, November 11					Thursday, November 12						
7:00	CC Ballrooms S&D	CC Ballrooms F&H	CC Ballrooms S&C								
7:30	CONTINENTAL BREAKFAST (DT Ballroom) and SPEAKER'S BREAKFAST (DT Arizona Room)					CONTINENTAL BREAKFAST (DT Ballroom) and SPEAKER'S BREAKFAST (DT Arizona Room)					
8:00						5A	5B	5C	9A	9B	9C
8:30	Planning and Estimation for Placement	MOSFET Modeling	Design Representation & Management II	Routing	Digital Simulation	Techniques for System Verification					
9:00						Coffee Break (CC Rooms A & C)					
9:30						Coffee Break (CC Rooms A & C)					
10:00						Coffee Break (CC Rooms A & C)					
10:30						Coffee Break (CC Rooms A & C)					
11:00	6A Yield Reliability Enhancement	6B Modeling VLSI Technology	6C High-Level Synthesis	Coffee Break (CC Rooms A & C)							
11:30	10A Module Generation II	10B Simulation on Processors or Arrays	10C New Techniques for Circuit Design								
12:00						LUNCH (DT Ballroom & CC Rooms A & C)					
12:30						LUNCH (DT Ballroom & CC Rooms A & C)					
1:00						LUNCH (DT Ballroom & CC Rooms A & C)					
1:30						LUNCH (DT Ballroom & CC Rooms A & C)					
2:00	7A Automatic Test Pattern Generation	7B Layout Extraction and Verification	7C High-Level Issues in Logic Synthesis	11A Placement Techniques	11B Hardware-Accelerated Simulation	11C Analog and DSP Synthesis Tools					
2:30						Coffee Break (CC Rooms A & C)					
3:00						Coffee Break (CC Rooms A & C)					
3:30						Coffee Break (CC Rooms A & C)					
4:00						Coffee Break (CC Rooms A & C)					
4:30	8A Built-in Self Test	8B Specialized Processors for Floorplanning & Placement	8C Parallel Circuit Simulation	12A Floorplanning	12B Application Specific Analysis						
5:00						BANQUET (CC Grand Ballroom ACEG)					
5:30											
6:00											
6:30											
7:00											
7:30											
8:00											
8:30											
9:00											
9:30											
10:00											
10:30											

2. 論文投稿状況

1987年は総計440件の投稿があった。ちなみに85, 86年はそれぞれ242, 326件であり年率約35%で増加している。

440件の内分けをカテゴリー別に図1, 国別に図2, 3に示す。一方440件中62%を大学が占めたが, 投稿数の多かった機関を図4に示す。

ICCAD87 : 440 Papers Submitted ICCAD87 : 440 Papers Submitted

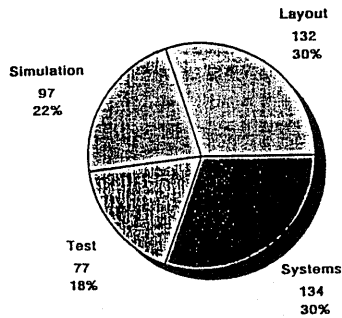


図1

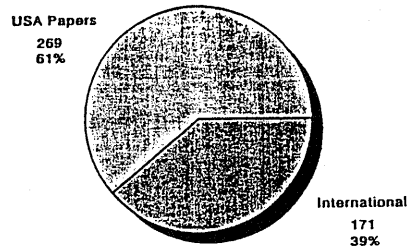


図2

ICCAD87: 171 International Papers (39%) ICCAD87: Organization Breakdown
440 Papers (62% from Universities)

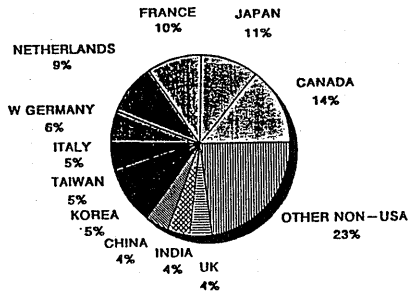


図3

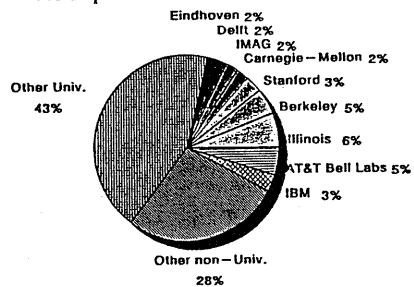


図4

これらの結果をふまえ, 88年度は分野分けを従来の4から6に増やし予想される投稿数の増加に対応することになっている。新しい6分野は

- a) シミュレーション b) テスト c) レイアウト
- d) レイアウトベリフィケーション e) ロジックシンセシス
- f) データベース / システム

例年4月末頃が投稿締切であるが、その前後の応募状況を図5に示す。
88年度は締切日を極めて厳格に守ることになっており、余裕を持った投稿準備が必要である。

表2にICCAD-88のCall for Paper(予告)を示すが、年々増加する投稿論文を適格に審査するため、投稿時には、決められた語数を守るなど初歩的な点から、発表内容の新規性、既知手法に対する優位性等を“実用的な”問題に即して説明する必要がある。ちなみに87年度の採録率は約27%であり88年度はさらに厳しくなる可能性が大きい。

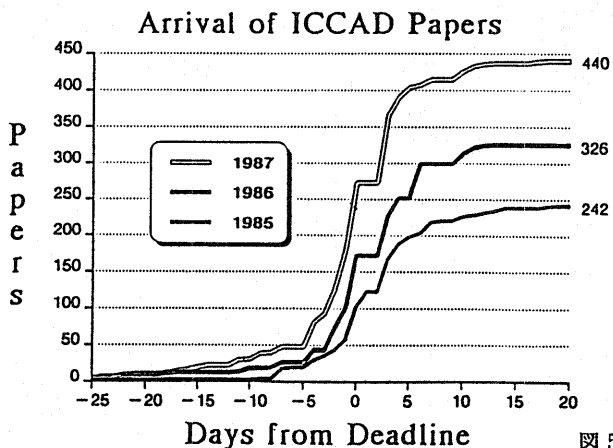


図5


3. Conferenceへの出席者

出席者	;	1314人
U. S.	;	1150人
Non U. S.	;	164人
(Japan	;	52人)
Students	;	100人

4. その他

ICCAD-87 運営に当たり、日本からProgram committee memberとして、NTT須藤、早稲田大学大附、日立小沢、日電後藤の諸氏が参加され又、Executive committeeにはソニー井上が参加した。

ICCAD-88では、Executive committee memberとして早稲田大学大附氏が参加される他、各Program committeeにも日本からの参加が決まっており、Conferenceへの出席者数はもとより論文の投稿、採録数でも我国の一層のContributionが期待されている。



**IEEE
INTERNATIONAL
CONFERENCE ON
COMPUTER-AIDED
DESIGN**

ICCAD-88

sponsored by
IEEE CIRCUITS AND SYSTEMS SOCIETY
COMPUTER SOCIETY OF THE IEEE

A CONFERENCE FOR THE
EE CAD PROFESSIONAL

予 定

NOVEMBER 7-10, 1988
SANTA CLARA, CA

CALL FOR PAPERS

The 1988 INTERNATIONAL CONFERENCE ON COMPUTER-AIDED DESIGN will be held NOVEMBER 7 - 10, 1988. The Conference is oriented towards Electrical Engineering CAD professionals, concentrating on CAD for Electronic Circuit Design.

AREAS OF INTEREST

Original technical papers on (but not limited to) the following topics are invited:

- 1) **SIMULATION:** Functional, Logic, Timing, Circuit, Device and Process Simulation, Modeling.
- 2) **LAYOUT:** Placement, Routing, Floorplanning, Interactive and Symbolic Layout.
- 3) **LAYOUT VERIFICATION/EXTRACTION:** Circuit Extraction/Verification, Design Rule Checking.
- 4) **TEST:** Design for Testability, Test Pattern Generation, Fault Simulation, Built-in Test.
- 5) **DESIGN SYNTHESIS:** Register-Level and Logic Synthesis, Silicon Compilation, Formal Verification.
- 6) **DATA BASE/CAD SYSTEMS:** Expert/AI Systems, Tool Integration, Data Base Management, Hardware Acceleration, CAD Systems.

All papers should be suitable for a 25-minute presentation, and must not have been previously published.

AUTHOR INFORMATION

Authors should submit 12 COPIES of both a one-paragraph abstract and a more detailed description not to exceed 1500 words or a full-length conference paper (four pages in the Digest). Excessively long submissions will be returned to the authors.

FORMAT:

The ONE-PARAGRAPH ABSTRACT, typed on one separate page, should clearly and precisely state what is new and point out the significant results. Succinctness is required since this paragraph may be included in the Advance Program.

GENERAL CHAIRPERSON

Al Jimenez
Mentor Graphics Corp.
1940 Zanker Road
San Jose, CA 95112
(408) 436-1500

PROGRAM CHAIRPERSON

Andrzej J. Strojwas
ECE Department
Carnegie Mellon University
Pittsburgh, PA 15213
(412) 268-3530

PUBLICATIONS CHAIRPERSON

Alberto Sangiovanni-Vincentelli
Department of EE and CS
University of California, Berkeley
Berkeley, CA 94720
(415) 642-4882

In the 1500 WORD OR FULL-LENGTH SUBMISSION, the author must objectively address why the proposed contribution is superior to prior work or what the significance of the contribution is, if breaking new ground. Demonstration of superiority in algorithms and strategies with heuristics is required through a description of the programming implementation and application to "real" problems. Additional mathematical proofs are welcome. The contribution should address an area of current technical interest to the CAD professional. A clear description of the new contribution, status of the work and significant examples and results should be given. References, figures and tables are not counted as part of the 1500 words.

COVER PAGE REQUIREMENTS:

Submissions should include, on the cover page: the title of the paper; the category which most closely matches the paper's content (see Areas of Interest); the full name, complete return address, telephone number and affiliation of each author; and clear identification of the individual to whom all communications should be addressed. In giving your return address, please consider that the communications for paper acceptance and mailing of the author's kit occur in the month of July.

AUTHOR'S SCHEDULE

Deadline for submissions:	April 29, 1988
Notification of acceptance:	June 30, 1988
Deadline for final version:	August 12, 1988

SEND TO:

ICCAD-88 Secretary
Electrical and Computer Engineering Department
Carnegie Mellon University
Pittsburgh, PA 15213
Telephone: (412) 268-3546.