

プリント基板自動配置への知識利用

大岩陽子 吉村宏之 土田雅之 植村博一 青江秀雄
松下電器産業株式会社 情報システム研究所

従来、プリント基板自動配置は部品や信号線の特徴を無視した画一的な評価方法で行われてきた。このような手法では、回路の果たすべき機能を実現しにくいばかりでなく、基板の一部に部品や配線が集中する結果となり実用に耐えなかった。そこでこれらの問題点を解決するため、設計者のもつノウハウを予め知識ベースとして構築し、AI的手法を用いこれを利用した配置手法を提案する。本手法により、回路の電気的な性質を把握しながら、部品の形状や自動挿入基準まで考慮し、さらに配線手法まで考えた部品配置が自動的に行える。パソコンなどのデジタル基板を例に、本手法の説明と従来手法との比較・評価を行う。また、基板上の領域に対するデータ構造についても新しい構造の提案を行う。

Knowledge-Based Printed Wiring Board Placement

Youko Ohiwa, Hiroyuki Yoshimura, Masayuki Tsuchida, Hirokazu Uemura, Hideo Aoe
Information Systems Research Laboratory,
Matsushita Electric Industrial Co., Ltd.
3-15 Yagumonakamachi, Moriguchi, Osaka 570 JAPAN

This paper reports on a knowledge-based placement technique applied to the printed wiring board (PWB) designing.

The proposed AI based PWB design technique is constructed on the knowledge-base acquired from experts who put more stresses on the function of parts and signal flows, and thus the parts placement based on the circuit function and signal flow, paying adequate considerations on the parts form, design criteria, suitable routing, can be carried out automatically.

The operation of this technique is exemplified by a digital circuit board for the personal computer for the comparative evaluation.

1. はじめに

プリント基板の小型化・高密度化及び製造期間の短縮にともない、自動レイアウトの必要性がますます高まっている。これまでに、様々な自動配置アルゴリズムが研究・開発されてきた。(2)(3)しかし実用にいたっているものは、ほとんどないのが現状である。その理由として、次の点が挙げられる。

- (1) どの部品も機能や形状に関係なく画一的に扱っている。
- (2) 部品間の接続関係を画一的に表現している。
- (3) 一般的な方法では、部品間の接続の強さのみに注目し接続の強いものは近くに配置する、または、配線長が短くなるようにするという評価しかしていない。

以上3点より、回路の果たすべき機能を実現しにくいばかりでなく、基板の一部に部品や配線が集中してしまうという結果になる。そのため、自動配置は利用されないか、利用されたとしても単に参考にされるぐらいで熟練した設計者が配置を行っているのが実状である。このような問題を解決するため、人(熟練した設計者)のもつ配置ノウハウを知識ベース(以下KSと略す)として構築し、この知識ベースを元にAI的手法により部品を配置していく知的CADシステムESPAR(Expert System of Placement And Routing)を開発した。

2. システムの概要

2.1 システムの位置づけ

本システムは、プリント基板設計における配置・配線を自動化することを主目的としている。また、利用者としては回路設計者を想定しており、このシステムを利用することにより基板設計の専門家がいらなくても、電気的な機能を把握しながらそれにあったレイアウトを自動的にを行うことを、目標としている。

2.2 システムの構成

本システムの構成を、図1に示す。

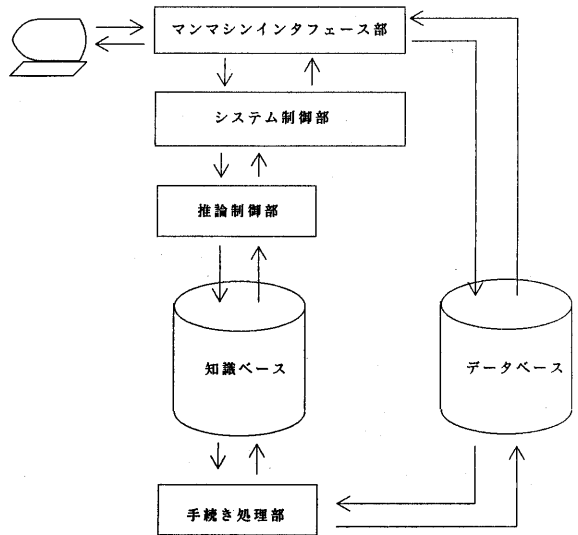


図1 システム構成図

D/B部は、これまでのCADシステムと同様であり、配置すべき部品の情報や接続情報などが格納されている。しかし、部品の機能や信号線の性質が識別できるような構造であることが従来のD/Bからさらに改良が望まれる。

また、これまでのシステムと大きく異なる点は、知識ベース部であり、ここに設計ノウハウなどが格納される。この知識ベース部は他の部分から独立しており、知識ベースに対する知識の追加・修正は他の部分に影響を及ぼさない。従って、この部分を追加・修正することは自由であり、この部分の追加・修正で種々の基板や基板の変化に対応することができる。

3. 知識とKSの構造

3.1 知識の種類

回路設計者および基板設計者から獲得した知識は表1のようなものであった。表1に示した通り大きく4種類の知識に分類できる。この4種類のKSの中では電気的性質よりくる知識が主となり、配置する部品の順番を決めたり配置すべき位置の大体の位置を決定すると考えられる。そして、配線効率をあげるための知識や、トポロジーに関する

- (1) 電氣的性質よりくる知識
- (a) ノイズのりやすい信号線とノイズを出し易い信号線は離す
 - (b) クロック信号など高周波の信号線で接続する部品は近くに配置する
 - (c) 配線パターンを描る必要のある部品は、並べて配置する
 - (d) pull-up pull-down の抵抗は、接続する I C の近くに配置する
 - (e) アドレスバスやデータバスの流れを考慮して配置する
 - (f) コネクタに接続する部品はコネクタの近くに配置する
 - (g) 放熱のするものはファンの近くに配置する
- (2) 配線効率をあげるための知識
- (a) Q F P の配置角度に注意する
 - (b) Q F P や表面実装部品でピン間の小さい部品のまわりは、他の部品をあまりつめて配置しない
 - (c) Q F P に接続する部品の Q F P と位置関係に注意する
 - (d) 水晶発信子などべたグラウンドの部品は基板の端の方に配置する
 - (e) 表面実装部品と貫通部品とが混在する基板では、貫通部品は基板の端の方に配置する
 - (f) 同じ大きさの部品はなるべく並べて配置する
 - (g) 部品はなるべく格子状に配置する
- (3) トポロジーに関する知識
- (a) 部品の配置角度を変更することにより、基板内に配置できるようにする
 - (b) 同じ大きさの部品はなるべく並べる
 - (c) 密接に接続する部品はなるべく近づけて配置し、無駄なエリアをなくす
- (4) 設計基準（実装）に関する知識
- (a) 部品間隔
 - (b) 高さ制限
 - (c) 実装面の制約

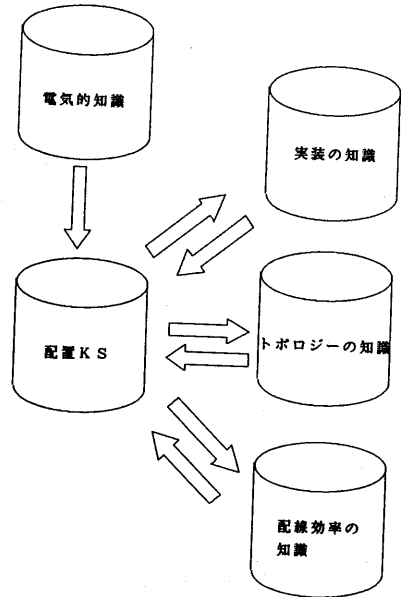


図2 KSの構造

表1 配置のための知識例

る知識によりこの位置を微修正し、最終的に設計基準より本当にそこに配置しても良いかチェックする。

3. 2 KSの構造

本システムでは3. 1で示した4種類の各知識に対応したKSと、さらに位置を決定するための制御を行う配置KSを構築した。これら5つのKSの関係は図2のようになる。

また、KSを制御するシェルはわれわれが独自に開発した Ceishell⁽⁴⁾を用いる。その表現は、

(CPU 選択)

→

(CPU 配置) !

のようにルール型であり、矢印 → の左側に記述されている条件に合えば右側の実行部に移る。

CADのそのものに必要なデータ量が大きく、処理の負荷も高いので、シェルには多機能のものよりも最小限の機能で軽いシェルが必要であり、Ceishellを開発した。

4. 配置処理の流れ

4. 1 配置処理全体の流れ

現状のシステムでは、回路図にかかれた情報を1つ残らず獲得するのは困難である。中でも、人が視覚的に把握するような情報はD/Bに取り込むことはむずかしい。例えば、人は接続しているという意味では同じであっても特に近くに配置したい部品は、回路図上でも近くに描く。また、機能に応じて回路図を何枚かにわけて描く。これらの情報を自動配置に取り込むため、まず回路を機能ブロックに分類し、そのブロックに属する部品の情報とそのブロックの基板上の位置を予めD/Bに設定する。その他配置格子などを設定後、自動配置に移る。

4. 2 自動配置部の流れ

自動配置では、設計者から集めたノウハウより次の4種類のフェーズに分けて配置を行う。

(1) コネクタ接続部品配置フェーズ

一般に、プリント基板では他の基板や機器との

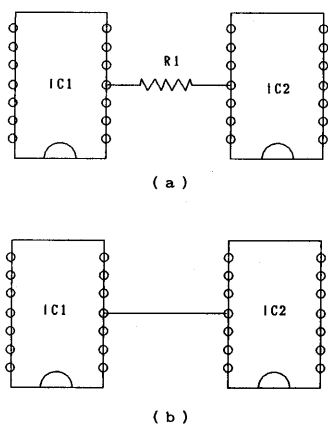


図3 ICと抵抗

インターフェース上、コネクタは予め位置が設定されている。また、信号線の性質からもコネクタに接続する信号線はノイズが発生し易い。そこで、コネクタに接続する部品に注目し、これらをできるだけ接続するコネクタの近くに整列するように配置し、次のフェーズへの足がかりとする。

(2) 束線接続部品配置フェーズ

デジタル回路においては、データベースやアドレスバスの流れが信号線の流れを支配すると考えられる。また、CPU・メモリ・I/Oゲートといった回路の核となる部品もこれらの束線に接続し、それらの流れから位置が決定される。そこでこのフェーズでは、ブロックでなく基板全体に注目しかつ束線の流れを考慮し、CPU・メモリ・I/Oゲートとこれらの束線に接続するバッファなどの配置を行う。ところで、CPU・I/Oゲートはコネクタとの接続が一般的に強い。そこで原則としてこれらの部品は(1)のコネクタ接続部品配置フェーズで配置されているものとする。また、位置決定に際しては、これらの部品がブロック内配置の核となることを考え単純に互いに接続する部品を近くに配置するという方法はとらず、後の配置を考えて余裕をもって配置する。

(3) IC配置フェーズ

(1)(2)で配置されなかったICを対象とし、ブロック単位に配置を行う。次のディスクリート部品配置フェーズとわけているのは、部品の性質よ

り考えてICの方が機能が大きいということと、部品の形状を考えてもICの方が大きく先に配置した方が良いと考えられるからである。このとき、図3(a)のようにICのピン間に抵抗などの部品が信号線を安定させるためなどに接続されている場合がある。このような場合、従来の手法ではこのディスクリート部品によりICのピン間の接続が切断され、そのためICの配置の際に的確な接続情報が得られなかった。そこで、このフェーズでは、一時的に前記のような回路部分のディスクリート部品を削除し、両側のピンを接続したような状態(図3(b))の接続情報を作成する。そしてこれに基づいてブロック内のみに注目し配置位置を決定する。

(4) ディスクリート部品配置フェーズ

最後にディスクリート部品の配置を行う。ここでは、ブロックに注目し、ICに接続する場合は接続するICのピンのいずれかの近くに配置する。

以上4つのフェーズ内は、ユーザに指定されたブロックの順に配置を行う。

また、選択・位置決定の手法がそれぞれ異なるので、電気的性質のKSはさらにこの4つの種類のKSに分類できる。

5. 配置位置決定手法

先にも述べた通り、様々な知識より配置すべき位置の条件がだされる。ところで、電気的性質よりくる配置位置決定条件は、“Aという部品の(条件B)”という表現がほとんどである。(条件B)に当たる部分としては、“近く”とか“並べて”といったものが考えられる。そこで、これらの条件を図4に示すように、“Aという部品”に該当する部品の占める位置と“(条件B)”という条件に該当する部分を配置条件テーブル(図4)に書き込む。最終的な位置決定は、次の要領で行う。(図5参照)

- [1] 条件に示されたエリアをすべて含む最小の四角形エリアAを考える。
- [2] Aの中にある配置可能領域を検索する。
- [3] 配置可能エリアの中から条件エリアに最もあうものを配置エリアとして選択する。こ

基準エリアの占める領域の座標				条件 (近く並べて離してなど)	基準エリアからの方向 (上下左右)
最小 X 座標	最小 Y 座標	最大 X 座標	最大 Y 座標		

図4 配置条件テーブル

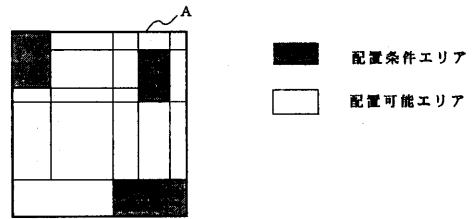
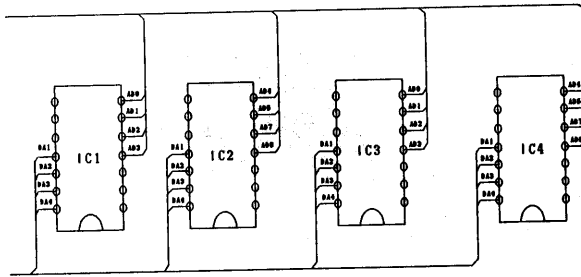
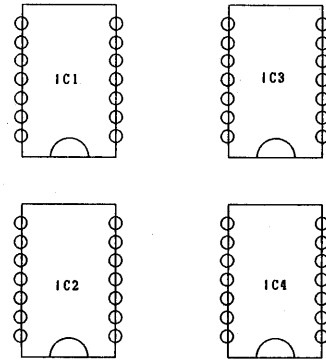


図5 配置エリア



(a) 回路図

図6 メモリ回路



(b) 相対配置図

のときの評価基準としては、各配置基準エリアとのマンハッタン距離を考える。
 以上のようにして各部品の配置位置を決定する。
 ところで、本システムでの配置の特徴の1つとして、BOX配置をあげることができる。メモリやバッファという2種類の部品に対しては、1つ1つの部品を直接基板内に配置していくのではなく、これらの部品が束線で接続されるという回路常識を基に予め部品間の相対位置を設定し、それらの部品をまとめて1つの部品のように扱い基板内に配置していく。また、コネクタに接続するディスクリート部品についても、予め接続するピンの順番に整列したような相対位置を決定し基板内に配置する。次にメモリ・バッファの相対位置の決定方法を示す。

[1] 注目しているメモリまたはバッファ（以下メモリで代表する）と同じ品番であり、かつ2種類以上の同じ束線で接続する部品（図7(a)の様な接続関係の部品）をすべて選

択する。

[2] [1] で選択した部品に対し、束線を形成する同じ信号線で接続する部品は横に並べ、同じ束線を形成するが信号線が異なるものは縦に並べる。例えば図7(a)の回路において、IC1とIC3（IC2とIC4）は束線AD、DA両方の信号線がすべて同じであるが、IC1とIC2（IC4）はDAに関しては同じであるがADに関しては信号線が異なる。そのため、この4つのICの相対位置は(b)のようになる。

以上、[1][2]の手順でメモリに対し相対位置関係を設定後、これらの占める領域をその大きさとして、またこれらの部品から出る信号線を接続する信号線とする部品を考え、それを基板内に配置し、その後相対位置に従い各部品の位置を決定する。但し、配置したい領域にはじめに設定した相対関係で配置できるような大きさや形状の配置可能エリアがない場合には、これらの相対位置関

係を修正しながら配置する。このような手法をとることにより、メモリ配線という配線手法の効果をより期待できるとともに、メモリに接続する他の部品の位置を決定する際に、メモリとの接続関係が必要以上に重要と考えられるという現象を防ぐことができる。

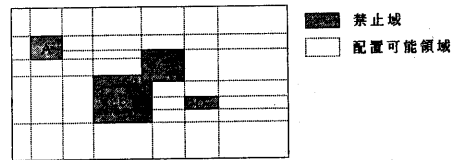
6. エリア管理

これまでの自動配置処理では、基板をある大きさのロットに分割し、その1つ々のロットに1つの部品を割り当て位置を決定するという手法がよく採用された。この手法では、昨今の部品の形状の多様化や基板の高密度化に適応しにくい。また、ロットを利用しない方法としては禁止域を管理するか⁽⁵⁾最大配置可能エリアのみを管理するか⁽⁶⁾などの手法があった。ところが、禁止域を管理する方法では、部品の配置処理では配置可能エリアを求めることが主とした処理であることを考えると負荷が大きく、また最大配置可能エリアのみを管理する方法では、1つの部品を配置したときに発生する処理が多くなる。そこで本システムでは、新しい手法を開発した。

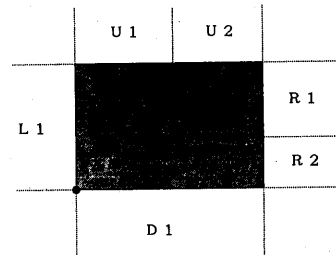
本手法では、

- ・禁止域及び基板形状は水平垂直の四角形に限定する。
- ・禁止域分割されない。
- ・禁止域を重ねてもよい。
- ・禁止域の境界は配置可能領域を分割するが、禁止域を分割することはできない。
- ・各エリアの左下の点をそのエリアの基準点とする。

以上5点を原則として、基板を区切っていく。例えば図7において、エリアA・B・C・Dは禁止域であり、それぞれのエリアの辺が延長されて配置可能エリアを分割している。ところがエリアBとCの重なっている部分に関しては、延長する方向が互いに禁止域であるため分割できない。また、エリアDの左方向に延長した分割線は禁止域Bにぶつかりそこで終了している。1つのエリアのとしては、禁止域1つまたは分割された最小の配置可能エリアを考える。



(a)



(b)

図7 エリア管理

各エリアを表すデータとしては、基準点の座標とその隣接するエリアへのポイント(図7(b)の場合、右のエリア・R1、上のエリア・U2、左のエリア・L1、下のエリア・D1)と禁止域か配置可能領域かを識別するためのフラグの以上3項目をもっているだけでよい。これらデータのみで各エリアの示す領域の位置や大きさだけでなく、連続する配置可能エリアを合成することにより大きな配置可能エリアを得ることができる。

[位置]

禁止域の場合

もとの禁止域のデータを参照

配置可能エリアの場合

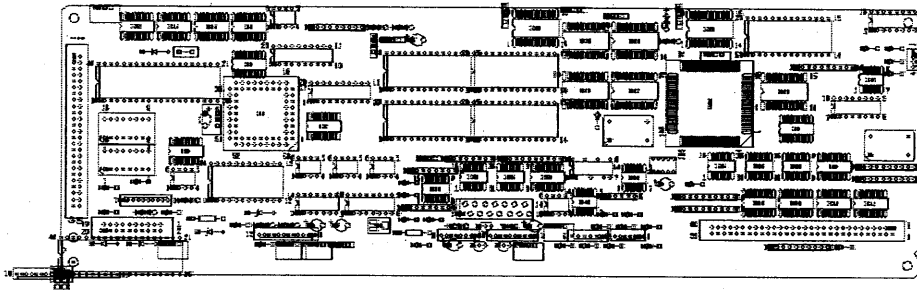
最小XY座標: 基準点の座標

最大X座標 : 右のエリアの基準X座標

最大Y座標 : 上のエリアの基準Y座標

[最大配置可能領域]

- (1) 最大配置可能エリアを求めたい領域内の配置可能エリアを求める。
- (2) (1)で求めた配置可能エリアで、最大配置可能エリアの左下のエリアとなるものを求める。つまり、左と下の隣接するエリアが禁止域かもしくは指定領域外になるもの。
- (3) (2)で求めたエリアを基準に、上右の両方向



実施例

に禁止域か指定領域外に達するまで連続する配置可能領域を求める。

(4) (3)でもとめたエリアを囲む最小のエリアが最大配置可能領域となっている。

(5) (3)、(4)の操作を(2)で求めた全領域について繰り返す。

この手法の長所は、

- (a) 様々な大きさの部品に適応が容易
- (b) 配置可能エリアを得るのが容易
- (c) ある点や領域を基準に、その近くに配置されている部品の検索が容易
- (d) エリア情報より、部品の配置状態を把握し易い

など、特に知識を用いた配置処理に適していると考えられる。

7. 評価

以上の手法を用いて配置した結果と、従来の手法により配置した結果を比較した。配置状態などの面から次のような利点があげられる。

(1) 機能ブロックが実現し易い。

コネクタ接続部品配置フェーズと束線接続部品配置フェーズである程度の機能分類ができる

ため、従来の手法のように細かいブロック分割を指示しなくても自動的に機能ブロックに分割される。

(2) 部品の機能を考えた配置ができた。

(3) 信号線の性質を考えた配置ができた。

- ・BOX配置により、配線の特徴を生かした配置ができた。

- ・束線の流れを考えた配置ができた。

- ・コネクタに接続する部品はできる限りコネクタの近くに配置する。”などの常識的知識をいれることにより、従来、信号線の重みといったもので人が定義しなければならなかった項目も自動的に配慮できる。また、同じ信号線でも接続する部品により重みを自動的に変えて配置できた。

8. 今後の課題

人は時には実際に配線しながら、一度配置した部品をずらしたりしながら配置を行う。基板の高密度化にともない、このような手法は自動配置においても必要になると考えられるので取り入れて行きたい。

また、試行はデジタル基板に対して行ったが、KSは他のサブシステムより独立しているので、

K Sを入れ換えるだけで他の種類の基板（例えばアナログ基板など）にも適応できると考えられる。これらの基板に対しても、評価を行っていききたい。

さらに、こういった自動配置を行うには回路図の情報を如何に取り込むかが一番の問題である。例えば、信号線の特徴（周波数の高い信号線である、ノイズがのりやすい等）は部品の機能的な種類でなく部品そのものの性質による。このようなところまで考慮した配置を行うためには、知識処理部分だけでなくD/Bの構造等も改良する必要がある。また、回路図情報とのインターフェースを如何にとるかが重要になる。

9. 参考文献

- (1) 阪本清美, 大岩陽子, 土田雅之, 吉村宏之, 植村博一, 青江秀雄: "プリント基板自動配置エキスパートシステム E S P A R," 情報処理学会第37回全国大会, 1988, pp.1160-1161
- (2) M. Hanan, P. K. Wolff, Sr., and B. J. Agule: "A Study of Placement Techniques," Journal of Design Automation and Fault-Tolerant Computing, vol.1, no.1, October 1976, pp.28-61
- (3) B. T. Preas, and P. G. Karger: "Automatic Placement A Review of Current Techniques," Proceedings of the 23rd Design Automation Conference, 1986, pp.622-629
- (4) 吉村宏之, 土田雅之, 阪本清美, 大岩陽子, 植村博一, 青江秀雄: "C言語埋め込み型エキスパートシェル C e i s h e l l," 情報処理学会第37回全国大会, 1988, pp.1226-1227
- (5) U. Lauther: "4-Dimensional Binary Search Trees as a means to speed up associative searches in design rule verification of integrated circuits," Journal of Design Automation and Fault-Tolerant Computing, 2, 3, July 1978, pp.241-247
- (6) V. Jayakumar: "A Data Structure For Interactive Placement Of Rectangular Objects," Proceedings of the 17th Design Automation Conference, 1980, pp.237-242