

ADEE・ジャパン'92報告

— 大学最先端CAD研究発表 —

佐藤政生

早稲田大学理工学部

1992年1月22日より25日まで、幕張メッセに於いて、ADEE・ジャパン'92が行われた。ADEE・ジャパンは年1回開催され、ICおよびプリント回路設計用CAD/CAEの展示やセミナーが行われる。本年、この展示の中で、日本で初の試みとして、主に日本の大学で開発されたCADツールのデモンストレーションや研究発表がなされた。本稿では、この模様を報告する。

Report on ADEE Japan '92

- University Activities on Advanced CAD -

Masao Sato

Department of Electronics and Communication Engineering

Waseda University

3-4-1 Okubo, Shinjuku, Tokyo 169, Japan

ADEE Japn '92 was held at Makuhari Messe from January 22 through January 25. The ADEE Japan has been held annually and consists of exhibition of CAD/CAE for IC and PCB, and related seminars. At the exhibition of ADEE Japan '92, advanced CAD tools and reserches developed in universities of Japan Korea were demonstrated. It was the first time to show such demonstration of university CAD tools to about 1,000 people in Japan. The demonstration is reported in this paper.

1. 経緯

ADEEジャパン'92において、「大学最先端CAD研究発表」というタイトルで、大学におけるVLSICADに関する研究成果の展示、ならびに、開発されたソフトウェアのデモンストレーションが行われた。

ADEEとは、Automated Design and Engineering for Electronics の略で、電子・電気系（プリント板、IC）のCAE・CADの展示会である。第7回目になる今回は、1992年1月22日から25日まで幕張メッセにおいて開催された。同時に「インターネコン・ジャパン'92」（製造、実装技術関連）および「エレクトロテスト・ジャパン'92」（試験技術関連）が開催される関係で、参加者総数は10万人を超える展示会である。このような展示会に日本、そして韓国の大学から出展するという事は、これまではなかった。

電子情報通信学会や情報処理学会の全国大会などにおいてVLSICADではないが、大学で開発されたソフトのデモがなされたことはあったが、10万人もの参加者がくることはない。さらに、ADEEだけでも約17,967人の見学者があり、それらの人々がすべて電気系CADに興味を持っているということは、大学の研究活動を社会の人々に知っていただき、大学と社会の連携を緊密にするためにも、また、大学での研究に対する社会の反応を知り、研究へのいっそうの刺激とするためにも、大学人にとって実にエキサイティングな試みである。正確な人数はつかめないが、上記の見学者の内、1,000以上の人が大学CADの展示場を足をはこんだ。

この展示の話は、米国のVirginia大学のJ.Cohoon先生が、日本での大学のデモを1月あるいは、2月にやるなら、ACMのSIGDAより資金援助をするということを中央大学、薬山先生に申し出たことから始まっている。

SIGDA (Special Interest Group on Design Automation) とは、米国のACM (Association for Computing Machinery) という学会の分科会で、毎年6月に開催される電気・電子系の設計自動化に関する非常に盛大な学会で、CAD製品の展示も盛んな

“Design Automation Conference (DAC)” を共催している。その他に、ニューズレターの発行やDACでの大学ブースの後援、CADアルゴリズム評価に用いられるベンチマークデータの維持・管理・電子系CADに関するもう一つの有名な学会ICCAD (Int.Conf. on CAD) の協賛（今年からは共催の予定）など、設計自動化に関する種々の活動を行っている。

2. デモの概要

10大学、13研究室から15テーマのCADデモンストレーションならびに1テーマの研究報告があった。3台のワークステーションが用意され、この内2台を用いて並列にデモは行われた。各デモに対して、毎日40～50分の時間が割り当てられ、90×60cmのパネルと大型ディスプレイを利用して研究成果の報告がなされた。以下に各テーマの内容を述べる。

まず、高位レベルの設計（機能・理論設計）に関しては、東京工業大学の國技研究室から、デジタル信号処理プロセッサの最適処理手順を自動生成するシステムが、同大学の南谷研究室から、超高速プロセッサの実現に向けて、制御回路の動作仕様記述から非同期的回路を自動生成する手法が発表された。また、九州工業大学の笹尾研究室より、デモはないが、論理合成の際の最適化手法の1つとして重要なAND-E XOR論理式の最小化手法についてのパネル展示および資料配布があった。

機能・論理設計が終了するには、できた論理回路の検証が不可欠となるが、これに関しては、京都大学（現在、九州大学）の安浦研究室から、組み合わせ回路から機能情報を抽出するシステムのデモがあった。

東京大学の浅田研究室から遅延時間の最適化を考慮して、最適なトランジスタ回路とトランジスタサイズを自動的に決定する論理回路合成手法、ならびに非同期制御回路を自動合成するシステムの発表があった。また、京都大学の田丸・小野寺研究室より、アナログモジュール（CMOSオペアンプ）の自動生成システムの発表がなされた。さらに、大阪大学の白川研究室より、レイアウト記述言語を用いてモジュールのレイアウト生成の合理化を図るシステムの発表があった。

広島大学の吉田・若林研究室より、配線遅延を考慮

したフロアプランニング手法、韓国の KAIST (Korea Advanced Institute of Science and Technology) の Kyung 研究室からマクロセル方式 L S I のレイアウトシステムのデモがあった。

早稲田大学の大附・佐藤研究室は、アナログ素子用の配置手法、多層化に対応した配線手法、ならびに、レイアウトコンパクト化の手法に関するデモを行った。中央大学の築山研究室から概略配線と層割当てを同時に行う階層型多層概略配線手法が、大阪大学の白川研究室から詳細配線を並行に実行する多層配線システムが発表された。さらに、東京工業大学の梶谷研究室から、新しい概念であるレイアウト一括処理方式に基づいた Sea-of-Gates の自動配線手法、ならびにチャンネル配線手法の発表があった。

回路を最適に分割するための新しい手法が芝浦工業大学の上田研究室から提案された。

3. おわりに

以上のように、今回の展示ならびにデモは、それぞれ V L S I C A D における今日的な課題に取り組んだ興味深いものであった。多くの人々の注目を集め、激励ならびに前向きな批判を得ているので、大学はこの反応を考慮して今後の研究活動に役立ててゆくとよいだろう。

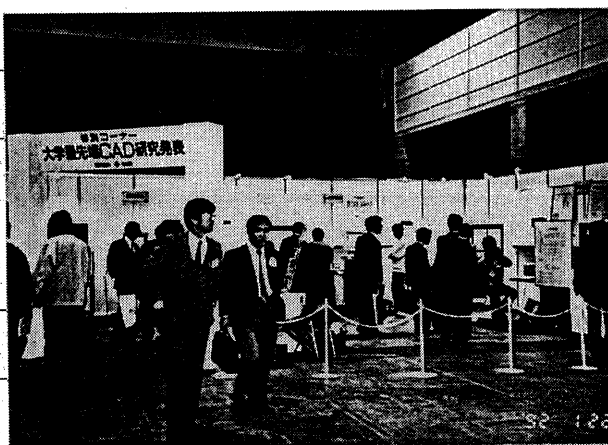
海外では、アメリカの D A C での展示会や、ドイツの Hanover Fair などにおいて、大学からの C A D 展示が盛んに行われている。日本でも、このような試みが定着し、今回のようなデモが来年以降も続けられることを希望する。

E W S の高性能化により、C A D ツールもその性能だけで評価される時代は去り、ヒューマンインターフェイスなどのシステム全体で評価されるようになる。その意味で、大学のデモには不十分な点も多々あるであろう。しかし、そのような点はこのようなデモ展示を継続していくことにより改善されていく可能性がある。さらに、V L S I の規模がますます増大していけば、いずれまた E W S の高性能化にのみ依存した C A D ツールの高速化は頭打ちになるであろうから、この大学デモで指向しているような C A D 手法を精練する試みが大きな意味を持つてくるものと考えている。

謝辞 「大学最先端 C A D 研究発表」企画を実現するにあたり、各大学、カーナースエクスポジションジヤパン (株)、(株)工業調査会、S I G D A、サンマイクロシステムズ (株) からの協力を得、取りまとめてくださるとともに、本報告の作成に協力してくださった中央大学、築山教授に深く感謝いたします。

展示会参加者数

	A D E E	インターフェース	エレクトロニクス
1月22日	4,053	14,614	4,046
23日	4,582	19,731	4,607
24日	5,621	24,993	6,253
25日	3,711	12,235	4,208
合計	17,967	71,573	19,114
総合計	108,654		



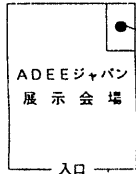
特別デモンストレーション「大学最先端CAD研究発表」

●場 所：ADEEジャパン展示会場内（下図参照）

◆国内10大学及びアメリカのCAD関係の学会「SIGDA」*が最新のEDA研究を特別にADEEジャパンにおいて発表します。当日は下記の団体が3台のワークステーション上で研究内容のデモンストレーションを行います。（パネル展示でもごらんになれます。）

主としてシンセシス		主としてレイアウト	
浅田 邦博	東京大学工学部電子工学科、助教授	上田 和宏	芝浦工業大学システム工学部電子情報システム学科、教授
<ul style="list-style-type: none"> ●遅延時間の最適化を考慮した論理回路合成 ●状態移表及び制御グラフからの非同期制御回路合成 		<ul style="list-style-type: none"> ●論理回路分割手法（AR分割法） 	
小野寺 秀俊	京都大学工学部電子工学科、助手	梶谷 洋司	東京工業大学工学部電気電子工学科、教授
<ul style="list-style-type: none"> ●OASICMOS オペアンプ自動設計システム 		<ul style="list-style-type: none"> ●Sea of Gateの配置配線アルゴリズム ●チャンネル配線 	
國枝 博昭	東京工業大学工学部電気電子工学科、助教授	佐藤 政生	早稲田大学理工学部電子通信学科、助教授
<ul style="list-style-type: none"> ●デジタル信号処理プロセッサのコード自動生成ツール 		<ul style="list-style-type: none"> ●配置、配線、コンパクションのCAD 	
南谷 崇	東京工業大学工学部電気電子工学科、教授	白川 功	大阪大学工学部情報システム工学科、教授
<ul style="list-style-type: none"> ●非同期式制御回路の論理合成（プロセス記述から論理回路ネットリストの生成） 		<ul style="list-style-type: none"> ●レイアウト記述言語によるモジュールジェネレーション ●多層VLSI用の配線システム 	
安浦 真人	九州大学大学院総合理工学研究科情報システム専攻、教授	葉山 修治	中央大学理工学部電気電子工学科、教授
<ul style="list-style-type: none"> ●FINES（機能情報抽出システム） 		<ul style="list-style-type: none"> ●階層型多層グローバル配線手法 	
Korea_Prof. Chong-Min Kyung KAIST(Korea Advanced Institute of Science & Technology) Dept. of Electrical Engineering. ●Layout Synthesis System for Macro Cells		若林 真一 広島大学工学部第二類(電気系)、助教授 ●配線遅延を考慮したフロアプランニング	
<small>SIGDAとは、米国最先端CAD研究発表会に付する支院を設けているSpecial Interest Group on Design Automation(SIGDA)です。各研究機関の研究者が、米国に赴いて開催されるDesign Automation Conference(DAC)に参加するだけでなく、SIGDAの発行会TAC等の研究発表会にも積極的に参加する種々の活動を行っています。</small>		笹尾 勤 九州工業大学情報工学部電子情報工学科、助教授 ●AND-EXOR 論理回路の最小化 (パネルおよび資料配布のみ)	

「ADEEジャパン
特別イベント
会場場所」



特別デモンストレーション
「大学最先端CAD研究発表」コーナー

特別協力： sun
microsystems

