

## プリント配線板を対象とした二層均等化スペーシング手法

金井 宏和 戸川 望 佐藤 政生 大附 辰夫

早稲田大学理工学部電子通信学科  
〒169 東京都新宿区大久保 3-4-1  
E-mail: kanai@sato.comm.waseda.ac.jp

あらまし

プリント配線板の設計では、部品を配置した後、部品間を配線する。そのため、必ずしも配置された部品間をすべて配線できるとは限らない。配線設計に先だって、配線が可能になるように配置された部品を移動する処理をスペーシングと呼ぶ。本稿では、基板の両面に部品を配置配線する表面実装技術を用いた二層のプリント配線板を対象としたスペーシング手法を提案する。本手法は、部品間の配線本数に応じて配線に必要な間隔を配線領域に与えるように部品を再配置する。配置された部品同士に重なりなどの設計規則違反がある場合には、配線に必要な間隔を配線領域の確保し、同時に部品の重なりを除去することで、違反を解決する。提案手法を計算機上に実装し、手法の有効性を確認した。

キーワード プリント配線板, スペーシング, 制約グラフ, 均等化

## A Spacing Algorithm for Double-Sided Printed Wiring Boards

Hirokazu KANAI Nozomu TOGAWA Masao SATO Tatsuo OHTSUKI

Dept. of Electronics and Communication Engineering  
Waseda University  
3-4-1 Okubo, Shinjuku, Tokyo 169, Japan  
E-mail: kanai@sato.comm.waseda.ac.jp

### Abstract

In design of printed wiring boards, after parts are placed on them, wires are routed among the parts. Thus all wires cannot always be routed among the placed parts. Spacing is the process to move the preplaced parts so that all wires can be routed. In this paper, we propose a spacing algorithm for double-sided printed wiring boards, on both sides of which parts are placed and wires are routed. The algorithm moves the preplaced parts so as to take the space in proportion to the number of wires among the parts. If the initial layout has violations of the design rules such as overlaps of the preplaced parts, the algorithm resolves the violations. Experimental results show that the algorithm is effective.

**Key Words** *printed wiring boards, spacing, constrained graph, even distribution*

## 1 まえがき

プリント配線板の設計は、部品の配置、概略配線、詳細配線の3段階に分けられる。概略配線あるいは詳細配線を終了した後に、部品を移動（再配置）することによって、配線領域を調整することをスペーシングと呼ぶ。

スペーシングは、縦横二次元のレイアウトをそのまま処理する二次元スペーシングおよび縦または横の一次元方向に限って処理する一次元スペーシングに分けられる。一般的に、二次元スペーシングは計算が複雑なため、一次元スペーシングを用いることが多い。スペーシングは、概略配線の後あるいは詳細配線の実行される。概略配線の実行する場合、スペーシングにより概略配線径路から部品間の配線領域を通る配線の数を求め、詳細配線で必要となる間隔を予測して部品が再配置される。詳細配線の実行する場合、スペーシングにより詳細配線で未配線を生じた配線領域に対して、部品間の間隔が広がるよう再配置される。

これまで、プリント配線板を対象としたレイアウト設計では、部品配置手法として、部品間の配線に仮想的な張力を考える力学的モデルを用いた手法 [1]、信号の流れにより部品をグループ化して配置する手法 [2] などが提案されている。これらは結線要求のある部品同士をできるだけ近くに配置することを目的としている。部品間の配線本数に合わせて部品を再配置する手法として、概略的に定めた部品配置に対し、配線しながら部品の配置を詳細に決定していく手法が提案されている [3]。この手法では、概略配線から得られた配線径路により、詳細配線が不可能と予想される配線領域を探索し、探索された配線領域周辺の部品を再配置することで、配線を可能としている。LSIを対象としたスペーシング手法では、チャンネルのスペーシング手法が文献 [4] で提案されている。

本稿では、表面実装技術を用いたプリント配線板を対象とした一次元スペーシング手法を提案する。表面実装技術では、部品は配線板上に張り付けられるように実装され、配線板の表と裏で独立して部品を配置・配線できる [5]。提案手法は、配置・概略配線後のレイアウトを入力とする (図1)。概略配線の結果をもとに、配線間の最小間隔が最も大きくなることを目指す (図2)。その結果、各配線が必要とする最小間隔が確保され、同時に詳細配線時に発生する可能性のある設計規則違反を未然に防ぐことができると期待できる。

以下、第2章で本稿で扱う問題を定式化し、第3章で二層のプリント配線板を対象としたスペーシング手法を提案する。第4章で計算機上に実装した結果を示す。最後の第5章では結論を述べる。

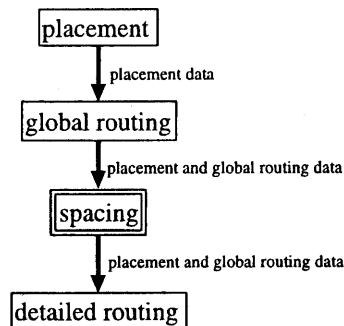


図1: 設計段階における本手法の位置づけ

## 2 スペーシング問題

スペーシングの対象となるプリント配線板の横方向と縦方向をそれぞれ  $x$  軸方向と  $y$  軸方向とし、以下スペーシングを  $y$  軸方向に統一して議論する。

基板の下辺の座標を0とし、上辺の座標を  $y_{max}$  とする。部品はすべて矩形であるとする。配線板上の部品を  $b_1, \dots, b_n$  ( $n$ :部品数)、配線板の上辺を  $b_{ub}$ 、下辺を  $b_{lb}$  とし、これらの集合を  $B = \{b_{ub}, b_{lb}, b_1, \dots, b_n\}$  とする。部品集合  $B$  は、コネクタのように配置を変更できない固定部品の集合  $B_{fix}$  と、移動可能な可動部品の集合  $B_{mov}$  の二つの部分集合に分けられる ( $B = B_{fix} \cup B_{mov}$ )。上下辺を表す  $b_{ub}, b_{lb}$  は移動できないため、 $b_{ub}, b_{lb} \in B_{fix}$  である。部品集合  $B$  は、挿入部品の集合  $B_{ins}$  と配線板の2つの面に置かれた表面実装部品の集合  $B_{surf}^1, B_{surf}^2$  に分けられる ( $B = B_{ins} \cup B_{surf}^1 \cup B_{surf}^2$ )。挿入部品とは、部品の足が配線板を貫くように実装され、配線板の2つの層のレイアウトに影響する部品である (図3(a))。表面実装部品とは、配線板上に張り付けられるように実装され、配線板の張り付けられた面のみ影響する部品である (図3(b))。上下辺を表す  $b_{ub}, b_{lb}$  は  $B_{ins}$  に含まれる ( $b_{ub}, b_{lb} \in B_{ins}$ ) と考えることにする。

部品  $b_i$  の  $x$  軸、 $y$  軸方向の大きさ、すなわち幅、高さをそれぞれ  $w(b_i)$ 、 $h(b_i)$  とする。ただし、 $w(b_i)$  および  $h(b_i)$  には部品を配置するときには部品間に必要な最小間隔を含むとする (図4)。配線板の上辺と下辺を表す  $b_{ub}, b_{lb}$  についても、高さを  $h(b_{ub}), h(b_{lb})$ 、幅を  $w(b_{ub}), w(b_{lb})$  とする。上辺と下辺のもつ高さは  $h(b_{ub}) = h(b_{lb}) = 0$  であり、幅  $w(b_{ub}), w(b_{lb})$  はプリント配線板の幅に等しいとする。

初期配置での部品  $b_i \in B$  の中心座標を  $(x_{init}(b_i), y_{init}(b_i))$  とし、スペーシングにより求める部品  $b_i \in B$  の中心座標を  $(x(b_i), y(b_i))$  とする。配線板の上下辺  $b_{ub}, b_{lb}$

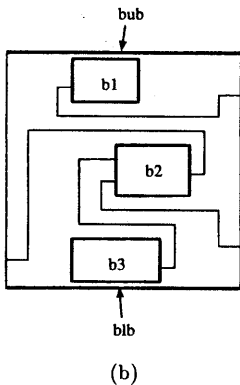
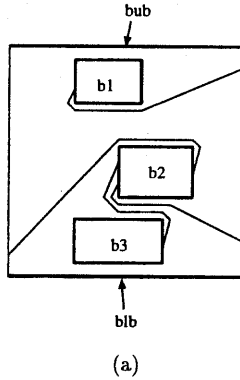


図 2: スペーシング (a) 初期レイアウト, (b) スペーシング後のレイアウト ( $B = \{b_{ub}, b_{lb}, b_1, b_2, b_3\}$ ,  $sep(b_{ub}, b_1) = sep(b_1, b_2) = sep(b_2, b_3) = sep(b_3, b_{lb}) = 1$ ,  $nw(b_1, b_2) = 2$ ,  $nw(b_2, b_3) = 2$ )

は, 中心座標を  $(x(b_{ub}), y(b_{ub})), (x(b_{lb}), y(b_{lb}))$  とする.  $y$  座標はすでに定めた通り,  $y(b_{ub}) = y_{max}$ ,  $y(b_{lb}) = 0$  であり,  $x$  座標  $x(b_{ub}), x(b_{lb})$  は, プリント配線板の  $x$  軸方向の中心座標とする. スペーシング方向は  $y$  軸方向であり, 部品の  $x$  座標は変化しないため,

$$x(b_i) = x_{init}(b_i) \quad (b_i \in B)$$

である. 固定部品は  $x, y$  座標とも変化しないため,

$$y(b_i) = y_{init}(b_i) \quad (b_i \in B_{fix})$$

である.

任意の部品の組  $(b_i, b_j)$  が, 以下の 3 つの条件を満たすとき, 部品  $b_i$  と部品  $b_j$  の間には分離制約 (separation constraint) が存在するという.

1. 部品  $b_i, b_j \in B$  の  $x$  座標に重なりがあるとき, すな

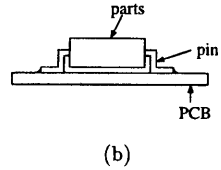
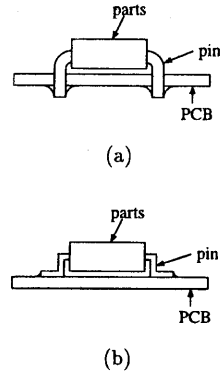


図 3: 部品の分類 (a) 挿入部品, (b) 表面実装部品

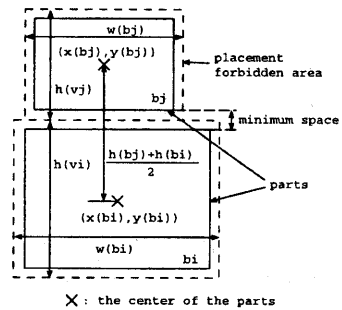


図 4: プリント配線板上の部品

わち

$$x(b_i) - \frac{w(b_i)}{2} < x(b_j) + \frac{w(b_j)}{2} \quad \wedge$$

$$x(b_j) - \frac{w(b_j)}{2} < x(b_i) + \frac{w(b_i)}{2}$$

2. 部品  $b_i, b_j \in B$  のいずれかが挿入部品である, またはともに同じ層に実装された表面実装部品であるとき, すなわち

$$b_i \in B_{ins} \vee b_j \in B_{ins} \vee (b_i \in B_{surf}^k \wedge b_j \in B_{surf}^k) \quad (k = 1, 2)$$

3. 部品  $b_i, b_j \in B$  が  $y$  軸方向に隣接しているとき

0-1 変数  $sep(b_i, b_j)$  を次のように定義する.

$$sep(b_i, b_j) = \begin{cases} 1, & \text{if } (b_i, b_j) \text{ に分離制約がある} \\ 0, & \text{otherwise} \end{cases}$$

分離制約のある部品の組  $(b_i, b_j)$  について,  $b_i$  と  $b_j$  の間を通る配線の数を  $nw(b_i, b_j)$  とする.

このとき、本稿で扱うスペーシング問題は以下のように定義する。

**定義 1** 均等化スペーシングとは、入力として、

1. プリント配線板上辺の  $y$ 座標  $y_{max}$
2. 部品集合  $B = \{b_{ub}, b_{lb}, b_1, \dots, b_n\}$  ( $n$ : 部品数)
3. 部品  $b_i \in B$  の中心座標  $(x_{init}(b_i), y_{init}(b_i))$
4. 部品  $b_i \in B$  の高さおよび幅  $h(b_i), w(b_i)$
5.  $sep(b_i, b_j) = 1$  となる部品  $b_i \in B$  と部品  $b_j \in B$  の間を通る配線の数  $nw(b_i, b_j)$

が与えられたとき、出力として、各部品  $b_i \in B$  の  $y$ 座標  $y(b_i)$  を求めることである。制約条件として、以下の3式をとる。

$$x(b_i) = x_{init}(b_i) \quad (b_i \in B) \quad (1)$$

$$y(b_i) = y_{init}(b_i) \quad (b_i \in B_{fix}) \quad (2)$$

$$y(b_i) - y(b_j) > \frac{h(b_i) + h(b_j)}{2} \quad (b_i, b_j \in B) \quad (3)$$

目的関数は、次の式で表される。

$$\min_{sep(b_i, b_j)=1, b_i, b_j \in B} \frac{(y(b_i) - \frac{h(b_i)}{2}) - (y(b_j) + \frac{h(b_j)}{2})}{nw(b_i, b_j)} \rightarrow \max \quad (4)$$

### 3 二層均等化スペーシング手法

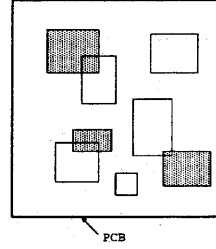
まず本手法で用いる用語を説明する。

**スペーシング制約グラフ** スペーシングするプリント配線板上の部品と配線の相対位置関係を表現したグラフ(図5)。節点の集合  $V_s$  と枝の集合  $E_s$  を用いて、 $G_s = (V_s, E_s)$  と表す。グラフの節点の集合  $V_s$  の各要素  $v_{ub}, v_{lb}, v_1, \dots, v_n$  ( $n$ : 部品数) は、部品集合  $B$  の各要素に1対1に対応し、固定部品の集合  $B_{fix}$  に対応した固定節点の集合  $V_s^{fix}$  と、可動部品の集合  $B_{mov}$  に対応した可動節点の集合  $V_s^{mov}$  に分けられる。すなわち、

$$V_s = V_s^{fix} \cup V_s^{mov}$$

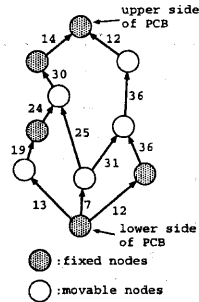
である。配線板上辺  $b_{ub}$  および下辺  $b_{lb}$  に対応した節点  $v_{ub}, v_{lb}$  は固定節点の集合  $V_s^{fix}$  の要素である。一組の部品  $(b_i, b_j)$  に対し、 $y(b_i) < y(b_j) \wedge sep(b_i, b_j) = 1$  のとき、 $b_i, b_j$  に対応する  $G_s$  内の2節点  $v_i, v_j$  は有向枝  $(v_i, v_j)$  を持つ。各枝は重みとして、枝の両端の節点に対応する部品間の分離制約値

$$dist(v_i, v_j) = \frac{h(b_i) + h(b_j)}{2} + w_{min} \cdot nw(b_i, b_j)$$



■ : fixed parts  
□ : movable parts

(a)



(b)

図5: スペーシング制約グラフ (a) プリント配線板の初期部品配置、(b) スペーシング制約グラフ (枝に付けられた数は部品間の分離制約値  $dist(b_i, b_j)$  を表す)

が与えられる。 $w_{min}$  は配線1本あたりに必要な最小幅である。分離制約値は、分離制約の存在する部品同士を再配置するとき、中心座標同士に必要な最小間隔である。

**クリティカル径路** ある固定節点  $v_i \in V_s^{fix}$  から別の固定節点  $v_j \in V_s^{fix}$  までの径路のうち、その途中に固定部品を含まない径路を考える(図6)。各径路を径路上の節点の集合  $P_i = \{v_{i_1}, v_{i_2}, \dots, v_{i_m}\}$  ( $m$ : 径路  $P_i$  内の節点数,  $P_i$  内の節点は径路の始点から終点の順に並べられているとする) で表し、グラフ  $G_s$  の径路全体の集合を  $\mathcal{P}_{all} = \{P_1, P_2, \dots, P_k\}$  ( $k$ : 径路数) とする。径路  $P_i = \{v_{i_1}, v_{i_2}, \dots, v_{i_m}\}$  について、配線1本あたりに与えることのできるできる間隔  $space(P_i)$  を

$$space(P_i) = \frac{(y(v_{i_m}) - y(v_{i_1})) - \sum_{j=1}^{m-1} dist(v_{i_j}, v_{i_{j+1}})}{\sum_{j=1}^{m-1} nw(v_{i_j}, v_{i_{j+1}})}$$

と定義する。但し、 $y(v_{i_m}), y(v_{i_1})$  は、それぞれ径路

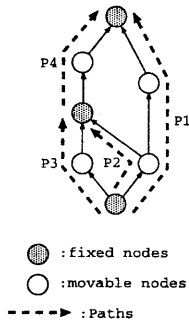


図 6: グラフ中の径路の例 ( $\mathcal{P}_{all} = \{P_1, P_2, P_3, P_4\}$ )

$P_i$ の終点, 始点である固定節点  $v_{im}$ ,  $v_{i1}$ の  $y$ 座標である。この値が最小となる径路を, クリティカル径路と呼ぶ。

二層均等化スペーシング手法は, 以下の3段階の処理からなる。

**Step 1.** 各部品座標および高さ, 部品間の配線数から, スペーシング制約グラフ  $G_s$ を生成する。

**Step 2.** グラフ  $G_s$ のクリティカル径路を探索する。

**Step 3.** Step 2で探索したクリティカル径路について, 径路上のすべての部品を, 部品間の配線の間隔が均等になるように配置する。すべての部品が配置されれば終了する。配置されていない部品がある場合には Step 2へもどる。

Step 1では, 入力された配置概略配線の情報から, スペーシングに必要な情報を持ったスペーシング制約グラフ  $G_s$ を生成する。グラフの生成には, 拡張平面掃引法によるグラフ生成手法 [6]を用いる。

Step 2では, グラフ  $G_s$ の各径路  $P_i \in \mathcal{P}_{all}$ について, クリティカル径路を探索する。ここでは次の2つの手法を提案する。

(1) 全径路探索による手法

グラフ  $G_s$ のすべての径路  $P_i \in \mathcal{P}_{all}$ について, 配線1本あたりに与えられる間隔  $space(P_i)$ を求め, その値が最も小さな径路をクリティカル径路とする。

(2) 最長径路法による手法

クリティカル径路の探索に, 最長径路法 [7]を用いる。

(1)の手法は, グラフの全径路探索にグラフ中の径路の数だけの手間がかかるため, (2)の最長径路法による手法

を考えた。最長径路法によりクリティカル径路を探索するアルゴリズムを以下に示す。

任意の固定節点から  $v_i \in V_s^{mov}$ に至る重み最大の径路を考えたとき,  $yd(v_i)$ をその重みの和,  $sw(v_i)$ を径路中の配線数の和とする。任意の固定節点を始点とし,  $v_i \in V_s^{fix}$ を終点とする径路のうち  $space(P_i)$ を最小とするもの考えたとき, その  $space(P_i)$ の値を  $wd(v_i)$ とする<sup>1</sup>。

**Step 2.1** グラフ  $G_s$ の固定節点  $v_i \in V_s^{fix}$ に, 重みの和  $yd(v_i)$ の初期値として, 対応する固定部品  $b_i \in B_{fix}$ の  $y$ 軸方向の中心座標  $y(b_i)$ の値を与え, 配線数の値  $sw(v_i)$ として0を, 配線間隔の初期値として  $wd(v_i)$ に  $\infty$ を与える。すべての可動節点  $v_i \in V_s^{mov}$ について, 初期値として  $yd(v_i)$  および  $sw(v_i)$ に0を与える。

**Step 2.2** すべての固定節点  $v_i \in V_s^{fix}$ を待ち行列  $Q$ に挿入する。

**Step 2.3**  $Q$ から1つの節点  $v_i$ を取り出す。  $v_i$ の出枝の端点となっている各節点  $v_j$ に対し,

(1)  $v_j \in V_s^{mov}$ のとき,  
 $yd(v_j) < yd(v_i) + dist(v_i, v_j)$  ならば,

$$yd(v_j) = yd(v_i) + dist(v_i, v_j)$$

$$sw(v_j) = sw(v_i) + nw(v_i, v_j)$$

とする。  $v_j$ のすべての入枝について上述の処理を終了したら  $v_j$ を  $Q$ に挿入する。

(2)  $v_j \in V_s^{fix}$ のとき,

$$space = \frac{yd(v_j) - yd(v_i) - dist(v_i, v_j)}{sw(v_i) + nw_{ij}}$$

とする。  $space < wd(v_j)$  のとき,

$$wd(v_j) = space$$

とする。

**Step 2.4** 各固定節点につけられた配線間隔の値  $wd(v_i)$

のうち, 最も小さい値の節点  $v_i \in V_s^{fix}$ を選ぶ。選ばれた固定節点から径路を逆にたどり, 得られた径路をクリティカル径路とする。

Step 3では, Step 2で選ばれたクリティカル径路について, 径路上の部品を部品間の配線間隔が均等になるよう

<sup>1</sup>ここで提案する手法は必ずしも  $space(P_i)$ を最小化するクリティカル径路  $P_i$ を算出するとは限らない。クリティカル径路を求めるためには, (1)で示したように, すべての径路について配線1本あたりに与えることのできる間隔を算出する必要があると思われる。

表 1: 計算機実験結果

input layout		by all paths search			by longest path algorithm		
No.	#parts	minimum space		CPU time (sec.)	minimum space		CPU time (sec.)
		before	after		before	after	
R1	47	7.333	10.000	0.1503	7.333	9.833	0.1502
1	100	-0.375	0.111	0.3965	-3.750	0.111	0.3965
2	250	-3.500	0.500	2.116	-3.500	0.500	1.995
3	500	-2.000	0.285	8.137	-2.000	0.235	7.076

に再配置する。配置された部品は座標を固定し、対応する節点は固定節点として Step 2 へ戻る。すべての節点が固定節点となったとき、処理を終了する。

Step 2 の (2) は、配線 1 本あたりの間隔の最小値を最大にできるとは限らないが、配線に必要な最小間隔を確保するので、部品の重なりなどの設計規則違反を除去し、配線間隔が均等に近いレイアウトを得ることができる。

最長径路法による手法の時間複雑度は、再配置する部品数を  $n$  としたとき、スペーシング制約グラフの生成に  $O(n \log n)$ 、最長径路法によるクリティカル径路の探索に  $O(n)$ 、配線間隔均等化の配置に  $O(n)$  の手間がかかり、これを最大  $n$  回繰り返すため、全体として  $O(n^2)$  となる。空間複雑度は、生成するスペーシング制約グラフの枝数が節点数、すなわち部品数  $n$  に比例するため  $O(n)$  である [6]。

#### 4 計算機実験結果

提案手法を、SUN SPARC Station 5 上に C 言語を用いて実装した。入力データには、実際のプリント配線板の配置概略配線データと、乱数的に発生させたデータを用いた。以下にそれぞれの場合のスペーシング結果を示す。

表 1 で、No. に R1 と書かれたデータが実データであり、それ以外は乱数的に発生させたデータである。#parts は入力に含まれる部品の数であり、3 列目から 5 列目は全径路探索による手法の結果を示し、6 列目から 8 列目は最長径路法による手法の結果を示す。表の 3 列目および 6 列目はスペーシングする前の配線 1 本あたりの最小間隔である。3 列目、6 列目の値に負の数が存在するのは、初期レイアウトとして部品同士の重なりが存在したため、配線領域の幅が負となったためである。4 列目および 7 列目はそれぞれの手法により得られた部品配置での配線 1 本あたりの間隔の最小値である。5 列目および 8 列目はそれぞれの手法でスペーシングに要した時間である。

表 1 から、全径路探索による手法の場合、最長径路法による手法の場合とも、部品同士の重なりのある配置であっても、スペーシング処理後は重なりを除去できており、部品間の最小間隔が広がっている。スペーシング結果は、R1

および No.3 の例で全径路探索による手法に比べ、最長径路法による手法が配線 1 本あたりの間隔がそれぞれ約 2% および約 17% 狭くなっているが、その他の例では配線間隔の等しいレイアウトを得た。計算時間は、全径路探索による手法は、最長径路法による手法よりも平均 5% 多く要した。

#### 5 むすび

本稿では、プリント配線板を対象とした二層均等化スペーシング手法を提案した。本手法は配線数について、単純化のためスペーシング前の値が変化しないとしたが、実際には部品の移動に伴い、部品間の配線数が増える。今後、これらに対応するような拡張が必要であると考えられる。

#### 謝辞

本研究に多大な御協力をいただいた田仲基樹氏（現関西電力株式会社）に感謝致します。本研究の一部は、文部省科学研究補助金（特別研究員奨励費）の補助を受けた。

#### 参考文献

- [1] 下平伸浩, 伊藤誠, “回路図の素子の自動再配置手法,” 情処研報, DA42-6, 1988.
- [2] 行松徹, 古橋武, 内川義樹, 鈴木啓司, “プリント基板上における部品の概略配置に関する研究,” 情処研報, DA70-5, 1994.
- [3] 磯直行, 伊藤誠, 平田富夫, “詳細配置問題を組み込んだ配線モデル,” 信学技報, DA 72-8, 1994.
- [4] X.-M. Xiong and E. S. Kuh, “Nutcracker: An efficient and intelligent channel spacer,” in *Proc. 24th ACM/IEEE Design Automation Conference*, pp. 298-304, 1987.
- [5] 伊藤謹司, プリント配線技術読本, 日刊工業新聞社, 1985.
- [6] 栗島亨, 佐藤政生, 大附辰夫, “拡張平面掃引法によるコンパクション制約グラフ生成,” 信学技報, DA58-1, 1991.
- [7] D. A. Mlynski and C.-H. Sung, “Layout compaction,” in *Layout Design and Verification* edited by T. Ohtsuki, Elsevier Science Publishers B.V., pp. 199-235, 1986.