

## CG Silicon TFT を用いたガラス基板上的 CPU 開発

李 副烈<sup>†</sup> 久保田 靖<sup>†</sup> 今井 繁規<sup>†</sup> 加藤 清<sup>‡</sup> 黒川 義元<sup>‡</sup> 小山 潤<sup>‡</sup>

<sup>†</sup>シャープ株式会社 〒632-8567 奈良県天理市櫛本町 2613-1

<sup>‡</sup>株式会社半導体エネルギー研究所 〒243-0036 神奈川県厚木市長谷 398

E-mail: <sup>†</sup>{lee-buyeol, kubota.yasushi, imai.shigeki}@sharp.co.jp, <sup>‡</sup>{kkato, kurokawa, koyama}@sel.co.jp

**あらまし** ガラス基板に CG Silicon TFT を用いて、世界で初めて CPU を製作し、動作を確認することができた。ガラス基板にはコーニング 1737 ガラス (転移温度 640°C) を用い、全て 550°C 以下のプロセスで試作を行った。CPU として 8 ビット・プロセッサを搭載し、ゲート長 2 $\mu$ m のルールで試作した。電源電圧 5V、動作周波数 3MHz での動作を確認することができた。

**キーワード** TFT, CG Silicon, CPU

## CPU on a Glass Substrate Using CG Silicon TFT

Bu-Yeol LEE<sup>†</sup> Yasushi KUBOTA<sup>†</sup> Shigeki IMAI<sup>†</sup>

Kiyoshi KATO<sup>‡</sup> Yoshiyuki KUROKAWA<sup>‡</sup> and Jun KOYAMA<sup>‡</sup>

<sup>†</sup> Sharp Corporation, 2613-1, Ichinomoto-cho, Tenri, Nara, 632-8567 Japan

<sup>‡</sup> Semiconductor Energy Laboratory Corporation, 398 Atugi, Kanagawa, 243-0036 Japan

E-mail: <sup>†</sup>{lee-buyeol, kubota.yasushi, imai.shigeki}@sharp.co.jp, <sup>‡</sup>{kkato, Kurokawa, koyama}@sel.co.jp

**Abstract** For the first time, an entire CPU has been successfully fabricated on a glass substrate suitable for LCD mass production. By using the advanced CG-Silicon Thin Film Transistor (TFT) process, with a maximum processing temperature 550°C, it was possible to use Corning 1737 glass as the substrate. The fabricated 8-bit CPU contains approximately 13,000 TFTs, and occupies an area of 169 mm square. The CPU operates successfully in a system with a clock frequency of 3 MHz and a supply voltage of 5V.

**Keyword** TFT, CG Silicon, CPU

### 1. まえがき

近年、液晶ディスプレイの急速な普及とともに競争激化に伴う価格下落が大きな問題となっている。このような状況を打破するためには、低コスト化だけでなく高付加価値化を進めなければならない。そうすることによって、これまでの「面積売り」のビジネスから脱却し、「機能売り」のビジネスへと変貌を遂げることで、健全で継続的発展可能な産業としていくことができる。ここで、液晶ディスプレイの高付加価値化には二つの方向があるであろう。表示品位そのものを高める「高品位液晶」と周辺機能を取り込む「システム液晶」である。

我々は CG シリコン (Continuous-Grain Silicon) 技術 (4), 5) を中核技術とした「システム液晶」を提案し、2002 年秋より量産を開始した。この「システム液晶」は、ガラス上に様々な機能を集積化することによって、ネットワーク社会・モバイル社会にマッチさせた高付加価値デバイスであり、今後のディスプレイ・ビジネスの在り方を大きく変える可能性を秘めている。本稿では、CG シリコン技術を用いて世界で初めて開発したガラス上の CPU について紹介する。ガラス上で CPU を実証することによって、これからのシステム液晶技術の可能性を大きく広げることができた [1]。

表1 システム液晶のロードマップ

Year Generation	2002 1 <sup>st</sup> Generation	2003 2 <sup>nd</sup> Generation	2005 3 <sup>rd</sup> Generation
TFT Characteristics	High Mobility	Small Distribution	Short-Channel TFTs
Mobility	200cm <sup>2</sup> /Vs	300cm <sup>2</sup> /Vs	400cm <sup>2</sup> /Vs
Design Rule	3μm	1.5μm	0.8μm
Metalization	Al wiring	Multi-layer wiring	Low-resistance wiring
Integrated Circuit	Driver	DAC, Amplifier, Timing Generator	Controller, low-end CPU

## 2. 背景と開発目的

我々が開発した「CG シリコン」を中核技術とし、これにシステム化技術を融合して実現するものである。付加価値を高めるために更に、a-Si TFT 液晶で培ってきた技術資産を積極的に融合する。例えば、高視認性の反射型液晶やマルチシーン対応の半透過型液晶などの独自表示モード技術や、低消費電力、高視野角、高精細、高輝度、高速応答などの高品位化技術は、そのまま、或いは、チューンナップしてシステム液晶に取り込むことができる。

我々が描く「システム液晶」のロードマップ及びその各世代で必要となる要素技術を表1に示す。a-Si 液晶ディスプレイが画素スイッチと配線からなる表示部のみをガラス上に形成できるに対して、単純な構成の液晶ドライバ(点順次ドライバ)を集積した液晶ディスプレイが実用化されている。これが第一世代のシステム液晶である。我々はすでに高解像度で解像度切換え機能を持ったディスプレイ 2) を量産している。

次に、我々はデジタル・インターフェースを実現したシステム液晶を第二世代と捉えている。既にガラス上にDAコンバータやオペアンプ等を内蔵したデジタルドライバを搭載した液晶ディスプレイの試作 3) に成功しており、第二世代のシステム液晶は射程範囲内にあると考える。2003年度までには実用化を図る。

さらにその次のステップでは、ドライバ以外の周辺回路の取り込みを進める。我々は、20~30MHzでのロジック動作が、周辺システムを取り込むための必要最低条件であると考えている。この動作周波数が実現できれば、液晶コントローラや信号処理回路などが集積化できるようになり、ディスプレイ・カードやシート・コンピュータ等の画期的な応用商品が一気に実現すると見ている。

では、このようなシステム液晶を実現するために必要な技術とはどんなものであろうか? 表1に示すように、システム化の鍵は、TFT特性の向上と配線技術の革新にあると考える。TFT性能の向上に対しては、結晶性の改善(移動度の向上)と微細化が重要な要素である。

a-Siでは、キャリア(電子)の移動度が0.5-1cm<sup>2</sup>/Vsであったことから、数~数十μs程度で駆動するスイッチを設けるのが限界であった。低温ポリシリコン(Low-temperature Poly-Silicon: LPS)では、移動度が数十~百数十cm<sup>2</sup>/Vsであり、動作周波数が数MHz以下の液晶ドライバの集積化が可能である。これに対してCGシリコンでは、200-300cm<sup>2</sup>/Vsの移動度を達成している。CGシリコンは、触媒を利用した結晶化技術であり、レーザー・アニールで形成した多結晶シリコン(LPS)に較べて、結晶粒が大きいことと、粒界同士の結晶方位が揃っていることにより、極めて高い移動度を示す半導体材料である。また、レーザー・アニールが結晶化の主な手段ではないので、レーザー・エネルギーの変動の影響を受けることが無く、半導体材料として均一性と安定性に優れている。これに対して微細化は、LSIに対して1桁以上遅れており向上の余地が大きい。今後は、微細化へのアプローチにウェイトが移ってゆくであろう。

今回の8ビットCPUの試作は、第三世代プロセス開発に向け、その実現性と現状プロセスの実力を測定するために行った。

## 3. CPU 設計

今回設計したCPUは、演算処理幅8ビットCISCプロセッサ、Z80<sup>1)</sup>である。Z80<sup>1)</sup>は、図1にブロック図を示すように、ALU, Resister Array, Data Bus Interface, Instruction Decoder, CPU Timing Control, Address Logic and Buffer等のブロックから構成される。図2に今回我々が使用したCG Silicon TFTの電流特性を示す。図2に示すのは、ゲート長L=2μm、ゲート幅W=8μmのNチャネル型TFTおよびPチャネル型TFTの電流特性である、しきい値電圧は、Nチャネル型TFTでV<sub>thn</sub>=1V程度、Pチャネル型TFTでV<sub>thp</sub>=-1.5V程度となっている。また、オン電流として、Nチャネル型TFTでは、ゲート電圧V<sub>gs</sub>=5V、ドレイン電圧V<sub>ds</sub>=1Vにおいて、I<sub>d</sub>=約9.5μA/μm、Pチャネ

1 Z80<sup>1)</sup>は米国Zilog社の登録商標です。

ル型 TFT では、ゲート電圧  $V_{gs} = -5V$ 、ドレイン電圧  $V_{ds} = -1V$  において、 $I_d = 約 4.0 \mu A/\mu m$  が得られた。このように高い電流特性が得られているため、電源電圧 5V の CPU がガラス上で実現できると考えられる。

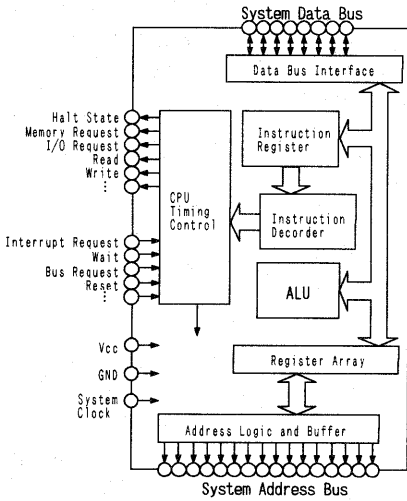


図1 Z80®のブロック図

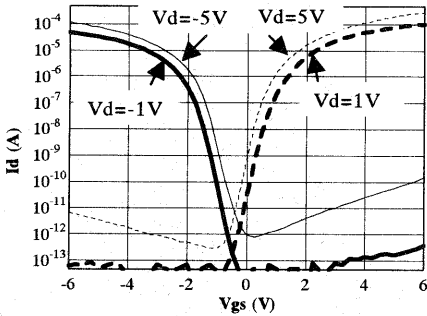


図2 CG シリコン TFT の電流特性

以上のような CG Silicon の TFT 特性を踏まえて、CPU の設計を行った。設計は回路構成、レイアウト共に LSI プロセスの設計資産を再利用することが可能であり、ガラス上の回路設計の容易性を示した。用いたプロセスは  $3.0 \mu m$  CG シリコンプロセスで、TFT のゲート長は  $L = 2 \mu m$  である。図3に CPU のレイアウト結果を示す。端子の引出しは液晶ディスプレイと同様に Flexible Print Circuit (FPC) を用いた。CPU コアのサイズは約  $13mm$  角であり、FPC を含めて約  $20mm$  角となっている。

#### 4. 試作

液晶パネルで一般的に使用されているコーニング 1737 ガラス（転移温度  $640^\circ C$ ）を用いて、 $550^\circ C$  以下

のプロセスで試作を行った。試作の際は同じガラスの基板上に LCD を同時に試作し、動作確認を行う。これによって、複雑なロジックを含むディスプレイが作成できることを確認した。CPU 用の TFT はシングルドレイン構造とし、LCD 用の TFT は LDD 構造とした。配線はゲート電極層とメタル配線層 1 層からなる従来の LCD プロセスと同様な構成を採用した。

以下に CPU 試作プロセスの概要を示す。基板としてコーニング 1737 ガラスを用い、下地層および a-Si を P-CVD 法により連続成膜した後、金属触媒を添加し、 $550^\circ C$  で結晶化を行い、CG シリコンを形成した。この結晶化工程での  $550^\circ C$  が今回の CPU 試作プロセ

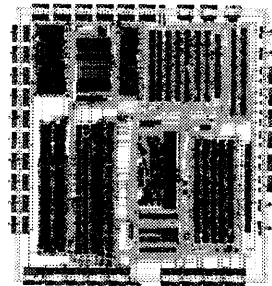


図3 CPU のレイアウト図

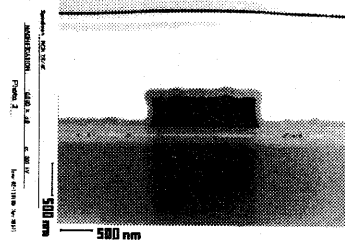


図4 CG シリコン TFT の断面図

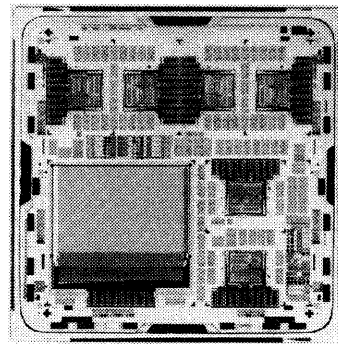


図5 試作 CPU のガラス基板写真

スにおける最高温度である。その後、チャンネルドープ、ゲート絶縁膜の成膜、ゲート電極の形成、ソースドレイン領域の形成を順に行った。ソースドレイン領域は、微細化に有利な自己整合的なイオン注入により形成した。さらに、相関膜の成膜、コンタクト開孔、メタル配線の形成を順に行い、CG シリコンを活性層とする TFT を試作した。図4に試作したゲート長  $L=2\mu\text{m}$  の TFT の断面 TEM 写真を示す。

このプロセスによって CG Silicon TFT を用いたスケルトンタイプの CPU を試作した。図5に試作したガラス基板の写真を示す。このように、CPU が透明なガラス基板上に形成されている。この基板は大きさが5インチ、厚さが0.7mmのガラス基板で、1枚の基板上に CPU チップが6個と、2.2インチの液晶パネルが1枚入っている。

### 5. 評価

ICテスターを用いて試作したCPUの評価を行った。図6に試作チップのSHMOO-PLOT図を示す。

SHMOO-PLOT図より、電源電圧5V、3MHzでの動作を確認することができた。また、代表的な8ビット・マイクロコンピュータであるZ80®のLSIチップとの比較を表2に示す。表に示すようにZ80®のLSIチップと遜色のない動作性能を示し、消費電流では約40%の削減を行うことができた。これはTFTがSOI構造である為、TFTの容量が小さく動作速度向上と低消費電力化に貢献していると考えられる。さらに、シャープ製のパソコン「MZ-80C」のマイクロプロセッサと置き換えて動作させた。具体的には、試作したガラス上のCPUに液晶パネル用のフレキシブル基板を接続し、MZ-80Cのマイクロプロセッサが実装してあった40端子のコネクタに接続した(図7)。実際に当時のパソコン向けに作られたゲーム・ソフトウェアなどを動作させたところ、試作した2次設計品が通常のマイクロプロセッサと完全互換で動作することを確認できた。

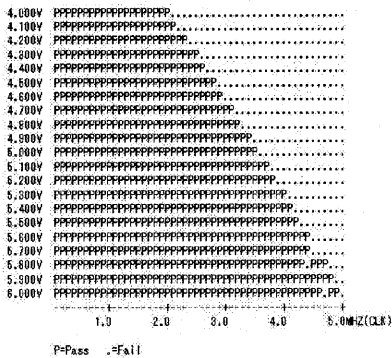


図6 試作チップのSHMOO-PLOT図

表2 LSIチップとガラス上のCPUとの比較

	LSI	CG-Silicon
Years	1980s	2002
Process	2.5um	3.0um(L=2.0um)
Supply	5V	5V
Threshold	0.5V/-0.5V	1.0V/-1.5V
Max. Freq.	2.5MHz	3.2MHz
Active Currents	10mA@2.5Mhz	3.0mA@1.25MHz
Leak	10uA	10.8uA

### 6. おまわり

今回のCG Siliconを用いたガラス基板上のCPUの成功は、システム・オン・ガラスの開発において、大きな進歩である。本開発によって約20年前のLSIと同等の性能のトランジスタがガラス上に実現できることを示した。微細化が進めば、より高性能なTFTをガラス上に実現できるであろう。今回の成果を踏まえ、周辺機器を徐々にパネル上に実現することによって、システムパネルの低コスト化と高付加価値化が大きく期待できる。

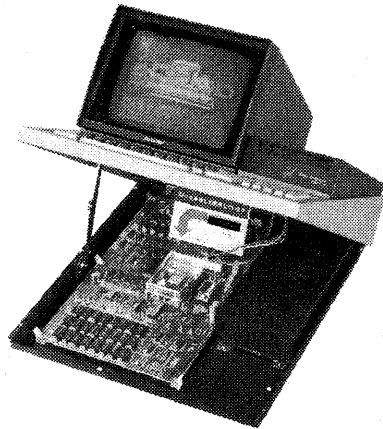


図7 MZ-80C 上での動作評価

### 文献

- [1] Lee, B., et al., ISSCC2003 Digest, 2003.
- [2] Maeda, K., et al., "Multi-Resolution for Low Power Mobile AMLCD," SID'02 Digest, pp.794-797, 2002.
- [3] Cairns, G., et al., "Multi-Format Digital Display with Content Driven Display Format", SID'01 Digest, pp. 102-105, 2001.
- [4] Sakamoto, H., et al., "2.6 inch HDTV Panel Using CG Silicon," SID'00 Digest, pp.1190-1193, 2000.
- [5] Makita, N., et al., "CG Silicon TFT Fabrication for 2.6 inch HDTV Panel," AM-LCD2000 Digest, pp.37-40, 2000.