

OFDM 変復調における FFT の低消費電力化技術

樽見 幸祐[†] ライクウオク ペン[†] 徳永 将之[†] 安浦 寛人^{††}

[†]九州大学大学院システム情報科学府情報工学専攻

〒 816-8580 福岡県春日市春日公園 6-1

^{††}九州大学システム LSI 研究センター

〒 816-8580 福岡県春日市春日公園 6-1

E-mail: †{tarumi,kplai,tokunaga}@c.csce.kyushu-u.ac.jp, ††yasuura@slrc.kyushu-u.ac.jp

あらまし 本稿では、OFDM(Orthogonal Frequency Division Multiplexity)方式を用いたデジタル無線通信用回路の低消費電力化技術を提案する。特に、消費電力にて大きな割合を占めるFFT(Fast Fourier Transformation)演算モジュールに着目し、演算精度をサブキャリアの変調方式、および、通信状況に合わせて適応的に制御することで、消費電力を削減する。まず、演算誤差について定式化し、BER(Bit Error Rate)がある値以下という条件を満たす範囲内で最小の演算ビット数を見つける問題を定義する。また、評価実験によって復調に最低必要な演算ビット数が通信状況によって変化することを示すことにより、低消費電力化が望めることを確認した。

キーワード OFDM, FFT, 低消費電力, デジタル無線通信システム

A Power Reduction Technique for FFT in OFDM Based Wireless Communication Systems

Kosuke TARUMI[†], Lai KWOK PENG[†], Masayuki TOKUNAGA[†], and Hiroto YASUURA^{††}

[†] Graduate School of Information Science and Electrical Engineering, Kyushu University

6-1, Kasuga-Koen, Kasuga, Fukuoka, 816-8580, Japan

^{††} System LSI Research Center, Kyushu University

6-1, Kasuga-Koen, Kasuga, Fukuoka, 816-8580, Japan

E-mail: †{tarumi,kplai,tokunaga}@c.csce.kyushu-u.ac.jp, ††yasuura@slrc.kyushu-u.ac.jp

Abstract In this paper, we propose a power reduction technique for OFDM(Orthogonal Frequency Division Multiplexity) based digital wireless communication systems. Especially, we focus on the FFT(Fast Fourier Transformation) module which consume the much power in the OFDM system. Our proposed technique can reduce the power consumption of the FFT module by controlling the calculation bitwidth with keeping the required accuracy which varies because of the communication environment variation and the modulation/demodulation scheme of the subcarriers in OFDM systems. At first, we formulate the calculation accuracy. We define the problem to find the minimum calculation bitwidth with keeping the calculation accuracy. We show the effective result of varying the necessary calculation accuracy with the communication environment by the experiment.

Key words OFDM, FFT, low power, digital wireless communication system

1. はじめに

近年、デジタル無線通信技術は携帯電話、無線 LAN、RF タグ、IC カードなど様々な用途に使用され、その需要はますます高まってきている。それに伴ってデジタル無線通信技術を応用したアプリケーションの開発も非常に活発に行われている。デジタル無線通信システムにおいて、伝送速度の高速化とい

う要望がある。高速通信伝送方式の一つに OFDM(Orthogonal Frequency Division Multiplexity, 直交周波数分割多重)方式がある。OFDM 方式は周波数効率がいいことや、障害物等による反射波が遅延波として量重することにより信号を劣化させるマルチパス現象に強いという特徴がある。そのため、データを高速で伝送することが可能である。OFDM 方式は無線 LAN の IEEE802.11a/g やデジタル地上波放送の伝送方式な

どで利用されている。OFDM方式に対する期待は非常に高まっており、OFDM方式に関する研究・開発も活発に行われている[1], [2], [3], [9]。

OFDM方式では多くのサブキャリアを用いている。そのため、個々のサブキャリアごとに処理をするのではなく、FFT(Fast Fourier Transformation, 高速フーリエ変換)とその逆演算のIFFT(Inverse Fast Fourier Transformation, 逆高速フーリエ変換)を用いて一括に処理を行う。そのため、FFT, および、IFFTの演算が全体のOFDM方式において重要な役割を持っている[8]。また、OFDMシステム全体に占めるFFT演算部の回路面積、消費電力の割合は非常に大きい。

一方、デジタル無線通信技術は、携帯機器の利便性からPDAや携帯電話といったバッテリー駆動機器に搭載されることが多い。そのため、機器の小型化やパッケージングコストの削減、バッテリー持続時間の延長などの目的から低消費電力化の要求が非常に強い。

そこで、本稿ではOFDM方式におけるFFT演算部の低消費電力化技術を提案する。現在まで多くのFFTの低消費電力化の手法が提案されている。例えば、Radix 2^4 アルゴリズムを利用することによりFFT中の複素乗算回数を削減する手法[3]、および、冗長2進表現を用いて複素乗算そのものを単純化する手法[3]、パイプライン構成を用いた手法[4]など多くの手法が提案されている。

しかし、これらは一般のFFTモジュールの構造を単純化することによって低消費電力化を達成している。これに対し我々の提案する技術はOFDM方式の演算の特性を利用した低消費電力化技術である。OFDM方式内で用いられているデジタル変調方式によって必要となる演算精度が異なることに着目し、FFT演算部での演算精度を適切に制御することによる低消費電力化技術を提案する。

本稿の構成は次の通りである。2章でOFDM方式とFFT演算、および、CMOSの消費電力モデルについて述べる。次に、3章では我々の提案する低消費電力化技術について述べる。4章において、我々の提案する低消費電力化技術を実験により評価する。特に、制約条件を満たす最小の演算精度を求める。最後に、5章にて本稿をまとめる。

2. 準備

2.1 OFDM方式

OFDM方式は周波数効率が良く、また、マルチパスに付いため、高速通信に適した方式である。高速データストリームを多くの並列低速データストリームへ分割し、それぞれをサブキャリアを用いて送信する。低速なデータストリームはマルチパス遅延による影響が小さいため、これらを並列に送信することでデータストリームの高速伝送が可能となる。送信するデータをシリアル-パラレル変換し、その後サブキャリアごとに変調を行い多重化して送信する。受信機側では、サブキャリアごとに復調処理を行い、データをパラレル-シリアル変換する。原理を図1に示す[8]。

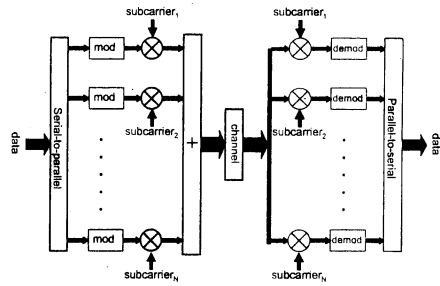


図1 OFDM方式の原理

2.2 FFTアルゴリズム

まずは、DFT(Discrete Fourier Transformation)について述べる。DFTを式(1)に、IDFT(Inverse DFT)を式(2)に示す[7]。

$$X(k) = \sum_{n=0}^{N-1} x(n) \cdot W_N^{nk} \quad (1)$$

$$x(n) = \frac{1}{N} \sum_{k=0}^{N-1} X(k) \cdot W_N^{-nk} \quad (2)$$

$$W_N = e^{-\frac{j2\pi}{N}}$$

ここで、 N を入力ポイント数、 $x(n)$ を時間軸における離散信号、 $X(k)$ を周波数軸における離散信号である。 W_N は回転因子と呼ばれる。このとき、DFT/IDFTの計算には $O(N^2)$ の計算量がかかってしまう。これに対し、 N が2のべき乗であるとき、FFTは $O(N \log_2 N)$ で計算が可能である[7]。

2.3 CMOS回路の消費電力モデル

本稿では、CMOS回路を対象とする。CMOS-LSIの消費電力は式(3)に表されるように3つの成分に分類できる[5]。

$$P_{CMOS} = P_{dynamic} + P_{leak} + P_{short} \quad (3)$$

ここで、

- $P_{dynamic}$: 負荷容量を充放電するための消費電力
- P_{leak} : リーク電流による消費電力
- P_{short} : 貫通電流による消費電力

である。これら3つの成分の中で、 $P_{dynamic}$ がもつとも支配的である。また、 $P_{dynamic}$ は式(4)で表される。

$$P_{dynamic} = \sum_k Swit_k \cdot C_{load_k} \cdot V_{dd_k}^2 \cdot freq_k \quad (4)$$

ここで、それぞれのパラメータの意味は以下の通りである。

- $Swit_k$: 1クロックサイクルあたりの k 番目のゲートの平均スイッチング確率
- C_{load_k} : k 番目のゲートに接続される負荷容量
- V_{dd_k} : k 番目のゲートに印加される電源電圧
- $freq_k$: k 番目のゲートを動作させるクロックの動作周波数

3. 提案手法

3.1 概要

OFDM方式においてサブキャリアの変復調方式が複数種類

あるときに、その方式によって変復調の容易さが異なる。例えば、IEEE802.11a/gにて規定されているOFDM方式において、1シンボルあたりの情報量が多い64-QAMでは、複素平面におけるシンボル間の距離が小さく復調の際には高い演算精度が求められる。逆に、BPSKでは複素平面におけるシンボル間の距離が大きく低い演算精度であっても復調が可能である。

そこで、FFT/IFFTにおける演算精度をサブキャリアの変調方式、および、通信環境に合わせて制御することにより低消費電力化を目指す。これにより、BER(Bit Error Rate)をある値以下に抑えつつFFT/IFFT演算モジュールにおける演算精度を落とし、低消費電力化を目指す。

3.2 Motivational Examples

ここでは、Motivational Examplesとして以下のようなもの考える。

- 送信データはある決まった長さを持つ
- サブキャリアの変復調として利用されるのはIEEE802.11a/gにて規定される以下の4種類
 - BPSK(Binary Phase Shift Keying)
 - QPSK(Quadrature Phase Shift Keying)
 - 16-QAM(Quadrature Amplitude Modulation)
 - 64-QAM
- 演算ビット数は2ビットから16ビット
- チャンネルに加わるノイズは白色ノイズのみ。そのSNRは5-25dB

- 送信機におけるIFFTの演算ビット数と受信機におけるFFTの演算ビット数は同じ

それぞれの変調方式にてビットエラー率を計算するため、一定のデータ量を送信し、その誤って受信したデータをカウントする。そこで、送信データ14,400[bit]をそれぞれの変調方式にて送信・受信することにより、ビットエラー率を計算した。その結果を以下の表1, 2, 3, 4に示す。

表1 BPSKにて送受信したときのビットエラー率

bitwidth	5[dB]	10[dB]	15[dB]	20[dB]	25[dB]
2bit	0.0128	0.0006	0	0	0
4bit	0.0026	0	0	0	0
6bit	0.0029	0	0	0	0
8bit	0.0025	0	0	0	0
10bit	0.0024	0	0	0	0
12bit	0.0023	0	0	0	0
14bit	0.0020	0	0	0	0
16bit	0.0029	0	0	0	0

また、FFT中のバタフライ演算部に着目し、入力信号のビット数を変化させながら消費電力を評価した。その結果を以下の図2に示す。この結果より演算ビット数が小さいほど消費電力も小さく、演算ビット数が大きいほど消費電力も大きくなる。また、消費電力と演算ビット幅には線形の関係があることもわかる。

表1, 2, 3, 4より、BPSK・QPSKにおいては4ビット以上、16QAM・64QAMにおいては6ビット以上の演算精度にて計

表2 QPSKにて送受信したときのビットエラー率

bitwidth	5[dB]	10[dB]	15[dB]	20[dB]	25[dB]
2bit	0.0407	0.0044	0.0001	0	0
4bit	0.0238	0.0003	0	0	0
6bit	0.0237	0.0002	0	0	0
8bit	0.0215	0.0001	0	0	0
10bit	0.0248	0.0003	0	0	0
12bit	0.0238	0.0001	0	0	0
14bit	0.0216	0.0001	0	0	0
16bit	0.0235	0.0005	0	0	0

表3 16-QAMにて送受信したときのビットエラー率

bitwidth	5[dB]	10[dB]	15[dB]	20[dB]	25[dB]
2bit	0.1702	0.0963	0.0631	0.0515	0.0463
4bit	0.1457	0.0469	0.0042	0	0
6bit	0.1419	0.0434	0.0024	0	0
8bit	0.1451	0.0442	0.0020	0	0
10bit	0.1488	0.0441	0.0015	0.0001	0
12bit	0.1423	0.0430	0.0017	0	0
14bit	0.1449	0.0431	0.0018	0	0
16bit	0.1448	0.0426	0.0021	0	0

表4 64-QAMにて送受信したときのビットエラー率

bitwidth	5[dB]	10[dB]	15[dB]	20[dB]	25[dB]
2bit	0.2726	0.1971	0.1599	0.1406	0.1342
4bit	0.2422	0.1363	0.0623	0.0128	0.0017
6bit	0.2449	0.1297	0.0522	0.0048	0
8bit	0.2412	0.1335	0.0497	0.0049	0
10bit	0.2357	0.1352	0.0505	0.0033	0
12bit	0.2435	0.1332	0.0508	0.0041	0
14bit	0.2428	0.1341	0.0466	0.0035	0
16bit	0.2411	0.1295	0.0515	0.0044	0

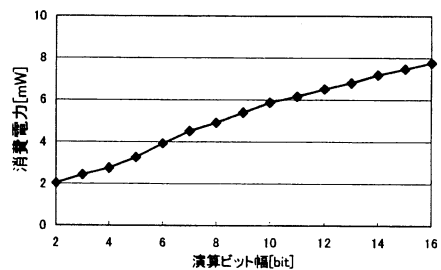


図2 バタフライ演算部における消費電力

算を行うと全てにおいてほぼ同じBERを得ることが出来る。そこで、BPSK・QPSKにおいては4ビット以上、16QAM・64QAMにおいては6ビットにて、演算を行えば消費電力が削減できる。この時のバタフライ演算部のみの消費電力を以下の表5に示す。powerの項目にある括弧内の数字は演算ビットを16ビットとしたときのバタフライ演算回路の消費電力からの削減率である。

表 5 演算ビットを削減したバタフライ演算の消費電力

modulation	bitwidth[bit]	power[mW]
BPSK	4bit	2.75(64.6%)
QPSK	4bit	2.75(64.6%)
16QAM	6bit	3.93(49.4%)
64QAM	6bit	3.93(49.4%)

3.3 問題の定式化

3.3.1 パラメータの定義

以下のようにパラメータを定義する。

- $(W_N)_i$: 回転因子 W_N を i ビットにて表現した近似値
- $x(k)$: 変調後の k 番目の複素シンボル
- $t(n)$: 時刻 n における送信信号 (理論値)
- $t_i(n)$: $t(n)$ を i ビットにて表現した近似値
- $\Delta t_i(n)$: $t(n)$ と $t_i(n)$ の誤差
- $r(n)$: 時刻 n における受信信号
- $N(n)$: 時刻 n におけるノイズ信号
- $y(k)$: 復調前の k 番目の複素シンボル
- $y_j(k)$: $y(k)$ を j ビットにて表現した近似値
- $\Delta y_j(k)$: $y(n)$ と $y_j(n)$ の誤差
- $N_T(k)$: 有限ビット長にて演算した際のトータルシステ

ムの誤差

3.3.2 定式化における仮定

問題の定式化にあたり以下の項目を仮定する。

- 通信チャネルにおいて、白色ガウスノイズのみが加わる。マルチパス現象は無視する
- 送信機における IFFT、および、受信機における FFT は、お互いに独立に演算精度を制御することが可能である
- 変調方式等は IEEE802.11a/g にて規定されているものを用いる

3.3.3 演算ビット数制御による誤差

ここで、FFT・IFFT における演算ビット数を削減することにより発生する誤差について解析する。解析にあたり図 3 のようなモデルを考える。

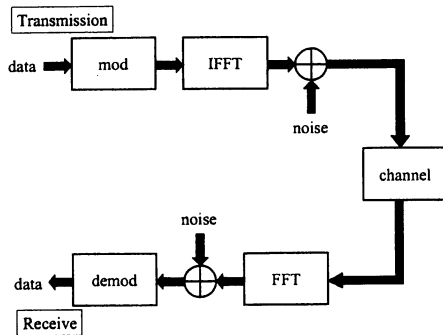


図 3 OFDM 変復調における演算精度解析モデル

FFT, IFFT を i ビットの有限ビット長で計算する際の計算式を式 (5), (6) に示す。

$$X(k) = \sum_{n=0}^{N-1} x(n) \cdot (W_N^{nk}); \quad (5)$$

$$x(n) = \frac{1}{N} \sum_{k=0}^{N-1} X(k) \cdot (W_N^{-nk}); \quad (6)$$

送信機側において行われる有限ビット長演算、および、その演算誤差を以下の式 (7), (8), (9) に示す。

$$t(n) = \frac{1}{N} \sum_{k=-\frac{N}{2}+1}^{\frac{N}{2}} x(k) \cdot W_N^{-nk} \quad (7)$$

$$t_i(n) = \frac{1}{N} \sum_{k=-\frac{N}{2}+1}^{\frac{N}{2}} x(k) \cdot (W_N^{-nk})_i; \quad (8)$$

$$\begin{aligned} \Delta t_i(n) &= t_i(n) - t(n) \\ &= \frac{1}{N} \sum_{k=-\frac{N}{2}+1}^{\frac{N}{2}} x(k) \cdot (\Delta W_N^{-nk})_i; \end{aligned} \quad (9)$$

ここで、

$$(\Delta W_N^{-nk})_i = (W_N^{-nk})_i - W_N^{-nk}$$

である。

また、通信チャネルの伝搬の様子を以下の式 (10) に示す。

$$\begin{aligned} r(n) &= t_i(n) + N(n) \\ &= t(n) + \Delta t_i(n) + N(n) \end{aligned} \quad (10)$$

受信機側において行われる演算、および、その演算誤差について以下の式 (11), (12), (13) に示す。

$$y(k) = \sum_{n=0}^{N-1} r(n) \cdot W_N^{nk} \quad (11)$$

$$y_j(k) = \sum_{n=0}^{N-1} r(n) \cdot (W_N^{nk})_j \quad (12)$$

$$\begin{aligned} \Delta y_j(n) &= y_j(n) - y(n) \\ &= \sum_{n=0}^{N-1} r(n) \cdot (\Delta W_N^{nk})_j \end{aligned} \quad (13)$$

ここで、

$$(\Delta W_N^{nk})_j = (W_N^{nk})_j - W_N^{nk}$$

したがって、送信から受信までを一つのシステムとして考えたときに、全体としての演算誤差、および、ノイズの解析を行うと以下のように表される。受信信号は式 (14) に、全体のノイズは式 (15) に示す。これらの式より、受信信号 $y_j(k)$ を受信したとき、送信信号が $x(k)$ との誤差 $N_T(k)$ を求める。

$$\begin{aligned} y_j(k) &= \sum_{n=0}^{N-1} r(n) \cdot W_N^{nk} + \sum_{n=0}^{N-1} r(n) \cdot (\Delta W_N^{nk})_j \\ &= \sum_{n=0}^{N-1} t(n) \cdot W_N^{nk} + \sum_{n=0}^{N-1} (\Delta t_i(n) + N(n)) \cdot W_N^{nk} \end{aligned}$$

$$\begin{aligned}
& + \sum_{n=0}^{N-1} r(n) \cdot (\Delta W_N^{nk}) \\
& = x(k) + N_T(k)
\end{aligned} \tag{14}$$

$$N_T(k) = \sum_{n=0}^{N-1} (\Delta t_i(n) + N(n)) \cdot W_N^{nk} + \sum_{n=0}^{N-1} r(n) \cdot (\Delta W_N^{nk}) \tag{15}$$

送信信号 1 ビットあたりのエネルギー E_b とノイズのエネルギー N の比 $\frac{E_b}{N}$ は以下の式にて表される。

それぞれの変調方式を用いた時の BER(bit error rate) は送信信号 1 ビットあたりのエネルギー E_b とノイズのエネルギー N の比 $\frac{E_b}{N}$ を用いて以下のように表される [6]。

$$BER_{BPSK} = \frac{1}{2} \cdot \text{erfc}\left(\sqrt{\frac{E_b}{N}}\right) \tag{16}$$

$$BER_{QPSK} = \text{erfc}\left(\sqrt{\frac{E_b}{N}}\right) - \frac{1}{4} \cdot [\text{erfc}\left(\sqrt{\frac{E_b}{N}}\right)]^2 \tag{17}$$

$$BER_{M-QAM} = 2p - p^2 \tag{18}$$

$$p = \left(1 - \frac{1}{\sqrt{M}}\right) \cdot \text{erfc}\left(\sqrt{\frac{3 \log_2 M}{2(M-1)} \cdot \frac{E_b}{N}}\right)$$

ここで、

$$\text{erfc}(x) = \frac{2}{\sqrt{\pi}} \cdot \int_x^\infty e^{-t^2} dt \tag{19}$$

である。

BSPK は 1 シンボルあたり 1 ビット、QPSK は 1 シンボルあたり 2 ビット、16-QAM は 1 シンボルあたり 4 ビット、64-QAM は 1 シンボルあたり 6 ビットの情報量を持っている。そのため、送信信号の 1 ビットあたりのエネルギー E_b は、変調後の信号である $x(k)$ のエネルギー E_x を用いて以下のように求めることが出来る。また、ノイズのエネルギー N_{total} は、式 (15) を用いることで得ることが出来る。

$$E_b = \begin{cases} E_x, & (BPSK) \\ \frac{E_x}{2}, & (QPSK) \\ \frac{E_x}{4}, & (16-QAM) \\ \frac{E_x}{6}, & (64-QAM) \end{cases}$$

ユーザからの要求性能としての BER の値を BER_{th} とすると、 $BER \leq BER_{th}$ の範囲内で演算精度を落とすことが可能である。

4. 評価実験

4.1 実験概要

実験を行うにあたり以下の条件を仮定した。

- FFT/IFFT における演算のビット数は、8 ビット、もしくは、16 ビット
- サブキャリアの変調方式は、BPSK, QPSK, 16QAM, 64QAM の 4 種類
- 送信機における IFFT の演算ビット、および、受信機における FFT の演算ビットは個別に制御可能

- マルチパスは考えない。ノイズは白色ノイズのみで SNR=5, 10, 15, 20, 25[dB]

- $BER_{th} = 0.1\%, 1\%, 10\%$ の 3 種類について考える

また、実験は以下のように行った。送信機側の IFFT、および、受信機側の FFT の演算ビット数を 8 ビット、16 ビットとそれぞれ変化させながら、それぞれの場合において BER を計算した。8 ビットで計算した場合を演算精度が低い場合を想定したもの、16 ビットで計算した場合を演算精度が高い場合と想定したものである。

4.2 実験結果

得られた実験結果を図 4, 5, 6, 7 に示す。横軸に SNR を取り、縦軸には BER を取った。

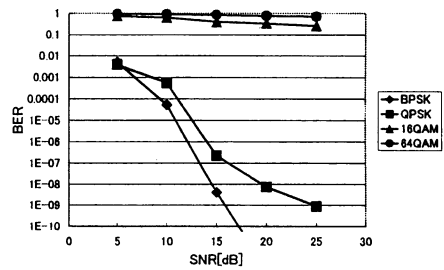


図 4 実験結果 (送信 8 ビット, 受信 8 ビット)

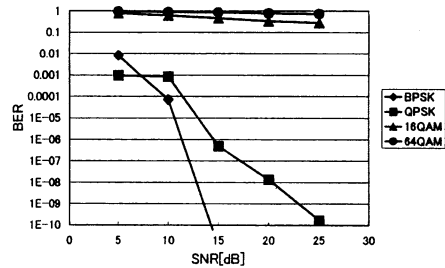


図 5 実験結果 (送信 8 ビット, 受信 16 ビット)

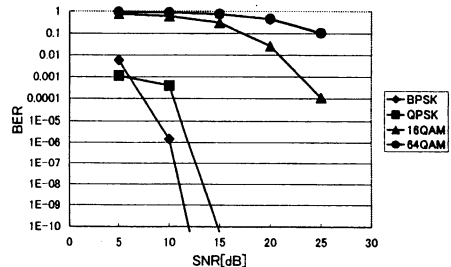


図 6 実験結果 (送信 16 ビット, 受信 8 ビット)

ここで、満たすべき制約条件を $BER_{th} = 0.1\%$ とすると、以下の時条件を満たす。BPSK, QPSK 方式の場合では、送信機側、受信機側それぞれ 8 ビット、16 ビットの両方の場合におい

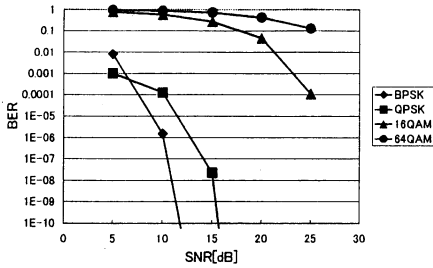


図7 実験結果 (送信 16 ビット, 受信 16 ビット)

て SNR=10[dB] 以上であれば条件を満たす。16QAM の場合においては、SNR=25[dB] あれば、送信機側で 16 ビット、受信機側においては 8 ビット、16 ビットの両方の場合において条件を満たす。

制約条件を $BER_{th} = 1\%$ とすると、BPSK, QPSK の全ての場合で条件をみたす。また、16QAM においては、送信 16 ビット、かつ、SNR=25[dB] の時条件を満たす。

さらに、制約条件を $BER = 10\%$ とすると、BPSK, QPSK の全ての場合で条件をみたす。また、16QAM においては、送信 16 ビット、かつ、SNR=20,25[dB] の時条件を満たす。

このように、許容 BER によって若干の差が見られるが、復調に最低必要な演算ビット数は通信状況によって変化することを示した。

また、 $BER_{th} = 1\%$ の場合において、最低必要な演算ビット数のときのバタフライ演算の消費電力を以下の表 6 に示す。

表 6 許容 BER が 1% のときのバタフライ演算の消費電力

modulation	bitwidth[bit]	power[mW]
BPSK	8bit	4.91(64.6%)
QPSK	8bit	4.91(64.6%)
16QAM	8bit	4.91(49.4%)
64QAM	-	-

4.3 考察

実験結果より、以下のことが考えられる。受信側の演算ビット数を少なくして演算精度を低くしても、BER には大きな影響を与えないことがわかる。逆に、送信側にて演算ビット数を少なくして演算精度を低くすると、BER に大きな影響を与える可能性がある。特に、高いデータ転送レート (16QAM, 64QAM) にて送信する場合、送信機側の演算ビットは 16 ビットである必要がある。逆に、低いデータ転送レート (BPSK, QPSK) にて送信する場合、送信機側、および、受信機側両方にて 8 ビットでも復調が可能である。この理由としては、BPSK, QPSK といった PSK 方式に比べ 16QAM, 64QAM といった QAM 方式が受信シンボルの位相と振幅により復調処理を行うため、必要となる演算精度も高くなる。

5. 終わりに

本稿では、OFDM 方式を用いたデジタル無線通信用演算回路の低消費電力化技術を提案した。特に、FFT モジュールに

着目し、サブキャリアの演算方式、および、通信環境に合わせて演算精度を適応的に制御することにより低消費電力化を目指した。実験により、低いデータ転送レート (BPSK, QPSK 方式) であれば受信機側にて演算精度を落としてもあまり大きな影響を与えないことを示した。しかし、高いデータ転送レート (16QAM, 64QAM 方式) では、受信機側がいくら演算精度が高くても送信機側にて演算精度を落としてしまうと復調が難しくなることも示すことができた。

また、演算精度を落とすことが可能であるため、消費電力の削減効果も見込めると考えられる。今後の課題として消費電力と演算精度をどの様に結び付けて考えていくかということもある。

また、今後の課題としては以下のことが考えられる。

- 演算精度と消費電力の関係の定式化
- マルチパスの影響も考慮した定式化、および、評価
- 誤り訂正方法まで考慮した定式化、および、評価
- 演算精度の適応的制御のアルゴリズム
- 実際のアプリケーションへの応用

謝 辞

本研究は、一部平成 14-18 年度科学研究費補助金 (学術創成研究費 (2))(課題番号: 14GS0218)、および、産学連携研究費福岡県知的クラスター創成事業「システム LSI 設計開発拠点創成」((財)福岡県産業・科学技術振興財団)による。

文 献

- [1] Charles D. Murphy, "Low-Complexity FFT Structures for OFDM Transceivers", IEEE Transactions on Communications, Vol.50, No.12, pp.1878-1881, December 2002.
- [2] Jung-yeol Oh, Jae-sang Cha, Seong-kweon Kim, Myoung-seob Lim, "Implementing of Orthogonal Frequency Division Multiplexing modem using Radix-N Pipeline Fast Fourier Transform Processor", Japan Journal of Applied Physics, pp.1-6, April 2003.
- [3] Jung-yeol Oh, Myoung-seob Lim, "Fast Fourier Transform Processor Based on Low-power and Area-efficient Algorithm", Proceedings of IEEE Asia-Pacific Conference on Advanced System Integrated Circuits 2004 (AP-ASIC 2004), pp.198-201, August 2004.
- [4] Shousheng He, Mats Torkelson, "Designing pipeline FFT processor for OFDM (de)Modulation", Proceedings IEEE URSI International Symposium on Signals, Systems, and Electronics 1998 (ISSSE 1998), pp. 257-262, 1998.ct
- [5] Neil H.E. Weste, and Kamran Eshraghian, "Principles of CMOS VLSI Design -A Systems Perspective, second edition", Addison-Wesley Publishing Company, 1994.
- [6] Sergio Benedetto, and Ezio Biglieri, "Principles of Digital Transmission With Wireless Applications", Kluwer Academic/Plenum Publishers, 1999.
- [7] Richard G. Lyons, "Understanding Digital Signal Processing", Prentice Hall PTR Publication, 2001.
- [8] Richard Van Ne, Ramjee Prasad, "OFDM for Wireless Multimedia Communications", Artech House Publishers, 2000.
- [9] 中西将之, 小島久輝, 小林中, 沼昌宏, "OFDM 復調用 FFT の回路面積削減", DA シンポジウム 2004, pp. 221-224, 2004 年 7 月
- [10] MATLAB, The MathWorks Inc. <http://www.mathworks.com/>