

## 冷却過程のばらつきを利用した シミュレーテドアニーリング法による配置手法

田辺 和之 豊永 昌彦

高知大学大学院 理学研究科 〒780-8520 高知県高知市曙町 2-5-1

E-mail: {katanabe, toyonaga}@is.kochi-u.ac.jp

あらまし 近年の VLSI 設計は、配線抵抗や、電圧降下、熱集中など様々な Deep-Submicron (DSM) 問題への対処が不可欠となっている。このような多数の因子からなる複雑な問題の近似解を求める方法として、シミュレーテドアニーリング (SA) 法が用いられる。シミュレーテドアニーリング (SA) 法は、多数の要素の組み合わせ問題に対して擬似温度  $T$  における評価関数 (擬似エネルギー) と乱数により熱平衡解を一旦求めた後に、徐冷によりごく低温における組み合わせを近似解として求める方法で、経験的なアルゴリズムに比べて高品質であることが知られている。SA 法では、擬似乱数や熱平衡までの繰返し回数、冷却割合により解の品質が影響されるが、得られる解のばらつきについて定量的な実験は、我々の知る限り報告されていない。本報告では、われわれは簡単な配置問題に限って SA 法が近似解に至る過程について、そのばらつき範囲の上限、下限を得る実験をおこなう。我々の実験では、まず素子数を  $N$  として、各温度  $T$  で  $M \cdot N$  回の SA 判定毎に熱平衡解を  $n$  個サンプリングする。次に、 $n$  個の解の中から評価値が最大、最小となる解  $S_{max}$ ,  $S_{min}$  を次温度  $T'$  の初期解として繰り返す。これにより最大評価値の履歴と最小評価値の履歴をばらつきの上限、下限として定量化するものである。

実験の結果、最終解の評価値の差は 30-50%程度になることが判明した。本手法は、よりよい解を安定して得るアルゴリズムとしても用いることができると考える

キーワード 最適化手法, シミュレーテドアニーリング法, 熱平衡, 解の品質, 配置問題

## A Placement Optimization by Simulated Annealing using Various Cooling Schedules

Kazuyuki Tanabe Masahiko Toyonaga

Information Science Division, Graduated School of Science, Kochi University

2-5-1 Akebono-cho, Kochi-shi, Kochi, 780-8520 Japan

E-mail: {katanabe, toyonaga}@is.kochi-u.ac.jp

**Abstract** The deep-sub-micron (DSM) properties such as interconnection resistances, IR drops, and the heat concentrations, etc. are indispensable issue to design VLSI in recent years. Simulated annealing (SA) method is one of convenient optimization technique to solve such complex design problems. SA is based on a Monte-Carlo simulation method, and its quality of solution is depending on the random numbers, the number of operations and cooling schedules. To avoid the solution fall into local minimum, SA method must be operated under larger iterations at temperature and slower cooling schedule, however, the probabilistic feature of the final solution is not discussed deeply in previous studies, so far. In this paper, we try to establish a method to indicate the upper and lower bounds of solutions by SA method. Our method consist of the sampling different  $n$  solutions after  $M \cdot N$  local iterations at a temperature, and select the maximum cost solution or the minimum cost solution. Then the maximum (minimum) cost solution is used for the next temperature. We assume the cooling process for the maximum (minimum) cost solution is the upper (lower) bounds of SA method. As experimental results, the upper and lower bound costs are different about 30-50%. We also propose our method can be used as a new SA method that derives stable and better solution.

**Keyword** Optimization method, Simulated Annealing, Heat Equilibrium, Quality of Solution, Placement

## 1. はじめに

近年の半導体製造プロセスの微細化に伴い、VLSI設計者にとって、配線抵抗や、電圧降下、熱集中などいわゆる Deep-Submicron (DSM) 問題の考慮が不可欠である。このような多数の因子を含む複雑な問題の最適近似解を得る方法として、シミュレーテッドアニーリング (SA) [1-5] 法が有効で、市販されている VLSI 設計 DA システムにおいても最適化エンジンとして多く用いられている。

SA 法は、多数の要素から構成される組み合わせ問題について、評価コスト関数を擬似エネルギーとみなし、擬似温度  $T$  において、擬似乱数を用いた組み合わせ変更と評価を繰り返して熱平衡解を求め、徐冷 (Cooling) により極低温における組み合わせを導出して近似最適解とする方法である。経験的な最適化手法が局所最適解に陥るのに比べ、乱数や評価により局所解から脱出 (Hill-Climbing) することができるため、より高品質な解が得られることが知られている。SA 法は、新たな組み合わせ解の選択や評価において擬似乱数を利用する。また温度  $T$  における熱平衡解へ達するまでの評価繰り返し回数 (Local-iteration) や次の温度へ移る冷却割合 (Cooling-Schedule) を指定する。これらパラメータは、得られる近似解の品質に影響するにもかかわらず、今までの研究では我々が知る限り詳しく調査・報告されてこなかった。もし、SA 法により解ばらつきがないならば、上限下限はほぼ一致すると考えられる。しかし、もし両者に有意の差があれば、様々な SA 法改善手法において従来の SA 手法の改善アルゴリズムの効果をより確実に評価することができる。

そこで、本報告において、我々は SA 法のばらつき範囲の定量化手法を提案する。我々の提案する評価方法は、素子数を  $N$  として、各温度で  $M \cdot N$  回の評価処理を  $n$  回繰り返して得られたそれぞれの解を  $S_n$  としてサンプリングし、得られた  $S_1 \sim S_n$  の解の中から最大評価値を持つものを  $S_{max}$ 、最小評価値を持つものを  $S_{min}$  と、次に、最大評価値プロセスとして、 $S_{max}'$ 、 $S_{max}'' \dots$  として最終解を得る過程と、最小評価値プロセスとして、 $S_{min}'$ 、 $S_{min}'' \dots$  として最終解を得る過程とを求めて、ばらつきの上限下限を求めるものである。

我々は本手法を実装し、その効果を実験により評価した。配置モデルとして、セル数 500 の一次元配置とセル数 900 の二次元配置を使用した。合計 30 回の実験をおこなったところ、一次元配置では最大 58.6% の評価値の差がみられ、また二次元配置においては最大 37.1% の差がみられた。

以下、次章でシミュレーテッドアニーリング (SA) 法のアルゴリズムについて説明する。3 章では近似解の

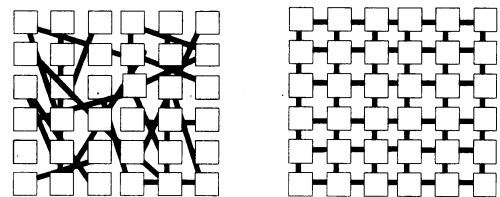
ばらつきを評価するアルゴリズムについて説明する。4 章ではコンピュータ実験の結果を示し、議論する。最後に、5 章で結論と今後の課題について述べる。

## 2. Simulated Annealing 法

アニーリング (金属などの焼きなまし) とは、高温で加熱した物質を、徐々に冷却して内部エネルギーが小さい分子配列、あるいは、より大規模な結晶構造を形成する処理である。アニーリングを利用することでより欠陥が少ない結晶が得られることが知られている。

SA 法は、熱物理的性質のシミュレーション手法 (Metropolis の Monte-Carlo 法) [6] を用いて、多数の要素からなる最適化問題をある種の物質とみなして、極低温において内部エネルギーが最小となることから、アニーリング過程をコンピュータでシミュレーションして近似最適解を得る手法である。

図 1 は、周辺の素子 (セル) が固定され、内部のセルは、4 方向に接続を持つ簡単な 2 次元配置問題のランダム配置 (図 1 (a)) と最適解 (図 1 (b)) を模式的に示したものである。□ はセルを示し、セル間の実線は、その接続関係を示す。ここで評価関数は、各セル間の接続の総配線長とする。



(a) ランダム配置の構成 (b) 最適解の構成

図 1 簡単な配置問題

この配置問題を用いて SA 法を説明する。図 2 に SA 法を用いた配置改善のアルゴリズムを示す。

```
simulated-annealing {
  T = Ts;
  while (Te < T) {
    step=0;
    while (step < Nmax) {
      cost1 = cost_func();
      /*セル交換前の配線長を計算*/
      random_cell_exchange();
      /*無作為に二つのセルを交換*/
      cost2 = cost_func();
      /*セル交換後の配線長を計算*/
```

```

if (cost2 < cost1 || exp(-(cost2-cost1)/T) > Rnd()) {
    /*配線長の評価*/
    accept the exchange;
    /*交換後のセル配置を採用*/
} else {
    reject the exchange;
    /*交換前のセル配置を採用*/
}
step++;
T=T*Cooling; /*温度の冷却*/
}
}

```

図2 シミュレーテドアニーリング法

図2のアルゴリズムでは、新たな組み合わせ解は、ランダムに選択された2つのセルを交換して得るものとする。また、cost1は、セル交換前のコスト値（総配線長）、およびcost2はセル交換後のコスト値である。Tsは、SA法を適用する初期温度、Teは解を確定するための終了温度である。また、Nmaxは、各温度においてセル交換評価処理により配置構成が平衡状態に至るまでに要するセル交換評価の繰り返し回数（Local-iteration）とし、また、Coolingは温度Tの冷却率(Cooling Schedule)で0~1の値をもつ。Rnd()は、0~1の範囲を持つ実数乱数である。

SA法の特徴は、セル交換によりコスト値が増大する組み合わせであっても、以下の評価式が成立する範囲で受け入れる点で、これにより局所最適解からの脱出が可能になる。

$$\exp(-\Delta E/T) > Rnd \quad \text{式【1】}$$

式1において、 $\Delta E$ はセルの交換によるコスト値の差異である。

理想的には、各温度の評価処理について完全な乱数を用いて無限回数行い、また限りなく0に近いCoolingによりゆっくりと冷却することが求められる。しかし、現実的な時間内で、なおかつ計算機により実装することを考えれば、これらを満たすことは難しい。

そのためSA法を適用する際には、実用的な範囲内で適当な処理回数Nmaxと実用的な冷却スケジュールCoolingを経験的に設定せざるを得ず、近似解の質への影響とのトレードオフとなる。 [7-8]

### 3. 近似解のばらつき評価法

SA法による近似解のばらつきについて定量的範囲を知ることにより、より正確に実用的な繰り返し回数

NmaxやCoolingを決定できるのではないかと考え、我々は、定量的にばらつきを評価する方法を検討した。

以下図3に評価提案手法を示す。また、図4は同手法のフローチャートである。

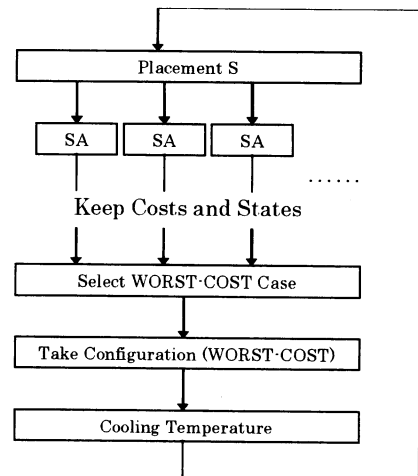
#### SA法の上限プロセス

- 1° 温度Tを初期温度Tsとする。
- 2° 温度TにおけるSA法の解Sに対して、冷却した温度T'におけるSA法の解S1, S2, S3, ...Snを導出する。
- 3° S1, S2, S3, ...Snの解のうち、評価値最大の解をW1とする。
- 4° W1を次の配置構成Sとして、以下2°~3°を終了温度Teまで繰り返す。

#### SA法の下限プロセス

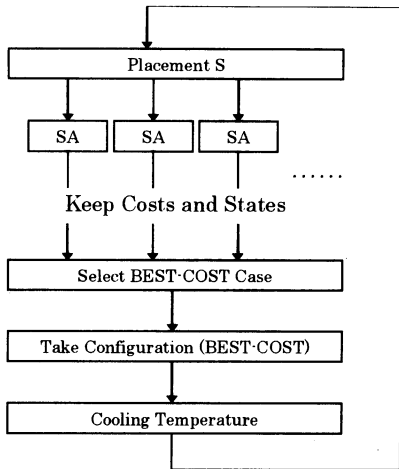
- 1° 温度Tを初期温度Tsとする。
- 2° 温度TにおけるSA法の解Sに対して、冷却した温度T'におけるSA法の解S1, S2, S3, ...Snを導出する。
- 3° S1, S2, S3, ...Snの解のうち、評価値最小の解をB1とする。
- 4° B1を次の配置構成Sとして、以下2°~3°を終了温度Teまで繰り返す。

図3 上限下限プロセスを求める手法



(a) 評価値の上限の処理フロー

図4 ばらつき評価法の処理フロー



(b) 評価値の下限の処理フロー  
 図4 ばらつき評価法の処理フロー

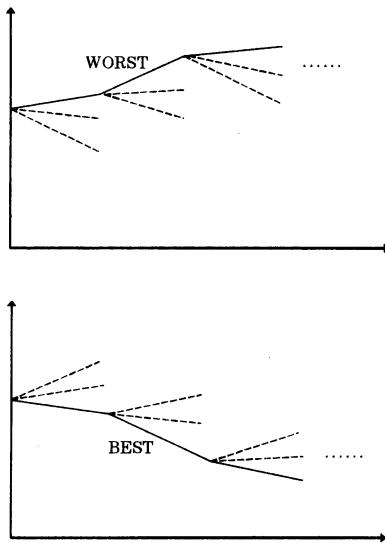


図5 提案アルゴリズムのイメージ

まず、ある温度  $T$  における  $N$  個の素子から構成される組み合わせ解  $S$  について、まず新たな解の SA 評価を基本回数 ( $M \cdot N$  回とする) おこない、得られたコスト値と構成  $S1$  を保持する。さらに同温度  $T$  において  $M \cdot N$  回の SA 評価を繰り返して得られた解を  $S2$  とし、以上を  $n$  回繰り返して構成  $S2 \sim Sn$  とそれぞれのコスト値をサンプリングする。以下上限プロセスは、構成  $S1 \sim Sn$  の中から最大コスト値  $W1$  をもつ解を  $Smax$

として採用し、次の過程の種として次の温度で上述した処理を繰り返す。また、下限プロセスでは、配置構成  $S1 \sim Sn$  の中から最小コスト値  $B1$  をもつ解  $Smin$  を採用し、次の温度における種として処理を繰り返す。

#### 4. ばらつき評価の実験

##### 4.1. 実験結果(一次元配置)

上記の評価法をより様々なモデルで実験するために、先ほど示した「簡単な配置問題」に加え「簡単な一次元配置問題」を用いる。簡単な一次元配置問題とは、下記の図6に示すように、セルを1次元上に並べ各々が左右のセルと接続するものである。評価関数としては、1次元方向の接続の総配線長とする。図6は、そのランダムな1次元配置およびその厳密解の接続の様子を示す。

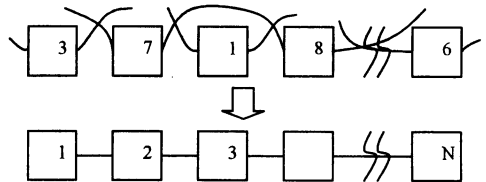


図6 一次元のランダム配置と最適解の構成

簡単な一次元配置について実験結果を以下に示す。セル数と温度パラメータ、各条件は以下の通りである。

- セル数  $N$  : 500
- 初期温度  $Ts$  : 1000
- 終了温度  $Te$  : 0.1
- 温度冷却スケジュール Cooling : 0.95
- 局所繰り返し回数  $M \cdot N$  : 40 · 500 (20000 回)
- 解選択数  $n$  : 3

コスト値の推移について上限プロセス (Worst)、下限プロセス (Best) に加えて一般的な SA (General) をプロットしたものを図7に示す。表1は、同一モデル、同一条件で30回繰り返した実験結果を  $T1 \sim T30$  としてまとめたものである。

表1によれば、最終コスト値の上限、下限で最大58.6% ( $T18$ )、最小の16.9% ( $T26$ ) であった。従来のSA法の評価値の過程が、ほぼ WORST と BEST 内を推移していることがわかる。

	GENERAL	BEST	WORST	差異
T1	3920	3418	4955	31.0%
T2	3079	2413	5299	54.5%
T3	3928	3568	5482	34.9%
T4	4139	3253	5437	40.2%
T5	3432	2533	4232	40.1%
T6	3278	2664	3827	30.4%
T7	3098	2628	4329	39.3%
T8	3834	2981	4260	30.0%
T9	4720	2987	4643	35.7%
T10	3346	3084	4084	24.5%
T11	4048	2875	4217	31.8%
T12	4564	2806	4695	40.2%
T13	3407	3379	4804	29.7%
T14	3649	3314	4142	20.0%
T15	2910	2655	3825	30.6%
T16	3068	3155	4130	23.6%
T17	3099	2965	5530	46.4%
T18	2993	2497	6031	58.6%
T19	3271	2893	3770	23.3%
T20	3962	3939	4875	19.2%
T21	3326	3100	4004	22.6%
T22	4149	2851	5122	44.3%
T23	3058	3115	4762	34.6%
T24	4683	3221	5589	42.4%
T25	3503	2816	3834	26.6%
T26	3314	3293	3964	16.9%
T27	3382	2897	4915	41.1%
T28	4450	3175	4277	25.8%
T29	3714	2853	5668	49.7%
T30	4296	3021	4710	35.9%

表1 一次元配置の最終コストの比較

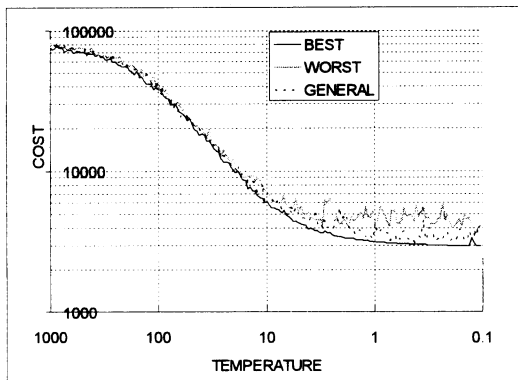


図7 一次元配置のばらつき評価結果

#### 4.2 実験結果 (二次元配置)

前章で示した簡単な二次元配置における実験結果を以下に示す。セル数と温度パラメータ、各条件は以下の通りである。

セル数  $N$  : 900 ( $30 \times 30$ )

初期温度  $T_s$  : 1000

終了温度  $T_e$  : 0.1

温度冷却スケジューリング Cooling : 0.95

局所繰り返し回数  $M$  :  $40 \cdot N$  (36000)

解選択数  $n$  : 3

図8は、コスト値の推移を表した図で、表2は30回実験を行って、最終コストを比較したものである。

	GENERAL	BEST	WORST	差異
T1	4180	3732	5190	28.1%
T2	4058	3968	4828	17.8%
T3	4224	4242	5108	17.0%
T4	4114	3964	4876	18.7%
T5	4334	4160	5128	18.9%
T6	4442	3812	5334	28.5%
T7	4124	4132	5620	26.5%
T8	4372	4176	5366	22.2%
T9	4306	3792	4618	17.9%
T10	3848	3888	4544	14.4%
T11	4076	4096	4618	11.3%
T12	4282	4236	5008	15.4%
T13	3998	3872	4688	17.4%
T14	4010	3800	5334	28.8%
T15	4090	4076	4378	6.9%
T16	3992	3976	4954	19.7%
T17	4160	4014	5224	23.2%
T18	4154	3802	4876	22.0%
T19	4186	4126	4824	14.5%
T20	3924	4114	4812	14.5%
T21	4220	4014	4860	17.4%
T22	4126	3996	4892	18.3%
T23	3892	3796	4770	20.4%
T24	4016	3990	4580	12.9%
T25	4420	3978	5306	25.0%
T26	4236	3998	5008	20.2%
T27	4454	3810	5028	24.2%
T28	4520	4376	5578	21.5%
T29	4286	4000	5334	25.0%
T30	4112	3446	5480	37.1%

表2 二次元配置の最終コストの比較

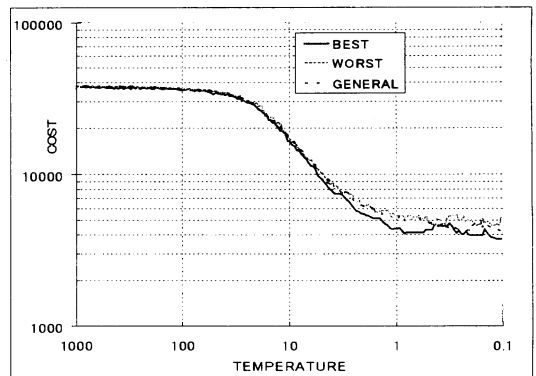


図8 二次元配置のばらつき評価結果

一次元配置と同様、最終コストにばらつきがみられる。得られる評価値の差は、最大で T30 の 37.1% であり、最小で T15 の 6.9% であった。

#### 4.3 結果と考察

我々の提案するばらつき評価手法によれば、一次元配置、二次元配置のどちらにおいても、SA 法により得られた近似解のコスト値に有意の差がみられた。コスト値の差は一次元配置の場合に最大 58.6%、二次元配置においても最大 37.1% の開きがみられた。従来の SA 法の改善手法において様々な改善率が提示されているが、ここで示された 30% 以上もの解のばらつきを考慮した評価が必要と思われる。

なお、本評価手法における下限プロセスは、より安定して良質な近似解を得る方法として SA 法に適用することができそうである。

#### 5 まとめ

本シミュレーテドアニーリング (SA) 法は、擬似乱数や繰返し回数によって品質が大きく影響されることを、定量的に示す手法を提案し、実際の SA 法がその範囲であることを示した。その結果より、解の最適範囲を得る手法を SA 法に用いることによって、安定した SA 法をおこなえる可能性を示した。予想される効果は、従来 SA 法の改善手法に匹敵する 30% にも達することが期待できる。本手法により改善される解が選べるならば、より回数を減らして高速化への展開も期待できる。今後、本手法をスタンダードセル配置へ展開し、実回路設計においての有効性を確かめていく予定である。

#### 文 献

- [1] S. Kirkpatrick, C.D. Gelatt, Jr., M.P. Vecchi, "Optimization by using simulated annealing," *Science*, **220**, pp.671-680 (1983)
- [2] C. Sechen, A. Sangiovanni-Vincentelli, "The timberwolf placement and routing package," *Journal of Solid-state Circuit*, vol. SC-20, pp.510-522 (1985)
- [3] S. Mallela, L.K. Grober, "Clustering based simulated annealing for standard cell placement," *Proc. 25th Design Automation Conference*, pp.312-317(1988).
- [4] M. Toyonaga, S.T. Yang, T. Akino, I. Shirakawa, "A new approach for fractal-dimension based module clustering for VLSI layout," *Proc. ISCAS, Vol-1*, pp.185-188(1994).
- [5] M. Toyonaga, K. Kurokawa, T. Akino, S. Kuninobu, "Cell Placement Optimization using Phase Transition and Annealing by a Metropolis's Monte-Carlo Simulation", SASIMI 2003.
- [6] N. Metropolis, A. Rosenbluth, M. Rosenbluth, A. Teller, E. Teller, "Equation of state calculations by fast computing machine," *Journal of Chemical Physics*, vol.21, No.6, pp.1087-1092 (1954)
- [7] 田辺和之, 豊永昌彦, 國信茂郎 「ペア交換法とシミュレーテドアニーリング法の組み合わせ最適法」, 電気関係学会四国支部連合大会, 2003, 1-10.
- [8] 田辺和之, 豊永昌彦 「シミュレーテドアニーリング法の冷却過程のはらつきに関する考察」, 電気関係学会四国支部連合大会, 2004, 1-24.