

a-Si カラーフィルタを用いた 2 μ m 画素 MOS イメージセンサ

笠野 真弘 稲葉 雄一 森 三佳 春日 繁孝 村田 隆彦 山口 琢己

松下電器産業株式会社 半導体社 半導体デバイス研究センター

〒617-8520 京都府長岡京市神足焼町 1 番地

E-mail: {kasano.masahiro, inaba.yuuichi, mori.mitsuyoshi, kasuga.shigetaka,
murata.takahiko, yamaguchi. Takumi}@jp.panasonic.com

あらまし 検出回路アンプの 4 画素共有化技術と新規駆動方式により、1 画素あたりのトランジスタ数 1.5 個を実現し、0.15 μ m の微細設計ルールを採用することで、約 40%の配線面積の削減を実現した。さらに、アモルファスシリコン(a-Si) からなるカラーフィルタを開発し、有機顔料カラーフィルタに比べ 1/10 の薄型化を達成し、高集光率を実現した。結果として、30%の開口率を有する 2.0 μ m 画素サイズ MOS イメージセンサを実現した。

キーワード MOS イメージセンサ, 画素構成, 駆動方法, 設計ルール, カラーフィルタ, アモルファスシリコン

A 2.0 μ m Pixel Pitch MOS Image Sensor with an Amorphous Si Film Color Filter

Masahiro KASANO Yuuichi INABA Mitsuyoshi MORI

Shigetaka KASUGA Takahiko MURATA and Takumi YAMAGUCHI

Semiconductor Devices Research Center, Semiconductor Company

Matsushita Electric Industrial Co., Ltd

1 Kotari-yakemachi, Nagaokakyo City, Kyoto 617-8520 Japan

E-mail: {kasano.masahiro, inaba.yuuichi, mori.mitsuyoshi, kasuga.shigetaka,
murata.takahiko, yamaguchi. Takumi}@jp.panasonic.com

Abstract We have developed a 2.0 x 2.0 μm^2 pixel size MOS image sensor with a high aperture ratio of 30%. The key technologies are a newly developed pixel circuit configuration that shares an amplifying circuit among four pixels, a fine design rule of 0.15 μm and a thin color filter made up of amorphous silicon. In the new pixel circuit configuration, the unit pixel has 1.5 transistors. The design rule of 0.15 μm enables reduction of wiring area by 40%. The newly developed color filter achieves a thickness of 1/10 of that of the conventional organic pigment color filter giving rise to high light collection efficiency.

Keyword MOS image sensor, pixel configuration, driving method, color filter, amorphous silicon

1. はじめに

MOS イメージセンサは低消費電力と低価格の特徴を持つため、デジタルスチルカメラ、携帯電話用カメラ、車載用カメラ、セキュリティ用等の幅広い分野で広く利用されている[1-2]。特に、市場規模の大きいデジタルスチルカメラや携帯電話用カメラでは、高解像度を実現しながらカメラの小型化が進められているため、小型で高解像度なイメージセンサに実現が求められている[3]。

我々は、デジタルスチルカメラや携帯電話用カメラなどのように微細画素が要求される市場に対応する固体撮像装置において、従来の IT-CCD や MOS イメージセンサよりも小型の画素サイズを実現した 2 μm 画素

MOS イメージセンサを開発した。

本報告では、検出回路を 4 画素で共有する構成と選択トランジスタを削減する新規駆動方法で、1 画素あたりのトランジスタ数を 1.5 個にまで削減する技術、さらに、従来の有機顔料カラーフィルタと比較して、1/10 の薄型化を実現した a-Si カラーフィルタに関する技術に関して詳細に述べる。

2. 技術トレンド

近年、MOS イメージセンサは回路共有化技術を用いることで、画素のトランジスタ数削減により微細化が加速されている[4-6]。図 1 にセンサチップの光学サイズと画素数の関係において、画素サイズをパラメータ

として示している。我々は ISSCC2004 で 2.25 μm 画素の 1/4 インチ 200 万画素 MOS イメージセンサを報告している [5] が、今回、さらに画素サイズを 2 μm に微細化した 1/4.5 インチ 200 万画素 MOS イメージセンサを開発した。今後は、1 μm 台の微細画素への要求が高まるものと考えられる。

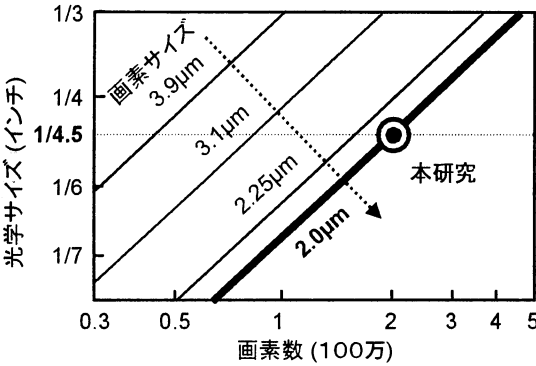


図1 イメージセンサの画素トレンド

3. 画素の微細化

画素部の微細化は構成トランジスタ数の削減、微細設計ルールを採用等が実施され、MOS イメージセンサの微細化が飛躍的に進んでいる。我々は、上記開発に加え、微細画素上への集光率向上を目的とした新規の薄膜カラーフィルタの開発を行っており、新技術を採用した画素構成、駆動原理、分光特性などの詳細について説明する。

3.1. 画素部トランジスタ数の削減

図2に新規画素回路と駆動タイミングを示している。本画素回路は、4画素を1ユニットとし、4画素で信号検出アンプ回路を共有する4画素共有トランジスタ構造を採用している。信号検出アンプ回路は、フローティングディフュージョン(FD)と2個のトランジスタ(リセットトランジスタと検出トランジスタ)で構成されている。従来の信号検出アンプ回路には、3個のトランジスタ(リセットトランジスタ、検出トランジスタ、選択トランジスタ)が必要であったが、新たな電源(Vdd)駆動による行選択方法を採用することで、選択トランジスタを削減し、リセットトランジスタと検出トランジスタの2個だけの信号検出アンプ回路構成を実現している。また各画素には、フォトダイオードの蓄積電荷を読み出すための転送トランジスタを各1個設けている。したがって1ユニットである4画素あたりのトランジスタ数は合計6個で構成できることとなり、1画素あたりに換算すると1.5個にまで削減された構造となっている。

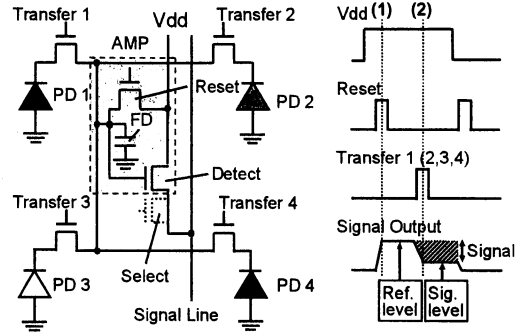


図2 新規画素回路と駆動タイミング

選択トランジスタを削減する、新規駆動方法を以下に説明する。本駆動方法では、電源ラインをパルス駆動することにより、行の選択・非選択を行う。まず、行を選択状態にするために、VddがHighの期間中にリセットトランジスタにパルス印加し、検出トランジスタを動作状態にする(タイミング(1))。それと同時に、信号線が基準電位となる。次に、フォトダイオードに蓄積された電荷の読み出しを行うため、転送トランジスタにパルス電圧を加える。フォトダイオードに蓄積された電荷がそれぞれFDに転送され、信号線の電位が変化する(タイミング(2))。信号電位と基準電位の差をとることにより信号出力が得られる。その後、行を非選択状態にするために、VddがLowの期間中にリセットトランジスタに再びパルス印加し、検出トランジスタを非動作状態とする。以上のような駆動方法で選択トランジスタを削減した場合でも行の選択・非選択を行うことが可能となる。

従って、1画素あたりのトランジスタ数を1.5個に減少させ、開口率を拡大することができ、高感度化を実現した。

3.2. 微細設計ルールの採用

図3に微細画素の配線図を示している。従来の0.25 μm 設計ルールでは、微細画素になると画素部の配線面積が大きく占め開口率が低下し、感度の急激な低下が課題となる。そこで、0.15 μm 設計ルールを採用することにより、配線面積を従来に比べ40%削減することができた。

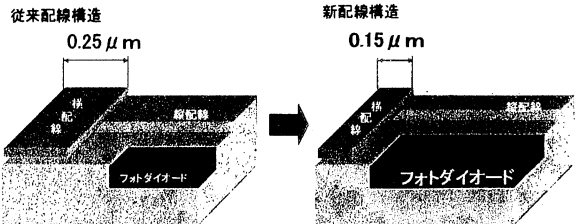


図3 微細画素の配線図

以上に述べた、トランジスタ数の削減および微細設計ルールの採用により、フォトダイオード開口率 30% を達成した。

3.3. 薄膜カラーフィルタの開発

図 4 に新規開発した a-Si カラーフィルタを用いた 2 μ m 画素 MOS イメージセンサの画素部断面図を示している。a-Si カラーフィルタはフォトダイオードとマイクロレンズの間に位置し、フォトダイオード領域を覆っている。そして、各画素におけるフォトダイオード上の a-Si の膜厚を変えることで所望の分光特性が得られる。a-Si カラーフィルタの膜厚は 100nm 以下と極めて薄く、従来の 1/10 の薄型化が可能であり、1.0 μ m 以下の MOS イメージセンサにおいても適用可能である。

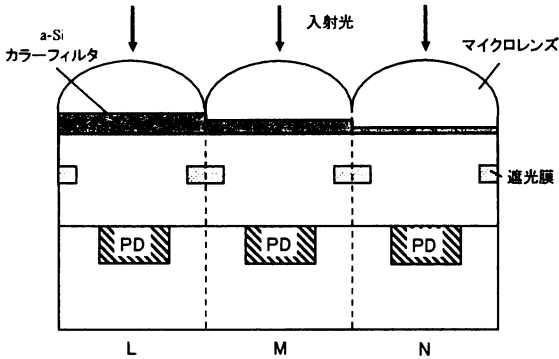


図 4 a-Si カラーフィルタを用いた画素部断面図

図 5 に波長をパラメータとして、フィルタ膜厚と規格化透過率の関係を示している。ベールの法則により透過率は吸収係数と膜厚の指数関数で表される。波長が一定の場合、膜厚が厚いと透過率は減少し、膜厚が一定の場合、長波長ほど透過率は増加する。従って、膜厚が d_1 のように薄いと (B+G+R) を、膜厚が d_3 のように厚いと R のみを透過する。

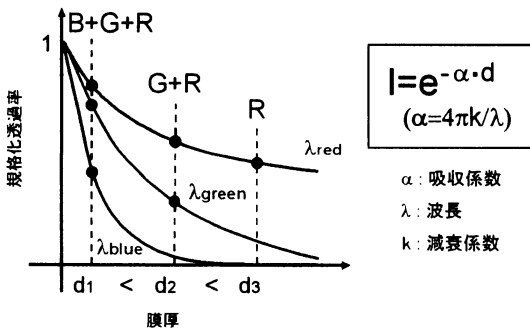


図 5 膜厚と透過係数の関係

図 6 に膜厚の異なる 3 種類の a-Si カラーフィルタにおける分光特性を示している。膜厚が厚いほど透過帯域は長波長側にシフトしている。最も膜厚の厚いフィルタ L は赤色波長領域の光を透過する。中間の膜厚のフィルタ M は緑、赤色波長領域の光を透過し、最も膜厚の薄いフィルタ N は青、緑、赤色波長領域の光を透過する。すなわち、フィルタ L は R 成分、フィルタ M は (G+R) 成分、フィルタ N は (B+G+R) 成分を透過するため 3 成分の差分することにより R、G、B 成分が求められる。各膜厚でピークが存在するのは膜の干渉によるものである。

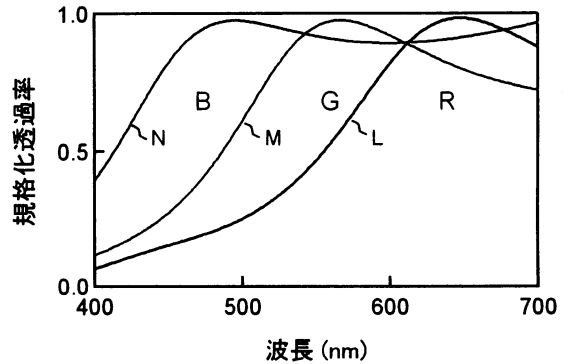


図 6 異なる 3 膜厚フィルタの分光特性

図 7 にカラー変換マトリクスを用いてフィルタ L、M、N の信号から R、G、B 成分を求める信号の流れを示している。フィルタ L、M、N は図 7 に示すように 4 個のフォトダイオードを 1 ユニットとしてベイヤ配列に相当する配置をしている。フィルタ L、M、N を配置したフォトダイオードの信号を係数 C_{ij} でカラーマトリクス変換することにより光の 3 原色 R、G、B を算出することができる。

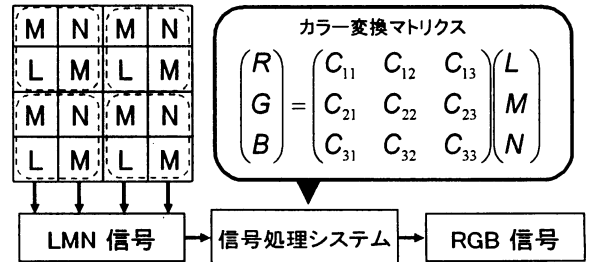


図 7 カラー変換マトリクス

図 8 にカラーマトリクス変換で算出された RGB の分光特性を示している。算出された RGB の分光特性は光の 3 原色の特性によく一致しており、従来フィルタと

同様の色再現が可能であることを示している。

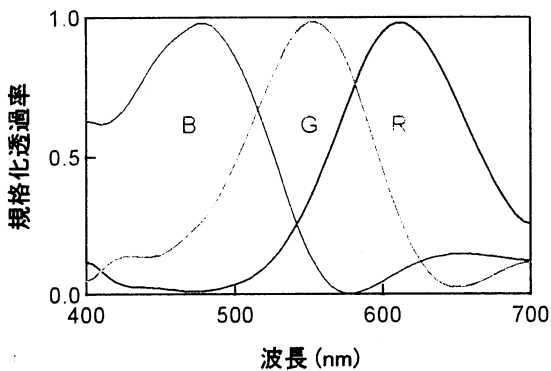
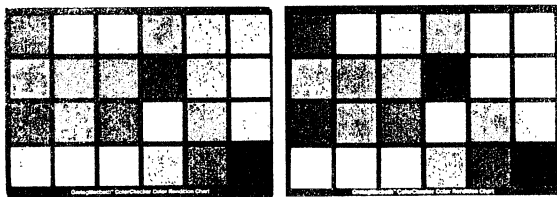


図 8 算出された RGB 分光特性

図 9 に今回開発した a-Si カラーフィルタと従来の顔料カラーフィルタの MOS イメージセンサで得られたカラーチャート画像を示す。a-Si カラーフィルタは顔料カラーフィルタ同等の色調であり、従来の顔料カラーフィルタ同等の色再現が実現できることを示している。



従来カラーフィルタ a-Si カラーフィルタ

図 9 カラーチャート画像

4. デバイス特性

図 10 に今回開発した a-Si カラーフィルタを用いた MOS イメージセンサの撮像例を示している。新規画素構成は高解像度、高感度を実現している。



図 10 撮像例

図 11 に今回開発した MOS イメージセンサのチップ写真を示している。画素数は 1600(H)×1200(V)の 200 万画素 (1/4.5 インチ) で受光領域は H:3.2mm、V:2.4mm である。受光領域はチップ中央部に、上下のノイズキャンセル回路間に位置する。色配列はフィルタ L、M、N を配置したベイヤ配列であり、信号出力は各色(L、M、N)の 4 並列出力である。水平シフトレジスタは上下に、垂直シフトレジスタは両サイドに配置している。27MHz の水平シフトレジスタ動作で 1 秒間に 30 フレームの出力を実現している。

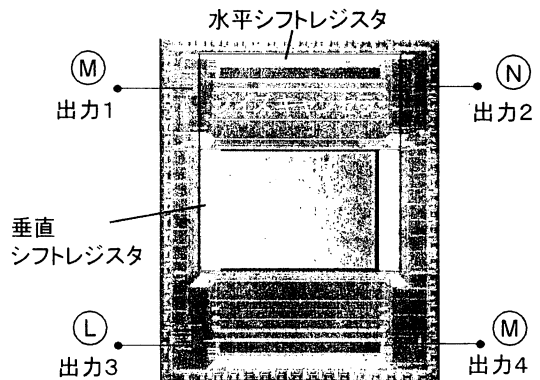


図 11 MOS イメージセンサのチップ写真

表 1 に今回開発した a-Si カラーフィルタを用いた MOS イメージセンサのセンサ仕様をまとめている。

表 1 センサ仕様

Pixel pitch	2.0 μm
The number of pixels	1600 (H) x 1200 (V) = 2 M
Design rule	0.15 μm
Transistors per pixel	1.5
Color filter	Amorphous silicon
Color filter thickness	< 100 nm
Aperture ratio	30 %
Saturation	4500 electrons
Sensitivity	3400 electrons/lx·s
Frame rate	30 frames/s
Image lag	No image lag

5. まとめ

今回我々は a-Si カラーフィルタを用いた 2.0 μm 画素 MOS イメージセンサを開発した。検出回路を 4 画素で共有する構成と、選択トランジスタを不要にする新規駆動方法で 1 画素あたり 1.5 個のトランジスタを達成し、画素サイズ 2.0 μm の微細化が実現した。また、

0.15 μm の設計ルールを採用し、配線占有率を従来比 40%削減し、開口率 30%と高感度化が実現した。さらに、新規 a-Si カラーフィルタを開発し、従来比 1/10 の薄膜化を実現することで、高い集光率を達成することができた。これらの微細化技術は、将来の 1 μm 台の画素サイズを実現するための有効な手段であり、今後はさらなる微細化への取り組みを加速できると考えられる。

文 献

- [1] R. Nixon et al, "256 x 256 CMOS Active Pixel Sensor Camera-on-a-Chip, " ISSCC Dig. Tech. Papers, pp. 178-179, Feb., 1996.
- [2] E. R. Fossum, "Active pixel sensors: are CCD's dinosaurs?," in Charge-Coupled Devices and Solid-State Optical Sensors III, Proc. SPIE, pp.2-14, Feb., 1993.
- [3] H. Rhodes, et al., "CMOS Imager Technology Shrinks and Image Performance. ," 2004 IEEE Workshop on Microelectronics and Electron Devices, pp.7-18, Sep., 2004.
- [4] H.Takahashi, et al., "A 3.9 μm Pixel Pitch VGA Format 10b Digital Image Sensor with 1.5-Transistor/Pixel," ISSCC Dig. Tech. Papers, pp. 78-79, Feb., 2004.
- [5] M.Mori, et al., "A1/4in 2M Pixel CMOS Image Sensor with 1.75Transistor/Pixel," ISSCC Dig. Tech. Papers, pp. 80-81, Feb., 2004.
- [6] K.Mabuchi, et al, "CMOS Image Sensor Using a Floating DiffusionDriving Buried Photodiode," ISSCC Dig. Tech. Papers, pp. 82-83, Feb., 2004.